



วงจรมอดูลความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ในโหมดกระแสด้วยไอซีเชิงพาณิชย์



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ แผน ก แบบ ก 2 ระดับปริญญามหาบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย มหาวิทยาลัยศิลปากร

ปีการศึกษา 2564

ลิขสิทธิ์ของมหาวิทยาลัยศิลปากร

วงจรมอดูลความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้ในโหมดกระแสด้วยไอซี  
เชิงพาณิชย์



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ แผน ก แบบ ก 2 ระดับปริญญามหาบัณฑิต

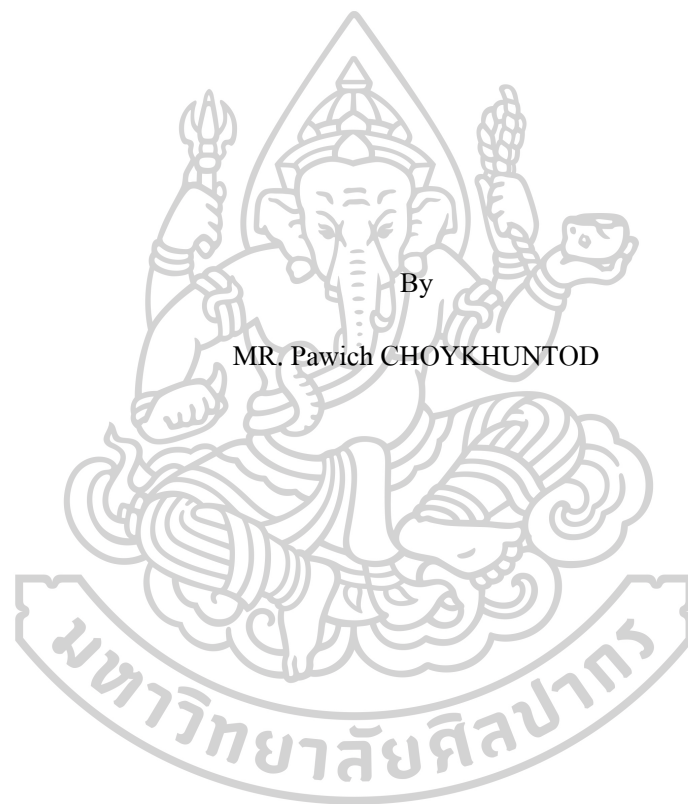
ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย มหาวิทยาลัยศิลปากร

ปีการศึกษา 2564

ลิขสิทธิ์ของมหาวิทยาลัยศิลปากร

A CURRENT-MODE MULTICARRIER PHASE SHIFTED PWM CIRCUIT USING  
COMMERCIALY AVAILABLE IC



By

MR. Pawich CHOYKHUNTOD

A Thesis Submitted in Partial Fulfillment of the Requirements  
for Master of Engineering (ELECTRICAL AND COMPUTER ENGINEERING)

Department of ELECTRICAL ENGINEERING

Graduate School, Silpakorn University

Academic Year 2021

Copyright of Silpakorn University



61407202 : วิศวกรรมไฟฟ้าและคอมพิวเตอร์ แผน ก แบบ ก 2 ระดับปริญญาโท

คำสำคัญ : วงจรมอดูเลตความกว้างพัลส์, โหมดกระแส, ไอซีเชิงพาณิชย์

นาย ปวิข ช้อยขุนทด: วงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ใน  
โหมดกระแสด้วยไอซีเชิงพาณิชย์ อาจารย์ที่ปรึกษาวิทยานิพนธ์หลัก : อาจารย์ ดร. ภมร ศีลาพันธ์

วิทยานิพนธ์ฉบับนี้ได้สังเคราะห์และออกแบบวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ในโหมดกระแสที่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ มีจุดประสงค์เพื่อพัฒนาการมอดูเลตความกว้างพัลส์และเพิ่มประสิทธิภาพของสัญญาณเอาต์พุต โดยสามารถให้สัญญาณเอาต์พุตที่มีลักษณะใกล้เคียงสัญญาณรูปคลื่นไซน์มากยิ่งขึ้น ในปัจจุบันอุปกรณ์ไอซีเชิงพาณิชย์ถูกนำมาสังเคราะห์และออกแบบเป็นวงจรแอนะล็อกประเภทต่าง ๆ แทนอุปกรณ์อิเล็กทรอนิกส์สำเร็จรูปกันอย่างแพร่หลาย เนื่องจากไอซีเชิงพาณิชย์มีราคาถูก จึงสามารถลดต้นทุนในการสร้างวงจรที่ต้องการได้

วงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ประกอบไปด้วยวงจรหลัก 2 วงจร คือ วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส โหมดกระแสและวงจรเปรียบเทียบสัญญาณโหมดกระแส การวิเคราะห์วงจรที่นำเสนอแบ่งออกเป็น 2 กรณี ได้แก่ กรณีอุดมคติและกรณีไม่เป็นอุดมคติ การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์แบ่งออกเป็น 2 วิธี ได้แก่ การจำลองผ่านโปรแกรม PSpice และการทดสอบในทางปฏิบัติ ซึ่งออกแบบให้ใช้สัญญาณพาห์รูปคลื่นสามเหลี่ยม 4 สัญญาณที่มีขนาดเท่ากับ  $100\mu A_{peak}$  ความถี่  $1kHz$  และมีความต่างเฟส 90 องศา มอดูเลตกับสัญญาณอ้างอิงรูปคลื่นไซน์ที่มีขนาดเท่ากับ  $62.5\mu A_{peak}$  ที่ความถี่  $50kHz$  ซึ่งทำให้มีอัตรามอดูเลตด้านขนาดและอัตรามอดูเลตด้านความถี่เท่ากับ 0.625 และ 20 ตามลำดับ

ผลการทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ทั้ง 2 วิธีพบว่ามีความสอดคล้องกันและเป็นไปตามทฤษฎีที่ได้วิเคราะห์ไว้ ซึ่งวงจรมอดูเลตสัญญาณสามเหลี่ยม 4 เฟสโหมดกระแสสามารถสร้างสัญญาณพาห์รูปคลื่นสามเหลี่ยมได้ตรงตามเป้าหมายที่ได้ออกแบบไว้ โดยขนาด ความถี่ และความต่างเฟสของสัญญาณพาห์รูปคลื่นสามเหลี่ยมในผลการจำลองคลาดเคลื่อนไปจากทฤษฎีสูงสุด 6%, 7.43% และ 1.02% ตามลำดับ ส่วนในทางปฏิบัติขนาดความถี่ และความต่างเฟสของสัญญาณพาห์รูปคลื่นสามเหลี่ยมมีความผิดพลาดสูงสุด 5.35%, 5.53% และ 8.22% ตามลำดับ การมอดูเลตความกว้างพัลส์ใช้หลักการการเปรียบเทียบระหว่างสัญญาณพาห์รูปคลื่นสามเหลี่ยมกับสัญญาณอ้างอิงรูปคลื่นไซน์โดยผ่านวงจรเปรียบเทียบสัญญาณโหมดกระแส ซึ่งสามารถสร้างสัญญาณ PWM ได้ทั้งหมด 4 สัญญาณ ขนาดของสัญญาณ PWM ใน

การจำลองมีค่าเบี่ยงเบนจากทฤษฎีสูงสุด 0.84% ส่วนในทางปฏิบัติมีค่าผิดพลาดสูงสุด 14.5% ค่าตัวชี้วัดประสิทธิภาพของสัญญาณ PWM ในผลการจำลองและผลทางปฏิบัติสอดคล้องกับทฤษฎีที่ได้คำนวณไว้เป็นอย่างดี เมื่อรวมสัญญาณ PWM ทั้ง 4 สัญญาณสามารถสร้างสัญญาณ PS-PWM ซึ่งเป็นสัญญาณเอาต์พุตของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์และให้ผลลัพธ์ตรงตามทฤษฎีที่ได้คาดการณ์ไว้ ขนาดของสัญญาณเอาต์พุตสามารถควบคุมได้อย่างเป็นเชิงเส้นด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งในผลการจำลองสามารถปรับขนาดได้สูงสุดถึง  $8mA_{peak}$  และมีความผิดพลาดไปจากทฤษฎีสูงสุดเพียง 0.84% ส่วนในทางปฏิบัติสามารถปรับขนาดได้สูงสุดถึง  $7.6mA_{peak}$  และมีค่าเบี่ยงเบนไปจากทฤษฎีสูงสุด 4.06% ยิ่งไปกว่านั้น อุณหภูมิภายนอกไม่ส่งผลกระทบต่อารเปลี่ยนแปลงขนาดของสัญญาณเอาต์พุต ซึ่งยืนยันด้วยผลการจำลอง



61407202 : Major (ELECTRICAL AND COMPUTER ENGINEERING)

Keyword : Pulse width modulation circuit, Current-mode, Commercially available IC

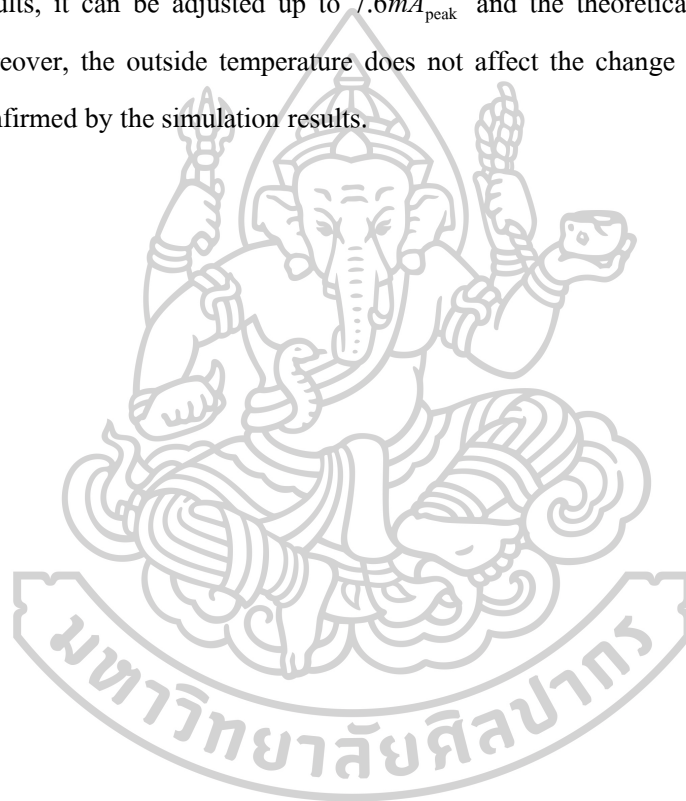
MR. PAWICH CHOYKHUNTOD : A CURRENT-MODE MULTICARRIER PHASE SHIFTED PWM CIRCUIT USING COMMERCIALY AVAILABLE IC THESIS  
ADVISOR : PHAMORN SILAPAN, Ph.D.

This thesis has synthesized and designed a multi phase-shifted pulse width modulation circuit in the current mode that can be electronically controlled. Its purpose is to develop pulse width modulation and optimize the output signal. It can provide an output signal that is closer to a sinusoidal waveform. Nowadays, commercial IC devices are widely synthesized and designed into various types of analog circuits instead of electronic building block devices because commercial ICs are cheap, thus reducing the cost of synthesizing and designing the required circuits.

The pulse width modulation circuit consists of two main circuits: a four-phase current-mode triangular signal generator and a current-mode comparator. The circuit analysis presented is divided into two cases, the ideal case and the non-ideal case. There are two methods of testing the performance of the pulse width modulation circuit: simulation in PSpice and practical testing. It is designed to use four triangular wave carrier signals with the amplitude of  $100\mu A_{\text{peak}}$  at  $1\text{kHz}$  and 90 degrees phase-difference, modulated to a reference signal of a sinusoidal waveform of  $62.5\mu A_{\text{peak}}$  at  $50\text{kHz}$ , where the amplitude and frequency modulation are 0.625 and 20, respectively.

The results of the synthesized pulse width modulation circuit's performance testing by both methods, it is found that they were consistent and in accordance with the theory analyzed. The current-mode four-phase triangular wave generator circuit can generate a triangular carrier signal according to the intended objectives, with the amplitude, the frequency, and the phase difference of the triangular carrier signal in the simulation results deviating from the theoretical maximum of 6%, 7.43% and 1.02%, respectively. In practice, the amplitude, the frequency and the phase difference of the triangular carrier signal have the maximum errors of 5.35%, 5.53%, and 8.22%, respectively. Pulse width modulation uses the principle of comparison between a triangular carrier signal and a sinusoidal reference signal by a current-mode comparator, which

can generate four PWM signals. The amplitude of the PWM signal in simulation has a maximum theoretical deviation of 0.84%. The error has a maximum error of 14.5%. The duty cycle of the PWM signal in the simulation results and the practical results are consistent with the calculated theory. Combining the four PWM signals, the PS-PWM signal can be generated, which is the output signal of the proposed pulse width modulation circuit, in accordance with the theory predicted. The amplitude of the output signal can be electrically controlled and linearly. In simulation results, it can be adjusted up to  $8m_{A_{peak}}$  and the theoretical maximum error is 0.84%. In practice results, it can be adjusted up to  $7.6m_{A_{peak}}$  and the theoretical maximum deviation is 4.06%. Moreover, the outside temperature does not affect the change in the output amplitude, which is confirmed by the simulation results.





## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลงได้ด้วยดี เนื่องจากได้รับความอนุเคราะห์และความกรุณาอย่างสูงจาก อาจารย์ ดร.ภมร ศิลาพันธ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่กรุณาให้คำปรึกษา แนะนำช่วยเหลือ ตลอดจนปรับปรุงแก้ไขข้อบกพร่องต่าง ๆ ของวิทยานิพนธ์ให้มีความถูกต้องสมบูรณ์ ด้วยความเอาใจใส่อย่างดียิ่ง ผู้วิจัยตระหนักถึงความตั้งใจจริงและความทุ่มเทของอาจารย์และขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ ที่นี้

ขอขอบพระคุณ ผู้ช่วยศาสตราจารย์ ดร.ระพีพันธ์ แก้วอ่อน หัวหน้าภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม ซึ่งเป็นผู้ทรงคุณวุฒิที่ให้ความอนุเคราะห์ในเรื่องสถานที่และอุปกรณ์ต่าง ๆ ที่เอื้อต่อการทำงานวิจัย จนทำให้วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปด้วยดี

อนึ่ง ผู้วิจัยหวังว่า งานวิจัยฉบับนี้จะมีประโยชน์อยู่ไม่น้อย จึงขอมอบส่วนดีทั้งหมดนี้ให้แก่เหล่าคณาจารย์ที่ได้ประสิทธิ์ประสาทวิชาจนทำให้การวิจัยในครั้งนี้ประสบผลสำเร็จและเป็นประโยชน์ต่อผู้ที่เกี่ยวข้อง สุดท้ายนี้ขอกราบขอบพระคุณ บิดา มารดา และครอบครัว รวมถึงเพื่อน ๆ พี่ ๆ น้อง ๆ ที่คอยเป็นกำลังใจ ทั้งให้การสนับสนุนและช่วยเหลือในทุก ๆ ด้านมาโดยตลอด หากมีข้อผิดพลาดหรือข้อบกพร่องประการใด ผู้วิจัยขออภัยมา ณ ที่นี้ด้วย และยินดีที่จะรับฟังคำแนะนำจากทุกท่านที่ได้เข้ามาศึกษา เพื่อเป็นประโยชน์ในการพัฒนางานวิจัยต่อไป



นาย ปวิข ช้อยขุนทด

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย .....	ง
บทคัดย่อภาษาอังกฤษ .....	ฉ
กิตติกรรมประกาศ.....	ช
สารบัญ.....	ฅ
บทที่ 1 บทนำ .....	1
1.1 ที่มาและความสำคัญ .....	1
1.2 วัตถุประสงค์ของวิทยานิพนธ์ .....	3
1.3 กรอบแนวความคิดสำหรับวิทยานิพนธ์.....	3
1.4 ขอบเขตของวิทยานิพนธ์ .....	4
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	4
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง .....	5
2.1 การมอดูเลตความกว้างพัลส์เบื้องต้น .....	5
2.2 การมอดูเลตความกว้างพัลส์หลายระดับ .....	10
2.2.1 การมอดูเลตความกว้างพัลส์ชนิดเลื่อนระดับหลายสัญญาณพาห้ .....	11
2.2.2 การมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้ .....	14
2.3 วงจรมิตต์ทริกเกอร์.....	16
2.3.1 วงจรมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกา.....	16
2.3.2 วงจรมิตต์ทริกเกอร์แบบตามเข็มนาฬิกา.....	17
2.4 หลักการกำเนิดสัญญาณสี่เหลี่ยมและสัญญาณสามเหลี่ยมเบื้องต้น .....	20
2.4.1 วงจรกำเนิดสัญญาณสี่เหลี่ยม.....	20
2.4.2 วงจรกำเนิดสัญญาณสามเหลี่ยม .....	22

2.5 งานวิจัยที่เกี่ยวข้อง .....	26
2.5.1 วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วยวงจรถยายป้อนกลับแบบกระแส ...	27
2.5.2 วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วยวงจรถยายพานกระแสยุคที่ 2 .....	28
2.5.3 วงจรกำเนิดสัญญาณสามเหลี่ยมและสี่เหลี่ยมด้วยวงจรถยายความนำถ่ายไอออน .....	29
2.5.4 วงจรกำเนิดสัญญาณสามเหลี่ยมและสี่เหลี่ยมด้วยวงจรถยายความนำถ่ายไอออนตาม กระแสแบบหลายเอาต์พุต .....	30
2.5.5 วงจรกำเนิดสัญญาณสามเหลี่ยมแบบควอเดรเจอร์ .....	31
2.5.6 วงจรกำเนิดสัญญาณสามเหลี่ยมหลายเฟสด้วยทรานซิสเตอร์ชนิด CMOS.....	33
บทที่ 3 การดำเนินงานวิจัย.....	36
3.1 การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสโหมดกระแส .....	37
3.1.1 ไอซีเบอร์ LM13700 .....	37
3.1.2 ไอซีเบอร์ AD844.....	38
3.1.3 การวิเคราะห์วงจรถายกำเนิดสัญญาณสามเหลี่ยม 4 เฟส .....	39
3.2 การสังเคราะห์และออกแบบวงจรเปรียบเทียบสัญญาณ โหมดกระแส .....	50
3.3 การวิเคราะห์ค่าคิวตี้ไซเคิลของการมอดูเลตความกว้างพัลส์.....	52
3.4 การวิเคราะห์กรณีไม่เป็นอุดมคติ .....	56
3.4.1 การวิเคราะห์กรณีไม่เป็นอุดมคติของวงจรถายกำเนิดสัญญาณสามเหลี่ยม 4 เฟส .....	56
3.4.2 การวิเคราะห์กรณีไม่เป็นอุดมคติของวงจรเปรียบเทียบสัญญาณ .....	61
3.4.3 การวิเคราะห์ค่าคิวตี้ไซเคิลของการมอดูเลตความกว้างพัลส์ในกรณีไม่เป็นอุดมคติ...62	
บทที่ 4 การทดลองและวิเคราะห์ผลการทดลอง .....	63
4.1 การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ด้วยการจำลองผ่าน โปรแกรม PSpice.....	64
4.2 การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ในทางปฏิบัติ.....	71
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ .....	79

5.1 สรุปผลการวิจัย .....	79
5.2 ข้อเสนอแนะ .....	80
รายการอ้างอิง .....	82
ภาคผนวก .....	87
ภาคผนวก ก ผลงานวิจัยที่ได้รับการตีพิมพ์และเผยแพร่ .....	88
ภาคผนวก ข คุณสมบัติไอซีเบอร์ LM13700 .....	98
ภาคผนวก ค คุณสมบัติไอซีเบอร์ AD844 .....	135
ประวัติผู้เขียน .....	156



# บทที่ 1

## บทนำ

### 1.1 ที่มาและความสำคัญ

การมอดูเลตความกว้างพัลส์ (Pulse width modulation : PWM) ได้ถูกนำมาใช้ในงานวิศวกรรมไฟฟ้าอย่างกว้างขวาง เช่น งานทางด้านอิเล็กทรอนิกส์กำลัง [1] งานทางด้านกริดและเครื่องมือวัด [2] งานทางด้านการสื่อสาร [3] อีกทั้งใช้ในเครื่องขยายเสียงคลาสดี (Class-D amplifier) [4] โดยเฉพาะงานในด้านอิเล็กทรอนิกส์กำลังมีความจำเป็นที่ต้องใช้การมอดูเลตความกว้างพัลส์สำหรับสร้างสัญญาณควบคุมการทำงานแบบการสวิตซ์ (Switching control signal) ของวงจรแปลงผันแรงดันไฟฟ้ากระแสตรงเป็นกระแสสลับ (Inverter) และวงจรแปลงผันแรงดันไฟฟ้ากระแสสลับเป็นกระแสตรง (Converter) เพื่อลดกำลังไฟฟ้าสูญเสียจากอุปกรณ์สวิตซ์ โดยปกตินิยมใช้การมอดูเลตความกว้างพัลส์แบบรูปคลื่นไซน์ (Sinusoidal pulse width modulation : SPWM) [5] ซึ่งเกิดจากการเปรียบเทียบระหว่างสัญญาณรูปคลื่นไซน์ (Sinusoidal signal) กับสัญญาณพาห้รูปคลื่นสามเหลี่ยม (Triangular carrier signal) มีข้อดีคือ ง่ายต่อการสร้างสัญญาณควบคุมและวิธีในการสร้างไม่ซับซ้อน อย่างไรก็ตามยังคงเกิดปัญหาเรื่องสัญญาณรบกวน (Noise) และค่าความเพี้ยนทางฮาร์โมนิกส์โดยรวม (Total harmonics distortion : THD) ของสัญญาณทางด้านเอาต์พุตค่อนข้างมาก ต่อมาได้มีการคิดค้นการแก้ไขปัญหาดังกล่าวด้วยวิธีการมอดูเลตความกว้างพัลส์หลายระดับ (Multilevel PWM) [6]

การประยุกต์วิธีมอดูเลตให้มีประสิทธิภาพมากยิ่งขึ้นด้วยเทคนิคการมอดูเลตความกว้างพัลส์หลายสัญญาณพาห้ (Multicarrier PWM) เป็นหนึ่งในเทคนิคของวิธี Multilevel PWM โดยเทคนิค Multicarrier PWM สามารถเลือกวิธีการทำงานได้อีก 2 รูปแบบ ได้แก่ 1) การมอดูเลตความกว้างพัลส์แบบเลื่อนระดับสัญญาณ (Level shifted PWM : LS-PWM) ซึ่งสามารถแบ่งออกได้เป็น 3 ประเภท ดังนี้ การมอดูเลตความกว้างพัลส์แบบเรียงเฟสเดียวกัน (Phase disposition PWM : PD-PWM) การมอดูเลตความกว้างพัลส์แบบเรียงเฟสตรงข้ามกัน (Phase opposition disposition PWM : POD-PWM) และการมอดูเลตความกว้างพัลส์แบบเรียงเฟสสลับกัน (Alternate phase opposition disposition PWM: APOD-PWM) 2) การมอดูเลตความกว้างพัลส์แบบเลื่อนเฟสสัญญาณ (Phase shifted PWM : PS-PWM) ด้วยวิธีการดังกล่าวทำให้สัญญาณเอาต์พุตใกล้เคียงรูปคลื่นไซน์มากยิ่งขึ้นเนื่องจากค่า THD ต่ำ ซึ่งวิธีหนึ่งที่น่าสนใจก็คือแบบเลื่อนเฟสสัญญาณคือการใช้สัญญาณ

สามเหลี่ยมหลาย ๆ เฟสมาเป็นสัญญาณพาห์ โดยมีความถี่และแอมพลิจูดเท่ากันแต่มีเฟสที่ต่างกัน ทำให้มีการใช้งานที่ไม่ซับซ้อนรวมถึงให้ตัวประกอบความเพี้ยน (Distortion factor) ที่ต่ำในทุก ๆ ดัชนีการมอดูเลต (Modulation index) รวมถึงไม่มีการยกระดับของสัญญาณพาห์ด้วยไฟฟ้า กระแสตรงทำให้ลดความซับซ้อนของวงจรและสัญญาณรบกวนจากไฟฟ้ากระแสตรงได้ซึ่งเป็นข้อได้เปรียบกว่าแบบเลื่อนระดับสัญญาณ [7, 8]

ปัจจุบันวงจรกำเนิดสัญญาณต่าง ๆ สามารถสร้างได้จากอุปกรณ์ประเภทแอนะล็อก (Analog) นั่นก็คือการออกแบบวงจรด้วยอุปกรณ์อิเล็กทรอนิกส์สำเร็จรูป (Building block) อาทิ วงจรสายพานกระแส (Current conveyor) [9-11] วงจรขยายความนำถ่ายโอน (Operational transconductance amplifiers : OTA) [12, 13] เป็นต้น ซึ่งมีการออกแบบวงจรในระดับทรานซิสเตอร์ (Transistor level) ข้อดีสำหรับการออกแบบในระดับทรานซิสเตอร์นั้นคือใช้พลังงานต่ำ ต่อมาได้มีการพัฒนาอุปกรณ์อิเล็กทรอนิกส์สำเร็จรูปเหล่านี้มาอยู่ในรูปแบบของวงจรรวม (Integrated circuits : ICs) หรือชิพ (Chip) เพื่อให้มีคุณสมบัติและมีประสิทธิภาพที่ดีมากยิ่งขึ้น แก้ไขปัญหาในเรื่องสัญญาณรบกวน รวมถึงค่าสัญญาณที่มีความละเอียด ความแม่นยำ ให้ผลตอบสนองที่สูงมากขึ้น มีขนาดเล็ก และมีอัตราการบริโภคพลังงานต่ำ อย่างไรก็ตามการประดิษฐ์วงจรรวม (Fabricating ICs) หรือการสร้างชิพเหล่านี้จำเป็นต้องใช้ต้นทุนในการผลิตสูงเมื่อนำไปใช้ในทางปฏิบัติ ซึ่งการผลิตชิพหนึ่งตัวมีมูลค่าสูงถึงหลักแสนบาท ดังนั้นวิธีหนึ่งที่มีความน่าสนใจคือ เลือกลงใช้เป็นอุปกรณ์ไอซีเชิงพาณิชย์ (Commercially available ICs) มาออกแบบวงจรแทนการใช้อุปกรณ์อิเล็กทรอนิกส์สำเร็จรูป เช่น ไอซีเบอร์ LM13700 ไอซีเบอร์ AD844 เป็นต้น ซึ่งมีราคาอยู่ในช่วง 45 ถึง 300 บาทต่อชิ้น และมีขายตามท้องตลาดอุปกรณ์อิเล็กทรอนิกส์ทั่วไป ดังนั้นวงจรที่ออกแบบด้วยอุปกรณ์ไอซีเชิงพาณิชย์จึงมีต้นทุนที่ต่ำกว่าถึง 100 เท่า และสามารถให้คุณภาพของสัญญาณเอาต์พุตใกล้เคียงกับอุปกรณ์อิเล็กทรอนิกส์สำเร็จรูป จึงนิยมนำมาประยุกต์ใช้กับวงจรถืออิเล็กทรอนิกส์ต่าง ๆ เช่น วงจรกำเนิดสัญญาณไซน์ [14] วงจรกรองความถี่ [15, 16] วงจรเลียนแบบตัวเหนี่ยวนำ [17] ฯลฯ ในการออกแบบวงจรประเภทแอนะล็อกสามารถแบ่งออกเป็น 2 เทคนิค คือ 1) เทคนิคโหมดแรงดัน (Voltage-mode) 2) เทคนิคโหมดกระแส (Current-mode) เนื่องจากเทคนิคโหมดกระแสมีจุดเด่นในเรื่องการสิ้นเปลืองพลังงานต่ำ มีความเป็นเชิงเส้นสูง ให้แบนด์วิดท์ (Bandwidth) กว้าง และมีช่วงพิสัยพลวัตกว้าง (Larger dynamic range) จึงเป็นข้อได้เปรียบมากกว่าโหมดแรงดัน

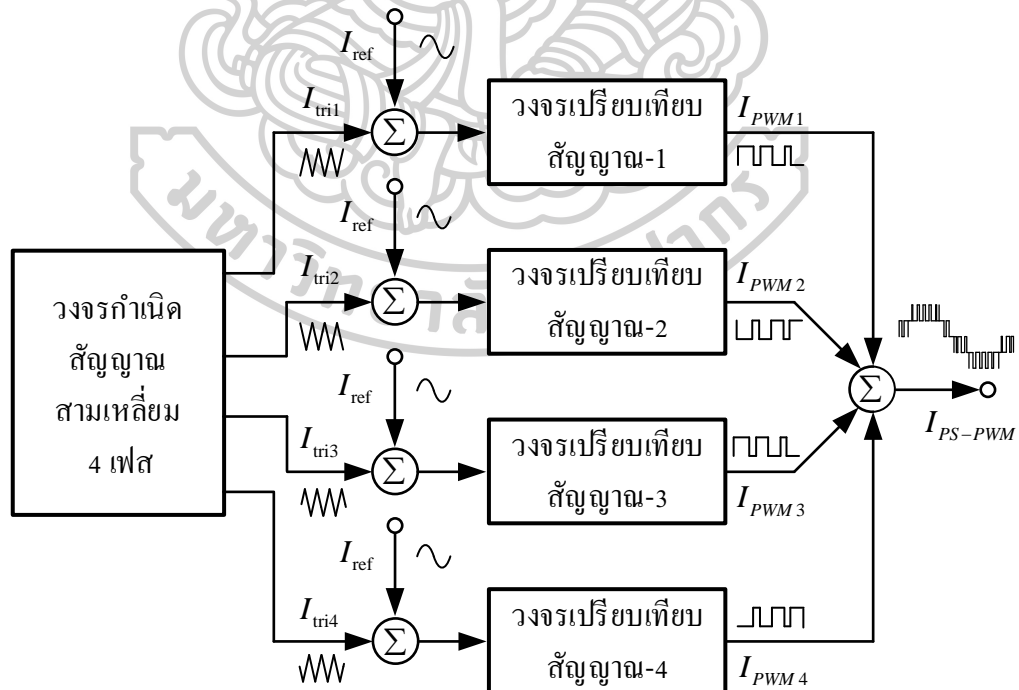
จากที่กล่าวมาข้างต้น วิทยานิพนธ์ฉบับนี้จึงได้ศึกษาค้นคว้า สังเคราะห์ วิเคราะห์ และหาสมรรถนะวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ในโหมดกระแสโดยใช้ไอซีเชิงพาณิชย์สามารถควบคุมอัตราการมอดูเลตและสัญญาณทางด้านเอาต์พุตได้ด้วยวิธีการทาง

อิเล็กทรอนิกส์ เพื่อเพิ่มประสิทธิภาพในการมอดูเลตความกว้างพัลส์และลดต้นทุนในการสร้างวงจรสำหรับนำไปใช้ในทางปฏิบัติ เนื่องจากใช้อุปกรณ์ไอซีเชิงพาณิชย์ที่หาซื้อได้ง่ายตามท้องตลาดมาทดแทนอุปกรณ์อิเล็กทรอนิกส์สำเร็จรูปที่ต้องสร้างเป็นชิพ ซึ่งวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์นั้นสามารถนำไปประยุกต์ใช้ในงานทางด้านวิศวกรรมไฟฟ้าแขนงต่าง ๆ ได้

## 1.2 วัตถุประสงค์ของวิทยานิพนธ์

- 1) สังเคราะห์วงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ในโหมดกระแส ออกแบบโดยใช้ไอซีเชิงพาณิชย์
- 2) วิเคราะห์หาสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์
- 3) ทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ด้วยการจำลองการทำงานผ่านโปรแกรม PSpice และทดลองต่อวงจรในทางปฏิบัติ

## 1.3 กรอบแนวความคิดสำหรับวิทยานิพนธ์



รูปที่ 1.1 แผนผังของวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ โหมดกระแส

สำหรับแนวคิดในการสังเคราะห์และออกแบบวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณในโหมดกระแสในวิทยานิพนธ์ฉบับนี้แสดงดังรูปที่ 1.1 ซึ่งประกอบไปด้วยวงจรหลัก ๆ 2 วงจร คือ 1) วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส โหมดกระแสสำหรับสร้างสัญญาณพาห้รูปคลื่นสามเหลี่ยมทั้งหมด 4 สัญญาณ คือ  $I_{tri1}$ ,  $I_{tri2}$ ,  $I_{tri3}$  และ  $I_{tri4}$  ซึ่งใช้ในการมอดูเลต 2) วงจรเปรียบเทียบสัญญาณ โหมดกระแสสำหรับเปรียบเทียบระหว่างสัญญาณพาห้รูปคลื่นสามเหลี่ยมและสัญญาณอ้างอิงรูปคลื่นไซน์ ( $I_{ref}$ ) เพื่อสร้างสัญญาณ PWM ออกมา 4 สัญญาณ คือ  $I_{PWM1}$ ,  $I_{PWM2}$ ,  $I_{PWM3}$  และ  $I_{PWM4}$  เมื่อนำสัญญาณ PWM ทั้ง 4 สัญญาณมารวมกัน ผลรวมของสัญญาณ PWM สามารถสร้างเป็นสัญญาณ PS-PWM ซึ่งเป็นสัญญาณเอาต์พุตของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์

#### 1.4 ขอบเขตของวิทยานิพนธ์

- 1) สังเคราะห์และออกแบบวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้ในโหมดกระแสด้วยไอซีเชิงพาณิชย์เบอร์ LM13700 และ AD844
- 2) ใช้สัญญาณพาห้รูปคลื่นสามเหลี่ยม 4 สัญญาณที่มีขนาดเท่ากับ  $100\mu A_{peak}$  ความถี่เท่ากับ  $1kHz$  และมีความต่างเฟส 90 องศา มอดูเลตกับสัญญาณอ้างอิงรูปคลื่นไซน์ที่มีขนาดเท่ากับ  $62.5\mu A_{peak}$  ความถี่เท่ากับ  $50Hz$
- 3) วงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์สามารถปรับขนาดของสัญญาณเอาต์พุตได้ด้วยวิธีการทางอิเล็กทรอนิกส์
- 4) การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ด้วยการจำลองและในทางปฏิบัติโดยใช้แหล่งจ่ายไฟเลี้ยง  $\pm 9V$

#### 1.5 ประโยชน์ที่คาดว่าจะได้รับ

- 1) ได้พัฒนาประสิทธิภาพของวงจรมอดูเลตความกว้างพัลส์และสามารถควบคุมการมอดูเลตได้อย่างไม่ซับซ้อนด้วยวิธีการทางอิเล็กทรอนิกส์
- 2) สามารถนำวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์นี้ไปประยุกต์ใช้งานทางด้านอิเล็กทรอนิกส์กำลังหรืองานด้านอื่น ๆ ที่เกี่ยวข้องได้
- 3) เป็นแนวทางในการวิจัยหรือพัฒนาเพื่อเพิ่มประสิทธิภาพให้กับวงจรมอดูเลตความกว้างพัลส์ในอนาคต



## บทที่ 2

### ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

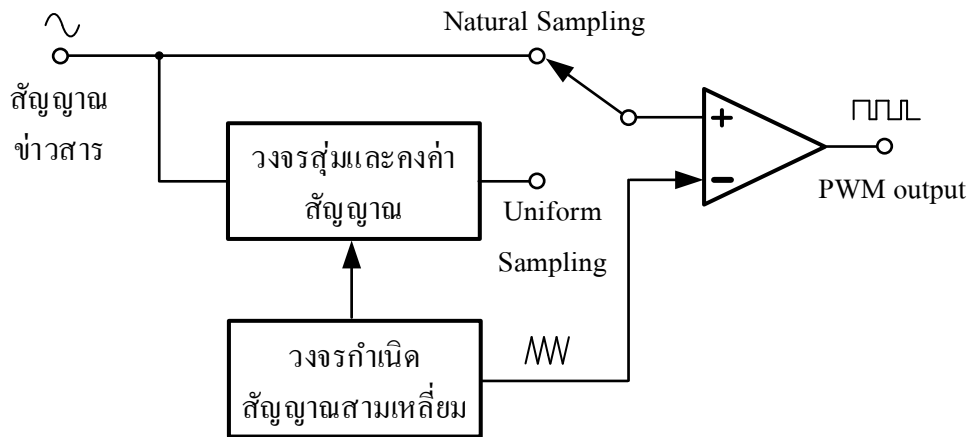
วิทยานิพนธ์ฉบับนี้นำเสนอวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ในโหมดกระแสโดยใช้ไอซีเชิงพาณิชย์ ซึ่งจำเป็นต้องศึกษาหลักการมอดูเลตความกว้างพัลส์และหลักการของการกำเนิดสัญญาณที่ใช้สำหรับการมอดูเลต รวมถึงอุปกรณ์ที่ใช้ออกแบบเพราะฉะนั้นในวิทยานิพนธ์นี้ โดยแบ่งหัวข้อทฤษฎีที่เกี่ยวข้องดังต่อไปนี้

- การมอดูเลตความกว้างพัลส์เบื้องต้น
- การมอดูเลตความกว้างพัลส์ด้วยเทคนิคหลายสัญญาณพาห์
- วงจรสมิตต์ทริกเกอร์
- วงจรกำเนิดสัญญาณสี่เหลี่ยมเบื้องต้น
- วงจรกำเนิดสัญญาณสามเหลี่ยมเบื้องต้น
- งานวิจัยที่เกี่ยวข้อง

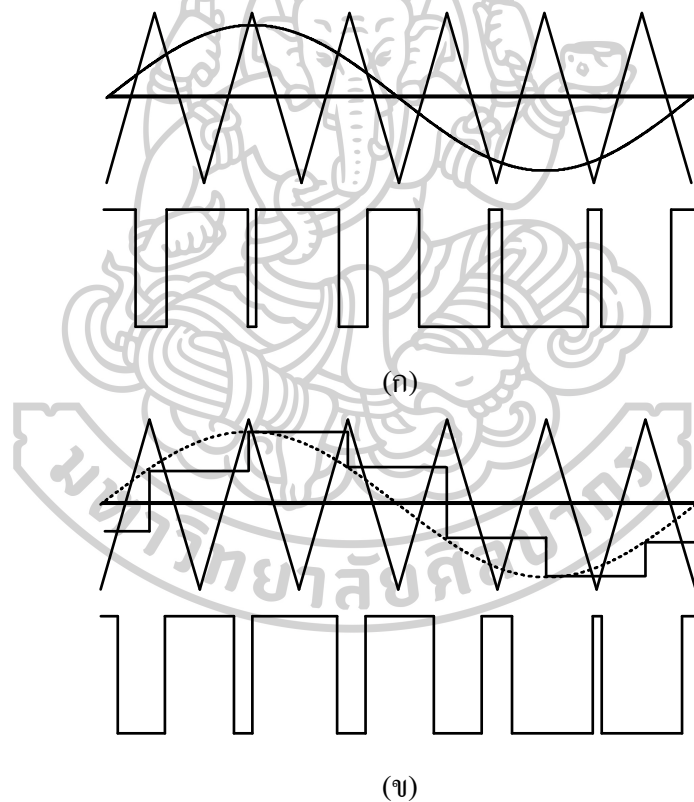
#### 2.1 การมอดูเลตความกว้างพัลส์เบื้องต้น

จาก [18] ได้กล่าวไว้ว่าหลักการของการกำเนิดสัญญาณ PWM มีอยู่ด้วยกัน 2 รูปแบบ คือ สัญญาณ PWM โดยใช้วิธี Natural sampling (NPWM) และสัญญาณ PWM โดยใช้วิธี Uniform sampling (UPWM) ซึ่งมีโครงสร้างดังรูปที่ 2.1 [19] ส่วนรูปแบบของสัญญาณทั้งสองนั้นแสดงดังรูปที่ 2.2 (ก) และรูปที่ 2.2 (ข) ตามลำดับ

สัญญาณ PWM ในรูปที่ 2.2 คาบเวลาของ NPWM นั้นมีค่าไม่คงที่โดยขึ้นอยู่กับสัญญาณข่าวสารที่เข้ามา แต่แบบ UPWM นั้นคาบเวลาจะคงที่ ถ้าความถี่ของสัญญาณพาห์คือ สัญญาณสามเหลี่ยมที่นำมาใช้เปรียบเทียบนั้นสูงกว่าความถี่ของสัญญาณข่าวสารมากๆ ทำให้สัญญาณ PWM นั้นมีคาบเวลาคงที่ได้ [20] สัญญาณสามเหลี่ยมที่นำมาใช้เป็นสัญญาณพาห์นั้นมีอยู่ด้วยกัน 2 รูปแบบ คือ สัญญาณสามเหลี่ยมแบบปกติและสัญญาณสามเหลี่ยมแบบฟันเลื่อย ซึ่งสัญญาณ PWM ที่มาจากสัญญาณสามเหลี่ยมแบบปกติเรียกว่าสัญญาณ PWM แบบ Double side ส่วนสัญญาณ PWM ที่มาจากสัญญาณสามเหลี่ยมแบบฟันเลื่อยเรียกว่าสัญญาณ PWM แบบ Single side [21, 22]



รูปที่ 2.1 แผนผังของวงจรสร้างสัญญาณ PWM

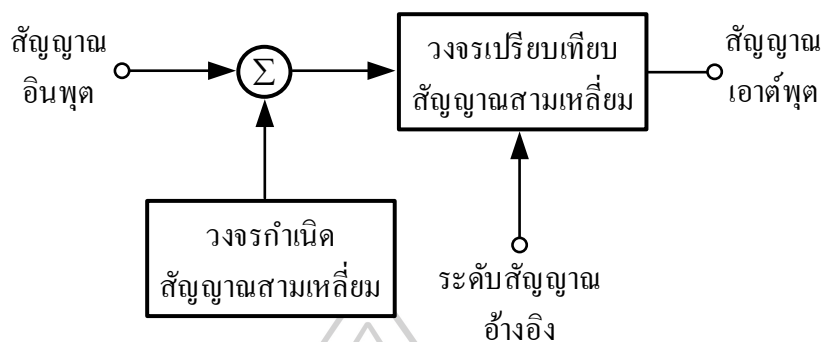


รูปที่ 2.2 (ก) สัญญาณ PWM โดยวิธี Natural sampling

(ข) สัญญาณ PWM โดยวิธี Uniform sampling

ในระบบสื่อสารนั้นนิยมใช้สัญญาณ PWM แบบ Double side NPWM เนื่องจากมีโครงสร้างที่ไม่ซับซ้อน เพื่อให้มีการปรับค่าระดับอ้างอิงของสัญญาณที่มีผลต่อการควบคุมความ

กว้างของพัลส์ได้ โครงสร้างของสัญญาณ PWM จึงมีแผนผังดังรูปที่ 2.3 [23-26] ซึ่งเป็นโครงสร้างที่ใช้ในระบบสื่อสารโดยทั่วไป



รูปที่ 2.3 แผนผังของวงจรกำเนิดสัญญาณ PWM โดยทั่วไปสำหรับระบบสื่อสาร

สมการของสัญญาณ PWM โดยทั่วไป หาได้จาก

$$V_{PWM}(t) = \frac{Akv_i(t)}{T} + \frac{A}{\pi} \sum_{n=1}^{\infty} \left\{ \frac{\sin(n\omega_0 t)}{n} - \frac{\sin[n\omega_0(t - kv_i(t))]}{n} \right\} \quad (2.1)$$

เมื่อ  $A$  คือ ขนาดของสัญญาณพาห้

$k$  คือ ค่าคงที่ของวงจร

$v_i(t)$  คือ สัญญาณข่าวสารอินพุต

$\omega_0$  คือ ความถี่มูลฐาน (Fundamental frequency) ของสัญญาณพาห้มีค่า  $2\pi/T$

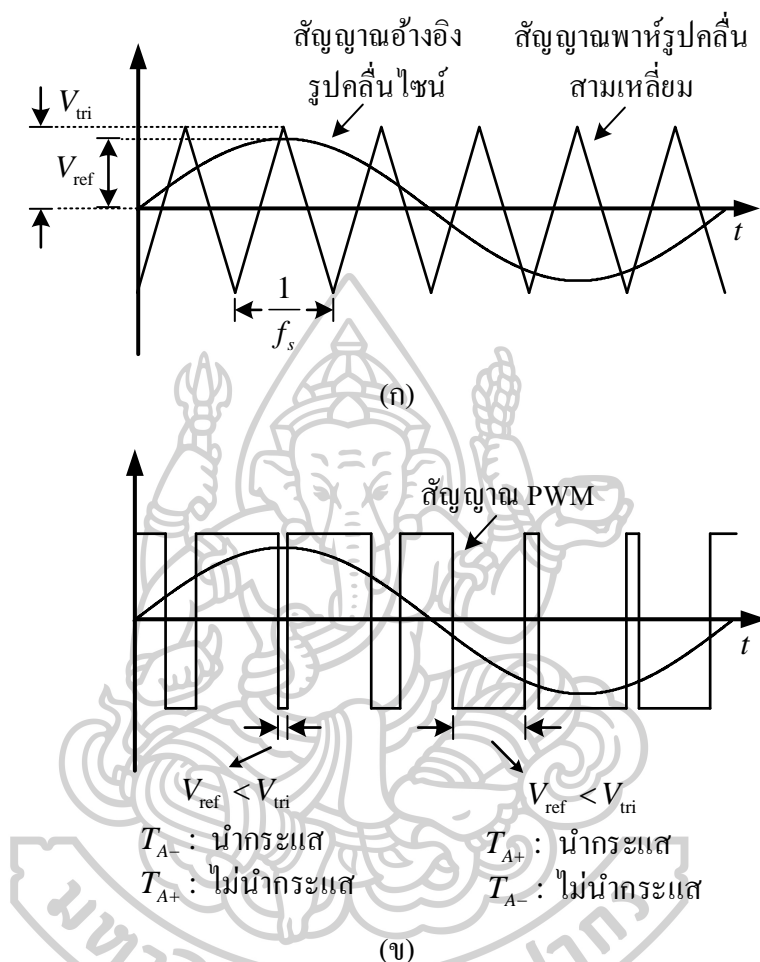
$T$  คือ คาบเวลาของสัญญาณ

$n$  คือ จำนวนเต็มบวกใดๆ

จากสมการ (2.1) สัญญาณ PWM ประกอบด้วย 2 ส่วนใหญ่ ๆ คือ สัญญาณข่าวสารที่ถูกสเกลด้วย  $Ak/T$  ที่ความถี่ต่ำ และส่วนประกอบของความถี่สูงซึ่งประกอบไปด้วยสัญญาณพาห้และสัญญาณมอดูเลตเชิงเฟส และมีขนาดลดลงกันไปตามค่า  $n$  หากต้องการสัญญาณข่าวสารกลับมาสามารถทำได้โดยใช้วงจรกรองชนิดความถี่ต่ำ

สำหรับงานทางด้านอิเล็กทรอนิกส์กำลัง ใช้สัญญาณ PWM ในการควบคุมม้วนนำกระแสของอุปกรณ์สวิตซ์ในระบบวงจรอินเวอร์เตอร์ [27] หรือที่เรียกว่า การสวิตซ์แบบ PWM เกิดจากการนำสัญญาณอ้างอิงรูปคลื่นไซน์ (Sinusoidal reference signal) เปรียบเทียบกับสัญญาณพาห้รูปคลื่นสามเหลี่ยม (Triangular carrier signal) หรือที่เรียกว่าการมอดูเลตความกว้างพัลส์แบบ

สัญญาณไซน์ (Sinusoidal pulse width modulation : SPWM) แสดงดังรูปที่ 2.4 (ก) โดยความถี่ของการสวิตช์ ( $f_s$ ) เท่ากับความถี่ของสัญญาณพอร์ปคลื่นสามเหลี่ยม



รูปที่ 2.4 (ก) สัญญาณอ้างอิงเปรียบเทียบกับสัญญาณพอร์ป

(ข) สัญญาณสวิตช์แบบ PWM

เพื่อความเข้าใจการทำงานของอินเวอร์เตอร์เบื้องต้น ในรูปที่ 2.5 จึงแสดงเพียงหนึ่งกิ่งของวงจรอินเวอร์เตอร์คือ กิ่ง A หรือ เฟส A ที่สมมติให้แรงดันไฟฟ้าด้านเข้ามีค่าคงที่และกำหนดให้การสวิตช์ที่นำกระแสทำงานเป็นแบบ PWM ดังรูปที่ 2.4 (ข) เมื่อพิจารณารูปแบบของ SPWM นั้นพบว่า สัญญาณทางด้านเอาต์พุตแปรผันตามอัตรากรมอดูเลตด้านขนาด ( $m_a$ ) และอัตรามอดูเลตด้านความถี่ ( $m_f$ ) ดังนี้

$$m_a = \frac{V_{ref}}{V_{tri}} \quad (2.2)$$

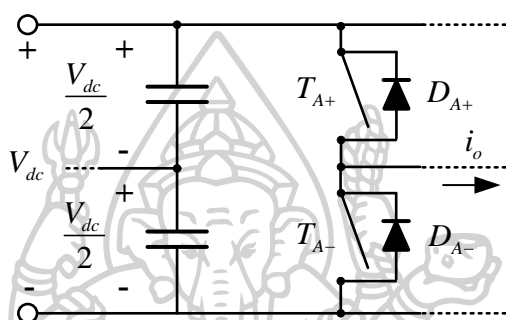
$$m_f = \frac{f_s}{f_i} \quad (2.3)$$

เมื่อ  $V_{ref}$  คือ แรงดันของสัญญาณอ้างอิงรูปคลื่นไซน์

$V_{tri}$  คือ แรงดันของสัญญาณพาห้รูปคลื่นสามเหลี่ยม

$f_i$  คือ ความถี่หลักมูลของสัญญาณเอาต์พุต

$f_s$  คือ ความถี่ของการสวิตช์

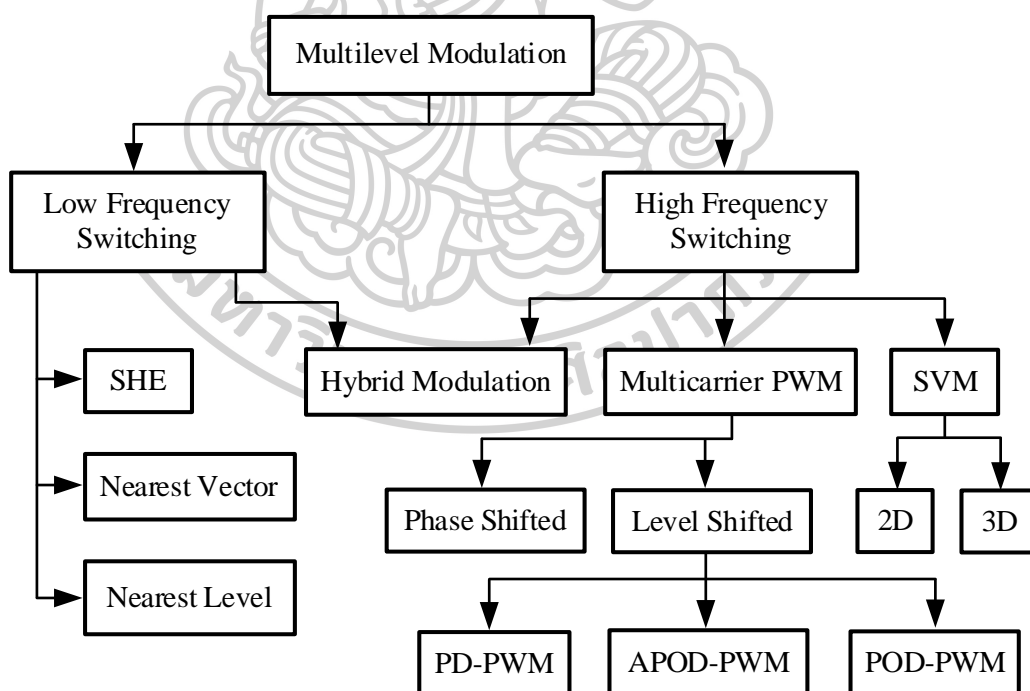


รูปที่ 2.5 สวิตช์โหมคอินเวอร์เตอร์เฟสเดียวที่หนึ่งกึ่ง

ถ้าค่าอัตรามอดูเลตทางด้านขนาอยู่ในช่วง  $0 \leq m_a \leq 1$  เป็นช่วงการมอดูเลตเชิงเส้น หมายถึงองค์ประกอบความถี่หลักมูลของสัญญาณเอาต์พุตแปรผันเชิงเส้นกับค่า  $m_a$  แต่ถ้า  $m_a > 1$  เป็นช่วงการควบคุมแบบโอเวอร์มอดูเลต ซึ่งผลของสัญญาณทางด้านเอาต์พุตนั้นมีองค์ประกอบฮาร์โมนิกสูงกว่าในช่วงการมอดูเลตเชิงเส้น สำหรับ SPWM นั้นนิยมเลือกอัตราการมอดูเลตทางด้านความถี่ค่อนข้างสูง เพื่อให้ขนาดฮาร์โมนิกย่อย (Sub-harmonics) ของสัญญาณทางด้านเอาต์พุตมีค่าน้อย ส่งผลให้สัญญาณมีความใกล้เคียงกับรูปคลื่นไซน์มากที่สุด โดยทั่วไปออกแบบให้ค่า  $m_f > 21$  ใดๆก็ตามการเลือกอัตราการมอดูเลตที่สูงมากเกินไป ทำให้เกิดการสูญเสียกำลังงานไฟฟ้าในการทำงานแบบสวิตช์ของอุปกรณ์สูงขึ้นไปด้วย ดังนั้นจึงมีวิธีการที่ช่วยจัดการปัญหานี้ด้วยการใช้วิธีมอดูเลตความกว้างพัลส์หลายระดับ เพื่อเป็นการแบ่งระดับการทำงานของอุปกรณ์ออกเป็นช่วงๆ ลดการสูญเสียกำลังงานไฟฟ้าและช่วยให้สัญญาณทางด้านเอาต์พุตนั้นมีค่าใกล้เคียงกับรูปคลื่นไซน์มากยิ่งขึ้น รวมถึงยังมีส่วนช่วยทำให้ความเพี้ยนทางฮาร์โมนิกโดยรวมของสัญญาณทางด้านเอาต์พุต (Total harmonic distortion : THD) มีค่าต่ำลง

## 2.2 การมอดูเลตความกว้างพัลส์หลายระดับ

การมอดูเลตความกว้างพัลส์หลายระดับ (Multilevel modulation) ใช้สำหรับควบคุมการทำงานอุปกรณ์สวิตช์ของวงจรอินเวอร์เตอร์หลายระดับเพื่อให้ได้แรงดันเอาต์พุตออกมาเป็นขั้น ๆ ซึ่งสามารถแบ่งออกเป็น 2 ประเภท คือ การสวิตซ์ความถี่ต่ำ (Low frequency switching) และการสวิตซ์ความถี่สูง (High frequency switching) โดยการสวิตซ์ความถี่ต่ำเหมาะสำหรับวงจรที่ต้องการลดอัตราการสูญเสียกำลังงานไฟฟ้าของอุปกรณ์สวิตช์แต่ละตัว ส่วนการสวิตซ์ความถี่สูงนิยมกับวงจรที่ต้องการคุณภาพของสัญญาณเอาต์พุต ซึ่งแผนผังการมอดูเลตความกว้างพัลส์หลายระดับแสดงได้ดังรูปที่ 2.6 การมอดูเลตความกว้างพัลส์แบบหลายสัญญาณพาหุ (Multicarrier PWM) เป็นหนึ่งในวิธีการสวิตซ์ความถี่สูงที่มีการสร้างที่ง่ายและไม่ซับซ้อน โดยสามารถแบ่งวิธีการทำงานได้อีก 2 รูปแบบ คือ การมอดูเลตความกว้างพัลส์แบบเลื่อนระดับ (Level shifted PWM : LS-PWM) และการมอดูเลตความกว้างพัลส์แบบเลื่อนเฟส (Phase shifted PWM : PS-PWM)



รูปที่ 2.6 แผนผังการมอดูเลตความกว้างพัลส์หลายระดับ

### 2.2.1 การมอดูเลตความกว้างพัลส์ชนิดเลื่อนระดับหลายสัญญาณพาห้

การมอดูเลตความกว้างพัลส์แบบหลายสัญญาณพาห้ด้วยวิธีเลื่อนระดับนั้นสามารถลดช่วงเวลาของการทำงานสวิตซิ่งในแต่ละระดับ ซึ่งทำให้ลดการสูญเสียกำลังงานในขณะที่ทำงานได้ โดยสามารถแบ่งออกได้อีก 3 รูปแบบ คือ การมอดูเลตความกว้างพัลส์แบบเรียงเฟสเดียวกัน (Phase disposition PWM : PD-PWM) การมอดูเลตความกว้างพัลส์แบบเรียงเฟสตรงข้ามกัน (Phase opposition disposition : POD-PWM) และการมอดูเลตความกว้างพัลส์แบบเรียงเฟสสลับกัน (Alternate phase opposition disposition : APOD-PWM)

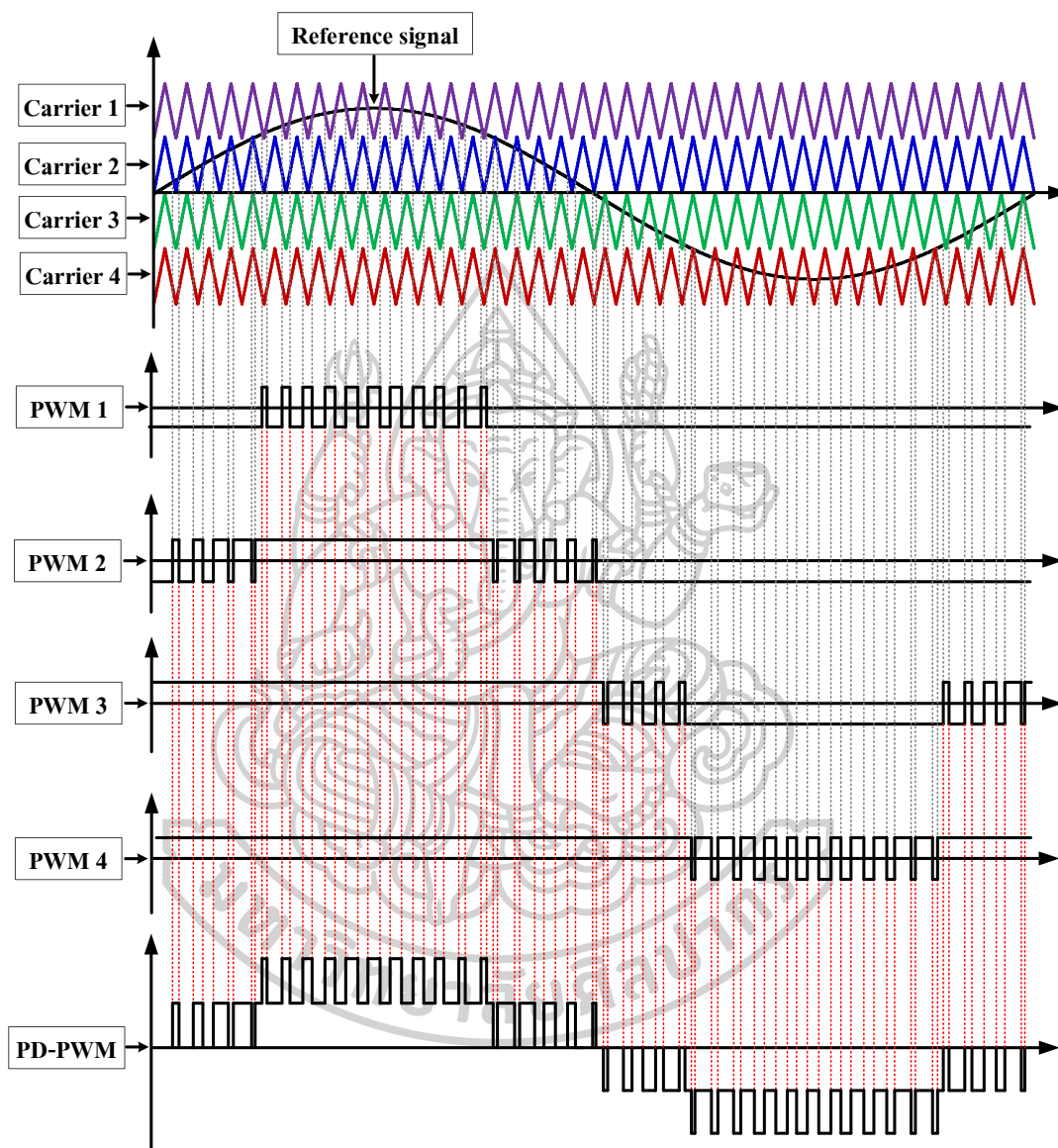
#### 2.2.1.1 การมอดูเลตความกว้างพัลส์แบบเรียงเฟสเดียวกัน (PD-PWM)

นำสัญญาณสามเหลี่ยมที่มีขนาดและความถี่เดียวกันมากระดับสัญญาณให้มีการลำดับเฟสที่ตรงกันทั้งด้านบวกและด้านลบ เพื่อนำสัญญาณเหล่านี้ไปเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ทำให้เกิดการเปลี่ยนแปลงของสัญญาณเอาต์พุตในรูปแบบของสัญญาณ PWM จากรูปที่ 2.7 แสดงการมอดูเลตความกว้างพัลส์แบบเรียงเฟสเดียวกัน โดยใช้สัญญาณพาห้สามเหลี่ยม 4 สัญญาณที่ถูกยกระดับทั้งด้านบวกและด้านลบ โดยมีเฟสตรงกันมาเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ เมื่อระดับของสัญญาณอ้างอิงมากกว่าสัญญาณพาห้ทำให้สัญญาณ PWM มีสถานะเป็นบวก ถ้ระดับของสัญญาณอ้างอิงน้อยกว่าสัญญาณพาห้ทำให้สัญญาณ PWM มีสถานะเป็นลบ เพราะฉะนั้นลักษณะของสัญญาณ PWM เปลี่ยนแปลงสถานะไปตามระดับของสัญญาณอ้างอิง เมื่อนำสัญญาณ PWM ทั้ง 4 สัญญาณที่ได้จากการเปรียบเทียบมารวมกันทำให้ได้เป็นสัญญาณ PD-PWM

#### 2.2.1.2 การมอดูเลตความกว้างพัลส์แบบเรียงเฟสตรงข้ามกัน (POD-PWM)

นำสัญญาณสามเหลี่ยมที่มีขนาดและความถี่เดียวกันมากระดับสัญญาณให้มีการลำดับเฟสที่ตรงข้ามกันทั้งด้านบวกและด้านลบ เพื่อนำสัญญาณเหล่านี้ไปเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ทำให้เกิดการเปลี่ยนแปลงของสัญญาณเอาต์พุตในรูปแบบของสัญญาณ PWM จากรูปที่ 2.8 แสดงการมอดูเลตความกว้างพัลส์แบบเรียงเฟสตรงข้ามกัน โดยใช้สัญญาณพาห้สามเหลี่ยม 4 สัญญาณที่ถูกยกระดับทั้งด้านบวกและด้านลบ โดยมีเฟสทางด้านบวกตรงข้ามกับด้านลบมาเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ เมื่อระดับของสัญญาณอ้างอิงมากกว่าสัญญาณพาห้ทำให้สัญญาณ PWM มีสถานะเป็นบวก ถ้ระดับของสัญญาณอ้างอิงน้อยกว่าสัญญาณพาห้ทำให้สัญญาณ PWM มีสถานะเป็นลบ เพราะฉะนั้นลักษณะของสัญญาณ PWM เปลี่ยนแปลงสถานะ

ไปตามระดับของสัญญาณอ้างอิง เมื่อนำสัญญาณ PWM ทั้ง 4 สัญญาณที่ได้จากการเปรียบเทียบมารวมกันทำให้ได้เป็นสัญญาณ POD-PWM



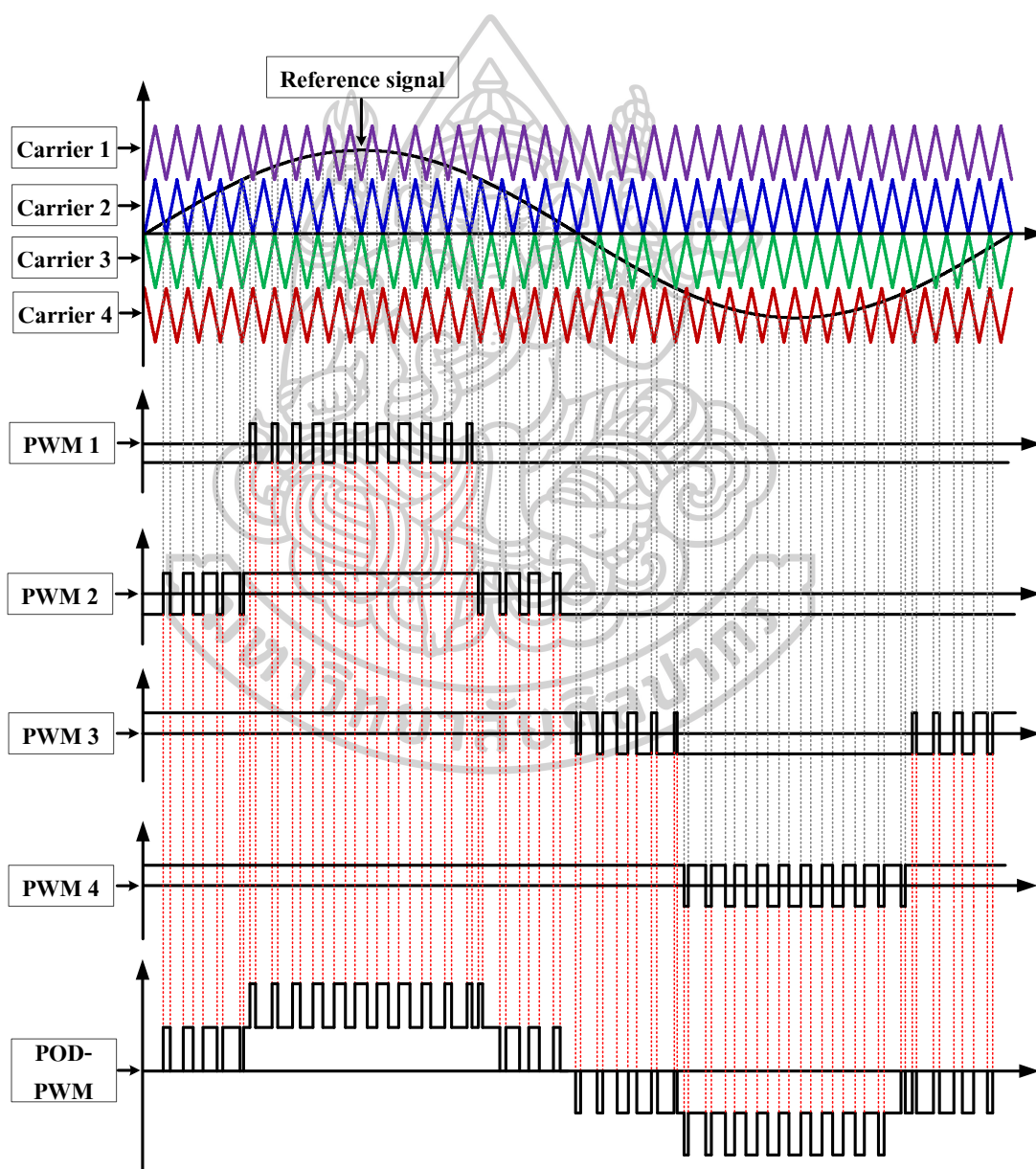
รูปที่ 2.7 การมอดูเลตความกว้างพัลส์แบบเรียงเฟสเดียวกัน (PD-PWM)

### 2.2.1.3 การมอดูเลตความกว้างพัลส์แบบเรียงเฟสสลับกัน (APOD-PWM)

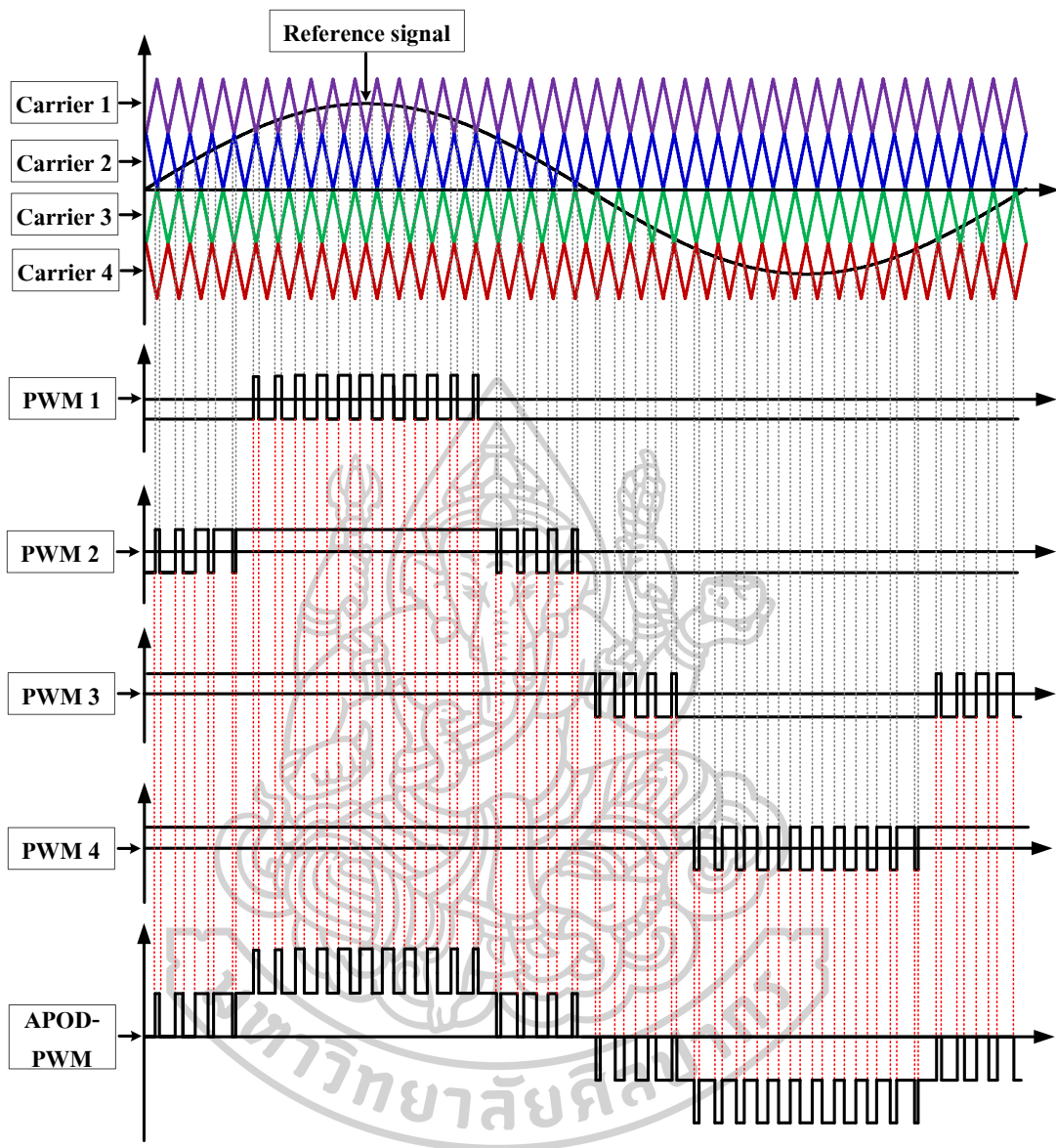
นำสัญญาณสามเหลี่ยมที่มีขนาดและความถี่เดียวกันมาขยับระดับสัญญาณให้มีการลำดับเฟสสลับกันทั้งด้านบวกและด้านลบ เพื่อนำสัญญาณเหล่านี้ไปเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ทำให้เกิดการเปลี่ยนแปลงของสัญญาณเอาต์พุตในรูปแบบของสัญญาณ PWM



จากรูปที่ 2.9 แสดงการมอดูเลตความกว้างพัลส์แบบเรียงเฟสสลับกันโดยใช้สัญญาณพาห้สามเหลี่ยม 4 สัญญาณที่ถูกยกระดับทั้งด้านบวกและด้านลบ โดยมีเฟสสลับกันมาเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ เมื่อระดับของสัญญาณอ้างอิงมากกว่าสัญญาณพาห้ทำให้สัญญาณ PWM มีสถานะเป็นบวก ถ้ระดับของสัญญาณอ้างอิงน้อยกว่าสัญญาณพาห้ทำให้สัญญาณ PWM มีสถานะเป็นลบ เพราะฉะนั้นลักษณะของสัญญาณ PWM เปลี่ยนแปลงสถานะไปตามระดับของสัญญาณอ้างอิง เมื่อนำสัญญาณ PWM ทั้ง 4 สัญญาณที่ได้จากการเปรียบเทียบมารวมกันทำให้ได้เป็นสัญญาณ APOD-PWM



รูปที่ 2.8 การมอดูเลตความกว้างพัลส์แบบเรียงเฟสตรงข้ามกัน (POD-PWM)

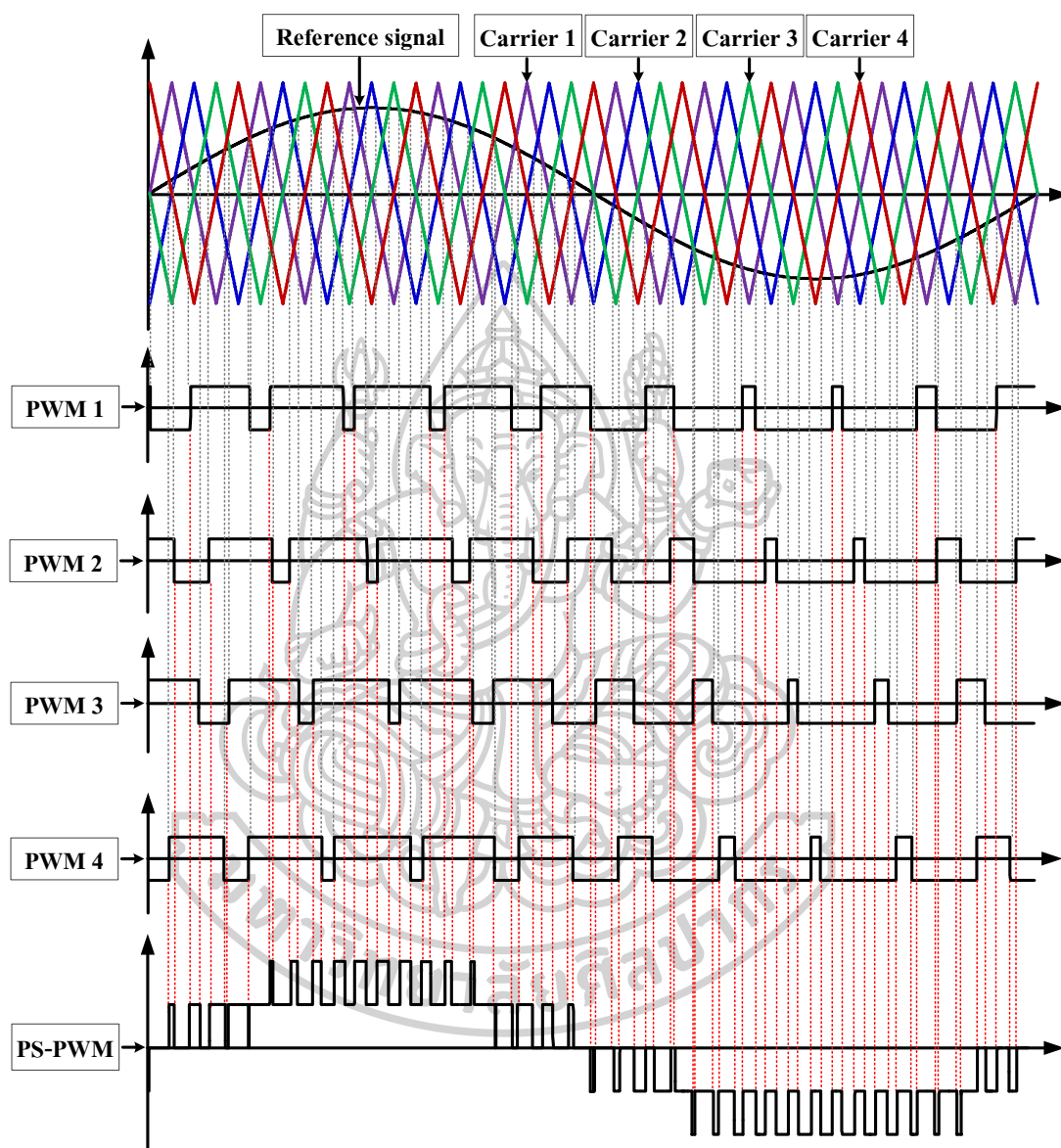


รูปที่ 2.9 การมอดูเลตความกว้างพัลส์แบบเรียงเฟสสลับกัน (APOD-PWM)

### 2.2.2 การมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้

การมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้ นั้นสามารถลดช่วงเวลาของการทำงานสวิตซ์และลดการสูญเสียกำลังงานเช่นเดียวกับชนิดเลื่อนระดับ ซึ่งสร้างได้โดยการนำสัญญาณสามเหลี่ยมที่มีขนาดและความถี่เดียวกันแต่มีลำดับเฟสต่างกันและไม่มีการยกระดับ

ไปเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ ทำให้เกิดการเปลี่ยนแปลงของสัญญาณเอาต์พุตในรูปแบบของสัญญาณ PWM



รูปที่ 2.10 การมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ (PS-PWM)

จากรูปที่ 2.10 แสดงการมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์โดยใช้สัญญาณพาห์สามเหลี่ยม 4 สัญญาณที่มีเฟสต่างกัน 90 องศา มาเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ เมื่อระดับของสัญญาณอ้างอิงมากกว่าสัญญาณพาห์ทำให้สัญญาณ PWM มีสถานะเป็นบวก ถ้า

ระดับของสัญญาณอ้างอิงน้อยกว่าสัญญาณพาห้ทำให้สัญญาณ PWM มีสถานะเป็นลบ เพราะฉะนั้น ลักษณะของสัญญาณ PWM เปลี่ยนแปลงสถานะไปตามระดับของสัญญาณอ้างอิง เมื่อนำสัญญาณ PWM ทั้ง 4 สัญญาณที่ได้จากการเปรียบเทียบมารวมกันทำให้ได้เป็นสัญญาณ PS-PWM

จากหลักการสร้างสัญญาณ PWM ที่ได้กล่าวมาในหัวข้อที่ 2.1 และ 2.2 นั้น จำเป็นต้องใช้สัญญาณพาห้ที่เป็นสัญญาณรูปคลื่นสามเหลี่ยม ดังนั้นวิทยานิพนธ์นี้จึงต้องกล่าวถึงหลักการสร้างสัญญาณรูปคลื่นสามเหลี่ยมดังต่อไปนี้

### 2.3 วงจรขมิตต์ทริกเกอร์

วงจรขมิตต์ทริกเกอร์ (Schmitt trigger) [28, 29] เป็นวงจรเปรียบเทียบแรงดันชนิดหนึ่ง อาศัยหลักการป้อนกลับแบบบวก โดยเป็นการนำเอาสัญญาณเอาต์พุตบางส่วนป้อนกลับมาเพื่อเปรียบเทียบกับสัญญาณอินพุตของวงจรอีกทำให้เกิดความแตกต่างระหว่างสัญญาณเอาต์พุตทั้งสองสถานะ ซึ่งวงจรขมิตต์ทริกเกอร์นี้สามารถแบ่งออกเป็น 2 ชนิด คือ วงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกา (Counterclockwise schmitt trigger) และวงจรขมิตต์ทริกเกอร์แบบตามเข็มนาฬิกา (Clockwise schmitt trigger)

#### 2.3.1 วงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกา

ในส่วนนี้เป็นการอธิบายหลักการทํางานของวงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกาที่ออกแบบด้วยออปแอมป์ (Op-Amp) ซึ่งแสดงดังรูปที่ 2.11 (ก) ประกอบไปด้วยวงจรเปรียบเทียบแรงดันและตัวต้านทาน  $R_1$  และ  $R_2$  ทำหน้าที่เป็นส่วนป้อนกลับแบบบวก หากพิจารณาจากวงจรเห็นได้ว่าแรงดันอินพุตของวงจรมันถูกเปรียบเทียบกับแรงดันขีดเริ่ม (Threshold voltage :  $V_{th}$ ) ที่ได้จากการป้อนกลับโดยใช้  $R_1$  และ  $R_2$  ซึ่งมีค่าขึ้นอยู่กับแรงดันเอาต์พุตของวงจร ดังนั้นจึงทำให้แรงดันเอาต์พุตของวงจร  $V_{out}$  ดังในรูปที่ 2.11 (ข) เปลี่ยนแปลง 2 สถานะก็คือสถานะแรงดันด้านสูง ( $V_{OH}$ ) และสถานะแรงดันด้านต่ำ ( $V_{OL}$ ) ซึ่งมีค่าประมาณแหล่งจ่ายไฟเลี้ยงแรงดันขีดเริ่มของวงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกาสามารถคำนวณได้ดังนี้

$$V_{TH} = \frac{R_1}{R_2} V_{OH} \quad (2.4)$$

และ

$$V_{TL} = \frac{R_1}{R_2} V_{OL} \quad (2.5)$$

โดยที่  $V_{TH}$  และ  $V_{TL}$  คือ แรงดันขีดเริ่มต้นด้านสูงและด้านต่ำ ตามลำดับ

จากกราฟคุณสมบัติของวงจรดังรูปที่ (ก) ค่าความแตกต่างที่เกิดขึ้นระหว่างสัญญาณเอาต์พุตทั้ง 2 สถานะนี้เรียกว่า ฮิสเทอรีซิส (Hysteresis) และความกว้างของสถานะฮิสเทอรีซิส (Hysteresis width :  $V_H$ ) ถูกกำหนดโดย

$$V_H = V_{TH} - V_{TL} \quad (2.6)$$

แทนค่าสมการ (2.4) และ (2.5) ได้ว่า

$$V_H = \frac{R_1}{R_2}(V_{OH} - V_{OL}) \quad (2.7)$$

### 2.3.2 วงจรขมิตต์ทริกเกอร์แบบตามเข็มนาฬิกา

จากรูปที่ 2.12 (ก) แสดงวงจรขมิตต์ทริกเกอร์แบบตามเข็มนาฬิกา โดยมีละเอียดเหมือนกับวงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกา แต่มีข้อแตกต่างที่แรงดันอินพุตซึ่งแบบตามเข็มนาฬิกาถูกป้อนกลับเข้าทางขาอินพุตลบ ในขณะที่ขาอินพุตบวกต่อลงกราวด์ เนื่องจากการป้อนกลับแบบบวกทำให้แรงดันเอาต์พุตของวงจรที่แสดงในรูปที่ 2.12 (ข) เปลี่ยนแปลงอยู่ 2 สถานะเช่นเดียวกันก็คือ  $V_{out} = V_{OH}$  และ  $V_{out} = V_{OL}$  โดยมีค่าแรงดันขีดเริ่มเท่ากับ

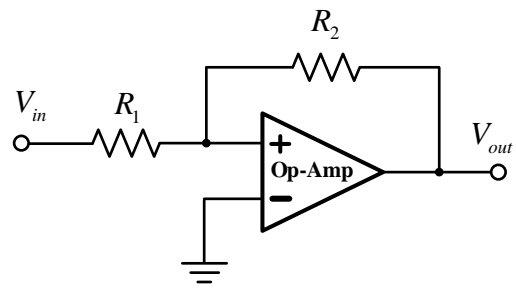
$$V_{TH} = \frac{R_1}{R_1 + R_2} V_{OH} \quad (2.8)$$

และ

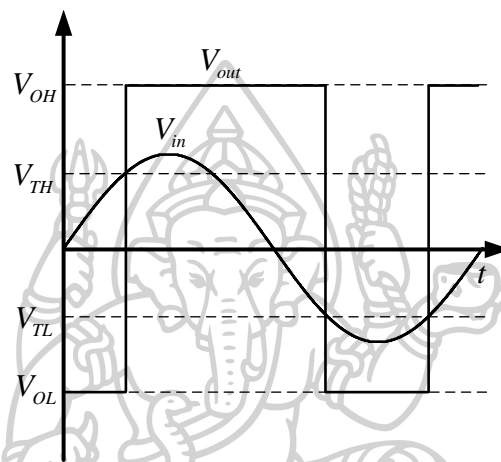
$$V_{TL} = \frac{R_1}{R_1 + R_2} V_{OL} \quad (2.9)$$

กราฟคุณสมบัติของวงจรดังรูปที่ 2.12 (ค) เห็นได้ว่ามีช่วงการเปลี่ยนแปลงสัญญาณในแนวตั้งเช่นเดียวกับกราฟคุณสมบัติของวงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกา แต่มีทิศทางตรงกันข้าม ขณะที่รูปคลื่นของแรงดันเอาต์พุต ของวงจรขมิตต์ทริกเกอร์แบบตามเข็มนาฬิกา มีเฟสต่างไปจากรูปคลื่นของวงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกาเป็นมุม 180 องศา และจากสมการ (2.8) และ (2.9) ทำให้ได้ความกว้างของสถานะฮิสเทอรีซิสคือ

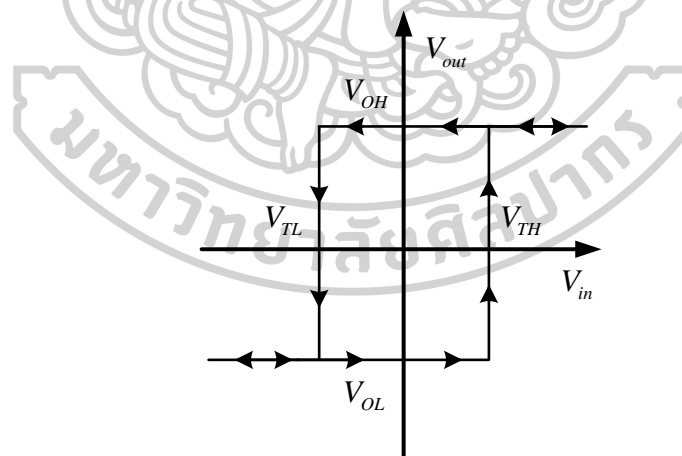
$$V_H = \frac{R_1}{R_1 + R_2}(V_{OH} - V_{OL}) \quad (2.10)$$



(ก)



(ข)

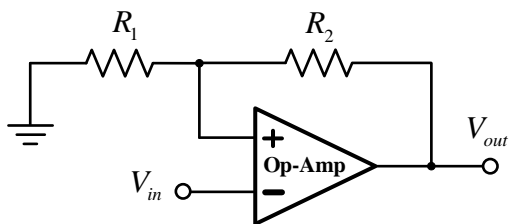


(ค)

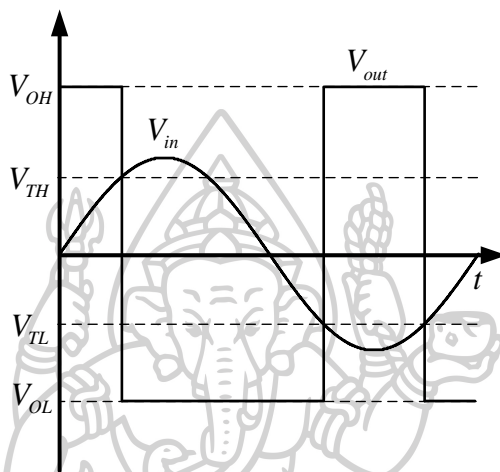
รูปที่ 2.11 (ก) วงจรขมิตต์ทริกเกอร์แบบทวนเข็มนาฬิกา

(ข) รูปคลื่น  $V_{in}$  และ  $V_{out}$

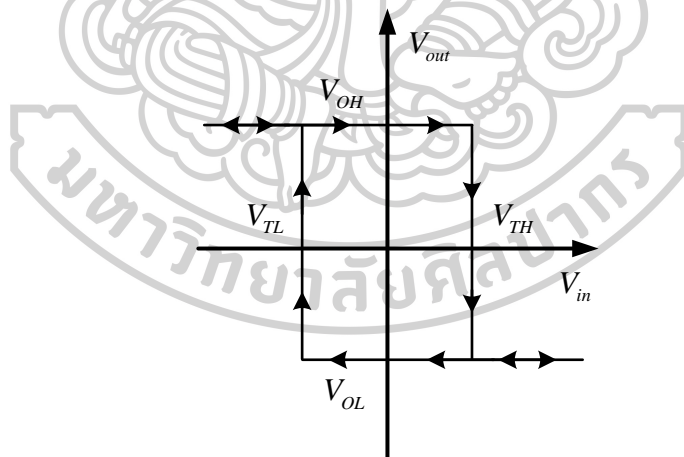
(ค) กราฟคุณสมบัติของวงจร



(ก)



(ข)



(ค)

รูปที่ 2.12 (ก) วงจรชนิดตรีกรเกอร์แบบตามเข็มนาฬิกา

(ข) รูปคลื่น  $V_{in}$  และ  $V_{out}$

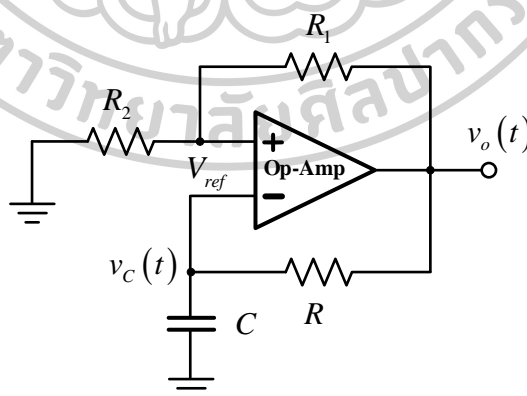
(ค) กราฟคุณสมบัติของวงจร

## 2.4 หลักการกำเนิดสัญญาณสี่เหลี่ยมและสัญญาณสามเหลี่ยมเบื้องต้น

### 2.4.1 วงจรกำเนิดสัญญาณสี่เหลี่ยม

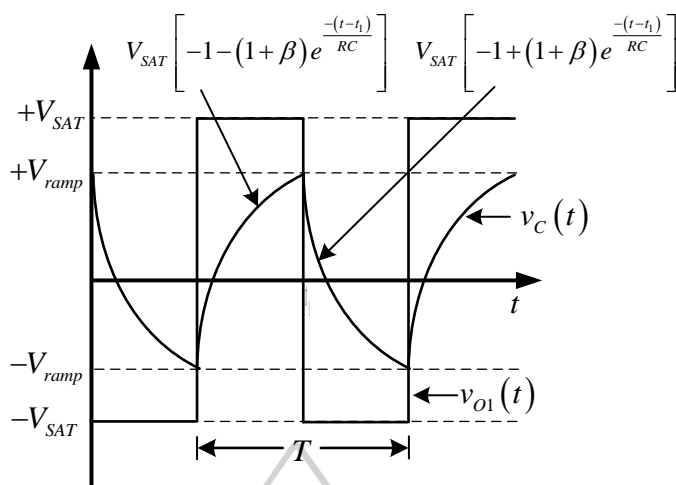
สัญญาณสี่เหลี่ยมนั้นสามารถสร้างได้จากอุปกรณ์ออปแอมป์ซึ่งเป็นวงจรที่พื้นฐานที่สุด โดยสามารถเรียกวงจรนี้ว่า วงจรออสซิลเลเตอร์รีแลกเซชัน (Relaxation oscillator) หรือวงจรออสซิลเลเตอร์แบบชmitt ทรigger เกอร์ (Schmitt trigger oscillator) [30-32] โดยมีลักษณะวงจรดังรูปที่ 2.13

หลักการทำงานของวงจรกำเนิดสัญญาณสี่เหลี่ยมเบื้องต้นคือ การทำให้ออปแอมป์ (Op-Amp) ทำงานในช่วงอิ่มตัว (Saturation region) ทั้งด้านบวกและลบสลับกันไป จากวงจรในรูปที่ 2.13 อัตราส่วน  $\beta = R_2/(R_1 + R_2)$  ของเอาต์พุตสัญญาณสี่เหลี่ยม ( $v_o(t)$ ) ถูกป้อนกลับไปยังขาอินพุตบวก (Non-inverting input) ดังนั้นแรงดันอ้างอิง (Reference voltage :  $V_{ref}$ ) ที่จุดนี้เป็นค่า  $\beta V_{SAT+}$  หรือ  $\beta V_{SAT-}$  เมื่อ  $V_{SAT+}$  และ  $V_{SAT-}$  คือ แรงดันอิ่มตัวสูงสุดด้านบวกและด้านลบของออปแอมป์ ตามลำดับ ซึ่งโดยทั่วไปมีค่าประมาณ 90% ของขนาดแรงดันแหล่งจ่ายไฟเลี้ยง อีกด้านหนึ่งของวงจรมันจะเห็นได้ว่าแรงดันเอาต์พุตถูกป้อนกลับเข้าไปยังขาอินพุตลบ (Inverting input) โดยมีตัวเก็บประจุที่ต่อลงกราวด์ ทำให้แรงดันที่ตกคร่อมตัวเก็บประจุ ( $v_c(t)$ ) เป็นแรงดันที่เปลี่ยนแปลงไปตามการเก็บประจุหรือคายประจุ และเมื่อ  $v_c(t)$  มีค่าเปลี่ยนแปลงจนถึงค่า  $V_{ref}$  เอาต์พุตจะเปลี่ยนแปลงสถานะไป ซึ่งกรณีนี้จะเห็นได้ว่า ออปแอมป์ทำหน้าที่ของวงจรเปรียบเทียบกับแรงดันไปในตัว



รูปที่ 2.13 วงจรกำเนิดสัญญาณสี่เหลี่ยมเบื้องต้น





รูปที่ 2.14 สัญญาณรูปคลื่นสี่เหลี่ยมจากวงจรกำเนิดสัญญาณสี่เหลี่ยมเบื้องต้น

จากรูปที่ 2.14 เห็นได้ว่าช่วงเวลาแรกเอาต์พุตเป็น  $V_{SAT+}$  ตัวเก็บประจุทำการเก็บประจุ แรงดัน  $V_{SAT+}$  โดยผ่านตัวต้านทาน  $R$  ในขณะเดียวกันนั้น แรงดันที่ตกคร่อมขาอินพุตบวกของ ออปแอมป์ ซึ่งก็คือ  $V_{ref}$  มีค่าเท่ากับ  $\beta V_{SAT+}$  แรงดันที่ตกคร่อมตัวเก็บประจุเพิ่มขึ้นเรื่อยๆจนกระทั่ง  $v_C(t)$  ซึ่งเป็นแรงดันที่ตกคร่อมขาอินพุตลบมีค่าสูงถึง  $\beta V_{SAT+}$  แรงดันเอาต์พุตจะเปลี่ยนแปลงจาก  $V_{SAT+}$  เป็น  $V_{SAT-}$  ดังจุด  $T_1$  ในรูปที่ 2.14 และในเวลาเดียวกันนี้ แรงดันตกคร่อมตัวเก็บประจุซึ่งมีค่า เป็น  $\beta V_{SAT+}$  เริ่มต้นคายประจุผ่านตัวต้านทานจนมีค่าลดลงจนเป็นศูนย์ และเริ่มเก็บประจุใหม่จาก แรงดัน  $V_{SAT-}$  โดยเก็บประจุแรงดันไปเรื่อยๆจนถึงค่า  $\beta V_{SAT-}$  ที่เวลานี้แรงดันเอาต์พุตเปลี่ยนแปลง จาก  $V_{SAT-}$  กลับไปเป็น  $V_{SAT+}$  เหมือนในช่วงแรก และสัญญาณรูปคลื่นแบบนี้จะเกิดซ้ำไปซ้ำมา เช่นนี้ตลอดเวลา สำหรับความถี่และคาบเวลา พบว่าถูกกำหนดมาจากค่าเวลาที่ตัวเก็บประจุใช้ในใช้ในการเก็บประจุหรือคายประจุในช่วงแรงดัน  $\beta V_{SAT-}$  ถึง  $\beta V_{SAT+}$  ดังนั้นแรงดันที่ตกคร่อมตัวเก็บ ประจุขึ้นอยู่กับเวลาซึ่งถูกกำหนดโดย

$$v_C(t) = V_f + (V_i - V_f) e^{-\frac{t}{RC}} \quad (2.11)$$

เมื่อ  $V_f$  คือ แรงดันค่าสุดท้าย โดยที่  $V_f = V_{SAT+}$

$V_i$  คือ แรงดันค่าเริ่มต้น โดยที่  $V_i = V_{SAT-}$

ดังนั้น

$$v_C(t) = V_{SAT+} + V_{SAT+} (1 + \beta) e^{-\frac{t}{RC}} \quad (2.12)$$

ที่เวลา  $t = T_1$  แรงดันที่ตกคร่อมตัวเก็บประจุมีค่าเป็น  $+ \beta V_{SAT}$  และแรงดันเอาต์พุตสวิตช์จาก  $+V_{SAT}$  เป็น  $-V_{SAT}$  ดังนั้น จะได้ว่า

$$v_C(T_1) = \beta V_{SAT+} = V_{SAT+} - V_{SAT+} (1 + \beta) e^{-\frac{T_1}{RC}} \quad (2.13)$$

$$\beta = 1 - (1 + \beta) e^{-\frac{T_1}{RC}}$$

$$(1 + \beta) e^{-\frac{T_1}{RC}} = 1 - \beta$$

$$-\frac{T_1}{RC} = \ln \frac{1 - \beta}{1 + \beta}$$

ดังนั้น

$$T_1 = RC \ln \frac{1 + \beta}{1 - \beta}$$

ซึ่ง  $T_1$  เป็นช่วงเวลาเพียงครึ่งคาบเวลา

$$T = 2T_1 = RC \ln \frac{1 + \beta}{1 - \beta} \quad (2.14)$$

ถ้า  $V_{SAT+}$  มีขนาดเท่ากับ  $V_{SAT-}$  จะได้  $v_o(t)$  เป็นสัญญาณรูปคลื่นสี่เหลี่ยมที่มีความสมมาตรกัน (Symmetrical waveform) เมื่อกำหนดให้  $R_1 = R_2$  จะได้ว่า  $T = RC \ln 3$  และถ้า  $R_1 = 1.16R_2$  ก็จะได้ว่า  $T = 2RC$  เพราะฉะนั้นสามารถคำนวณความถี่ของสัญญาณเอาต์พุตได้ดังนี้

$$f_o = \frac{1}{2RC} \quad (2.15)$$

และได้แรงดันเอาต์พุตจากยอดคลื่นถึงยอดคลื่น

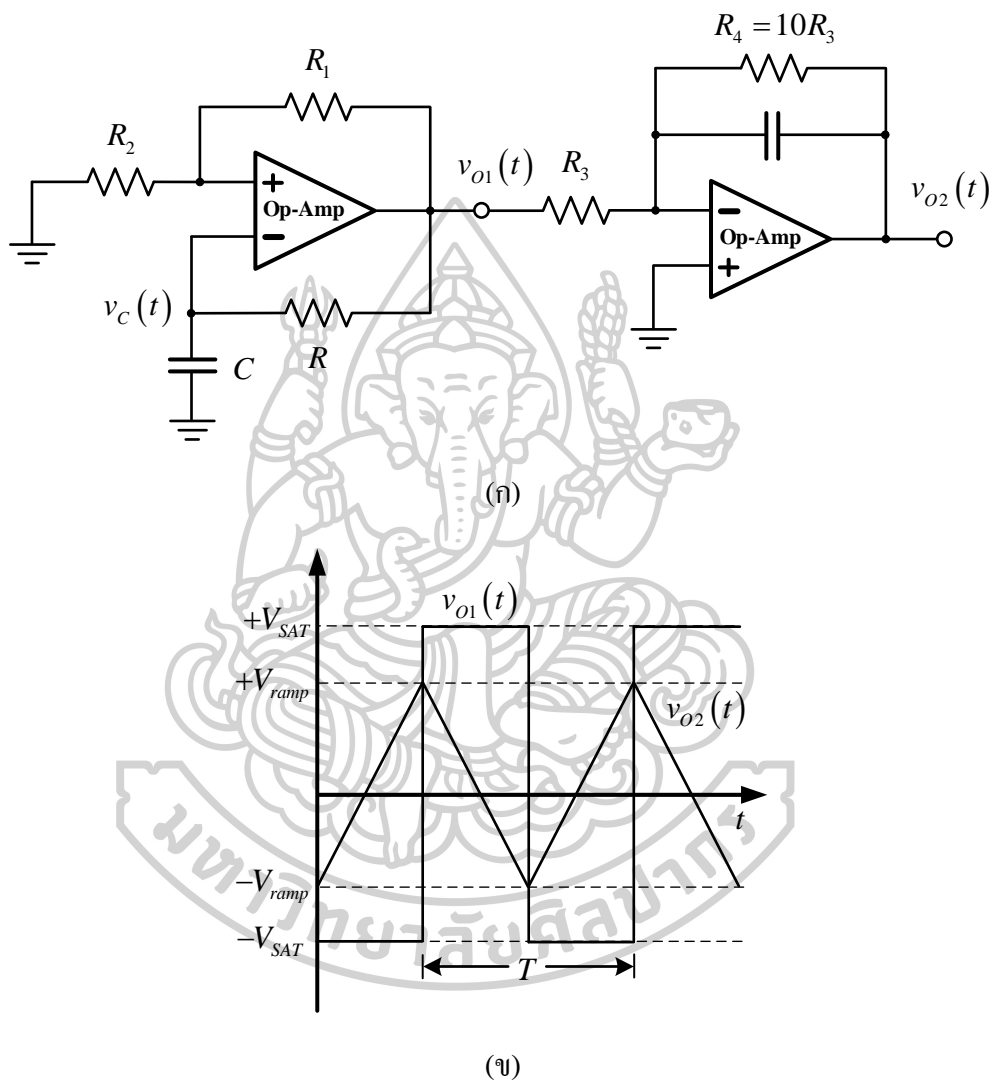
$$v_{O(p-p)} = 2V_{SAT} \quad (2.16)$$

จากสมการ (2.16) พบว่า ค่าขนาดจากยอดคลื่นถึงยอดคลื่นของแรงดันเอาต์พุตขึ้นอยู่กับระดับแรงดันไฟเลี้ยงของวงจร ส่วนความถี่นั้นมีขีดจำกัดจากอัตราสลูว์ (Slew rate) ของออปแอมป์ที่ใช้ ซึ่งโดยทั่วไปจะน้อยกว่า  $100kHz$

#### 2.4.2 วงจรกำเนิดสัญญาณสามเหลี่ยม

สัญญาณรูปคลื่นสามเหลี่ยมถูกกำเนิดมาจากการอินทิเกรตสัญญาณรูปคลื่นสี่เหลี่ยม จากวงจรกำเนิดสัญญาณสี่เหลี่ยมเบื้องต้นในรูปที่ 2.13 โดยมีลักษณะการต่อวงจรด้วยอุปกรณ์ออปแอมป์ดังแสดงในรูปที่ 2.15 (ก) [30-32] พบว่าขนาดของสัญญาณรูปคลื่นสี่เหลี่ยมมีค่าคงที่อยู่ที่

ที่  $\pm V_{SAT}$  แต่ขนาดของสัญญาณรูปคลื่นสามเหลี่ยมนั้นจะมีค่าลดลงเมื่อความถี่เพิ่มมากขึ้น ส่วน  $R_4$  ที่ต่อไว้มีหน้าที่ป้องกันการอิมิต์วที่ความถี่ต่ำในวงจรอินทิเกรเตอร์และแสดงสัญญาณเอาต์พุตดังในรูปที่ 2.15 (ข)

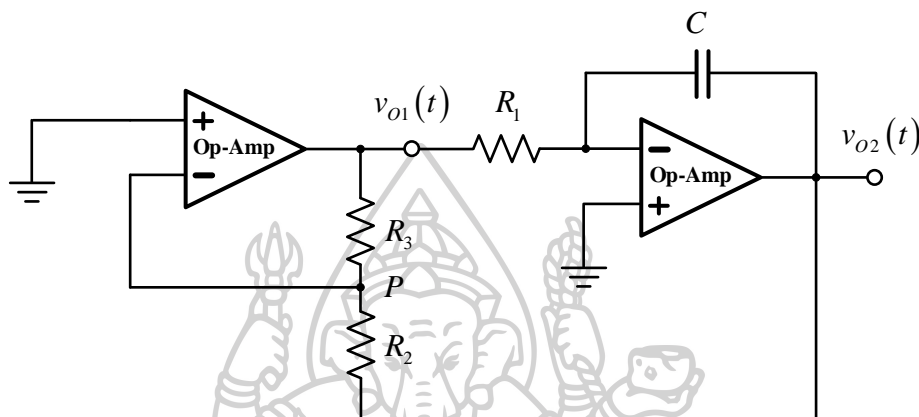


รูปที่ 2.15 (ก) วงจรกำเนิดสัญญาณสามเหลี่ยม

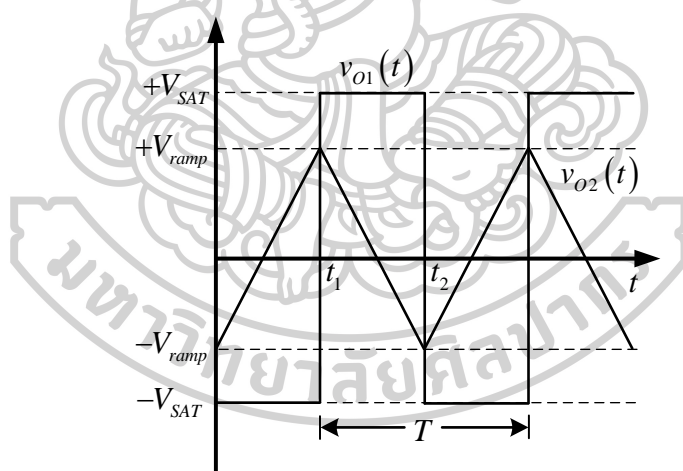
(ข) สัญญาณเอาต์พุตของวงจร

วงจรให้กำเนิดสัญญาณรูปคลื่นสามเหลี่ยมที่นิยมต่อใช้งานอีกแบบหนึ่ง เนื่องจากใช้จำนวนอุปกรณ์น้อยกว่าในรูปที่ 2.16 (ก) ซึ่งหลักการของวงจรนี้เป็นการนำวงจรเปรียบเทียบสัญญาณ 2 ระดับ (Two level comparator) หรือที่เรียกว่าวงจรชนิดต์ริกเกอร์ที่ให้เอาต์พุตออกมา 2

ค่า คือ  $V_{SAT+}$  หรือ  $V_{SAT-}$  ต่อกับวงจรอินทิเกรเตอร์ ซึ่งทำให้ได้เอาต์พุตของวงจรมิตต์ทริกเกอร์ เป็นสัญญาณรูปคลื่นสี่เหลี่ยมและมีขนาด  $\pm V_{SAT}$  ส่วนเอาต์พุตของวงจรมิตต์ทริกเกอร์จะเป็นสัญญาณรูปคลื่นสามเหลี่ยม และสัญญาณนี้จะถูกป้อนกลับไปยังวงจรมิตต์ทริกเกอร์อีกครั้ง โดยผ่านวงจรแบ่งแรงดัน  $R_2$  และ  $R_3$



(ก)



(ข)

รูปที่ 2.16 (ก) วงจรกำเนิดสัญญาณสามเหลี่ยมโดยวงจรมิตต์ทริกเกอร์ร่วมกับวงจรมิตต์ทริกเกอร์

(ข) สัญญาณเอาต์พุตของวงจรมิตต์ทริกเกอร์กำเนิดสัญญาณสามเหลี่ยม

สำหรับการวิเคราะห์การทำงานของวงจร ขึ้นแรกสมมติให้เอาต์พุตของวงจรมิตต์ทริกเกอร์มีค่าเริ่มต้นเป็น  $+V_{SAT}$  วงจรมิตต์ทริกเกอร์จะทำการอินทิเกรตสัญญาณ  $+V_{SAT}$  ทำให้เอาต์พุต

ของวงจรมิติเกรเตอร์เป็นสัญญาณรอมป์ (Ramp) ด้านข้างเนื่องจากเป็นวงจรมิติเกรเตอร์แบบกลับเฟส ดังนั้นแรงดันที่ปลายด้านหนึ่งของวงจรมิติเกรเตอร์แรงดัน  $R_2$  และ  $R_3$  มีค่าเป็น  $+V_{SAT}$  ส่วนปลายอีกด้านหนึ่งเป็นสัญญาณ  $v_{O2}(t)$  เมื่อถึงเวลา  $t = t_1$  สัญญาณ  $v_{O2}(t)$  มีขนาดถึง  $-V_{ramp}$  ที่จุดนี้แรงดันที่จุด  $P$  มีค่าต่ำกว่า  $0V$  เล็กน้อย ส่งผลทำให้เอาต์พุตของวงจรมิติเกรเตอร์เปลี่ยนแปลงจาก  $+V_{SAT}$  เป็น  $-V_{SAT}$  และในช่วงเวลาที่  $v_{O1}$  เป็น  $-V_{SAT}$  สัญญาณ  $v_{O2}(t)$  ก็จะเพิ่มขึ้นไปในทิศทางบวก เนื่องด้วยมาจากการทำงานของวงจรมิติเกรเตอร์เช่นเดียวกันในเวลา  $t = t_2$  แรงดันที่จุด  $P$  ก็มีค่ามากกว่า  $0V$  เล็กน้อยจึงทำให้สัญญาณ  $v_{O1}(t)$  เปลี่ยนแปลงจากระดับ  $-V_{SAT}$  เป็น  $+V_{SAT}$  อีกครั้ง แสดงให้เห็นดังรูปที่ 2.16 (ข) และการทำงานของวงจรมิติเกรเตอร์จะเป็นเช่นนี้ไปเรื่อย ๆ จะสังเกตเห็นว่าความถี่ของสัญญาณรูปคลื่นสี่เหลี่ยมและสามเหลี่ยมมีค่าเท่ากัน แต่อย่างไรก็ตามขนาดของสัญญาณรูปคลื่นสามเหลี่ยมขึ้นอยู่กับค่า  $R$  และ  $C$  ของวงจรมิติเกรเตอร์และระดับเอาต์พุต  $v_{O1}(t)$  โดยระดับ  $v_{O1}(t)$  นี้สามารถกำหนดได้โดยซีเนอร์ไดโอด ค่าความถี่ของสัญญาณเอาต์พุตสามารถวิเคราะห์หาได้โดยพิจารณาแรงดันที่จุด  $P$  ในช่วงเวลาที่เอาต์พุตของวงจรมิติเกรเตอร์มีค่าเป็น  $+V_{SAT}$  ซึ่งหาได้จาก

$$V_P = -V_{ramp} + \frac{R_2}{R_2 + R_3} (+V_{SAT} - (-V_{ramp})) \quad (2.17)$$

ที่เวลา  $t = t_1$  แรงดัน  $V_P$  กลายเป็น  $0V$  ดังนั้นจากสมการ (2.17) จะได้

$$-V_{ramp} = \frac{R_2}{R_3} (+V_{SAT}) \quad (2.18)$$

ในทำนองเดียวกันที่เวลา  $t = t_2$  เมื่อเอาต์พุตของวงจรมิติเกรเตอร์เปลี่ยนแปลงจากระดับ  $-V_{SAT}$  เป็น  $+V_{SAT}$  จะได้ว่า

$$V_{ramp} = -\frac{R_2}{R_3} (-V_{SAT}) = \frac{R_2}{R_3} (V_{SAT}) \quad (2.19)$$

ดังนั้นขนาดจากยอดคลื่นถึงยอดคลื่นของสัญญาณรูปคลื่นสามเหลี่ยม มีค่าเป็น

$$v_{O2(p-p)} = +V_{ramp} - (-V_{ramp}) = \frac{2R_2}{R_3} V_{SAT} \quad (2.20)$$

จากสัญญาณเอาต์พุตในรูปที่ 2.16 (ข) พบว่า สัญญาณ  $v_{O2}$  เปลี่ยนแปลงจาก  $-V_{ramp}$  เป็น  $+V_{ramp}$  ในช่วงครึ่งคาบเวลาและเกิดขึ้นเมื่อสัญญาณ  $v_{O1}(t)$  เท่ากับ  $-V_{SAT}$  ดังนั้น ถ้าใช้สมการในการอินทิเกรต คือ  $v_{O1}(t) = -\frac{1}{RC} \int v_i dt$  จะได้ว่า

$$v_{O2(p-p)} = -\frac{1}{R_1 C} \int_0^{T/2} (-V_{SAT}) dt = \frac{V_{SAT}}{R_1 C} \left( \frac{T}{2} \right) \quad (2.21)$$

เพราะฉะนั้น

$$T = 2R_1 C \frac{v_{O2(p-p)}}{V_{SAT}} \quad (2.22)$$

เมื่อแทนค่าสมการ (2.20) ลงในสมการ (2.22) จะได้ว่า

$$T = \frac{4R_1 R_2 C}{R_3} \quad (2.23)$$

ดังนั้น ความถี่ของสัญญาณเอาต์พุต คือ

$$f_o = \frac{1}{T} = \frac{R_3}{4R_1 R_2 C} \quad (2.24)$$

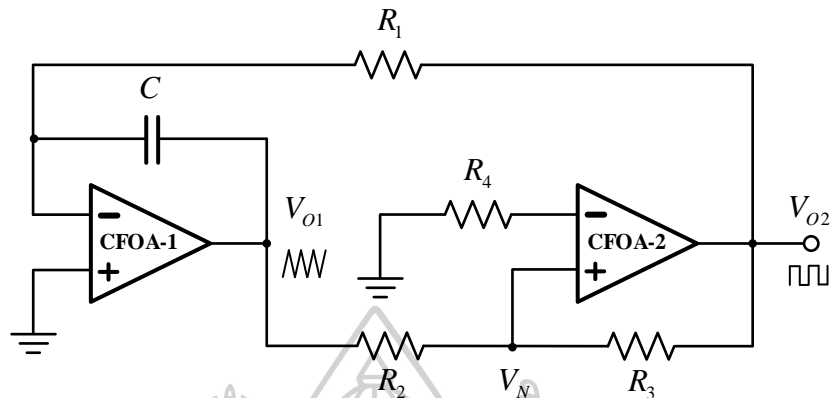
วงจรให้กำเนิดสัญญาณรูปคลื่นสี่เหลี่ยมและสามเหลี่ยมที่ได้กล่าวมานี้เป็นวงจรพื้นฐานที่มีโครงสร้างไม่ซับซ้อน อย่างไรก็ตาม สัญญาณเอาต์พุตที่ได้มีความแม่นยำน้อย และในกรณีความถี่ต่ำสัญญาณจะเกิดความผิดเพี้ยนหรือเข้าสู่สภาวะอิ่มตัว เนื่องจากการทำงานของวงจรอินทิเกรเตอร์

## 2.5 งานวิจัยที่เกี่ยวข้อง

จากที่ได้กล่าวถึงหลักทฤษฎีที่เกี่ยวข้องไปในข้างต้นนั้นแล้ว ในหัวข้อถัดมานี้ได้กล่าวถึงงานวิจัยที่เกี่ยวข้องกับวงจรกำเนิดสัญญาณสามเหลี่ยมที่ใช้เป็นสัญญาณพาห์ในการมอดูเลตเป็นสัญญาณ PWM ที่ได้มีผู้นำเสนอมาแล้วดังนี้

- วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วยวงจรขยายป้อนกลับแบบกระแส
- วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วยวงจรสายพานกระแสยุคที่ 2
- วงจรกำเนิดสัญญาณสามเหลี่ยมและสี่เหลี่ยมด้วยวงจรขยายความนำถ่ายไอออน
- วงจรกำเนิดสัญญาณสามเหลี่ยมและสี่เหลี่ยมด้วยวงจรขยายความนำถ่ายไอออนตามกระแสแบบหลายเอาต์พุต
- วงจรกำเนิดสัญญาณสามเหลี่ยมแบบควอดเรเจอร์
- วงจรกำเนิดสัญญาณสามเหลี่ยมหลายเฟสด้วยทรานซิสเตอร์ชนิด CMOS

### 2.5.1 วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วยวงจรถ่ายป้อนกลับแบบกระแส



รูปที่ 2.17 วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วย CFOA [33]

วงจรถ่ายป้อนกลับทางกระแส (Current feedback operational amplifier : CFOA) เป็นอุปกรณ์ที่ขยายผลต่างแรงดันอินพุตเป็นแรงดันเอาต์พุต ซึ่ง CFOA มีข้อดีมากกว่าวงจรถ่ายป้อนกลับทางแรงดัน (Voltage feedback operation amplifier : VFOA) หรือ Op-Amp คือ มีแบนด์วิดท์กว้างและสามารถทำงานในย่านความถี่สูงได้ดีกว่า ใน [33] ได้นำเสนอวงจรกำเนิดสัญญาณสามเหลี่ยมที่ใช้อุปกรณ์ CFOA ดังรูปที่ 2.17 วงจรดังกล่าวอาศัยหลักการทำงานของวงจรมิตต์ทริกเกอร์ที่ประกอบไปด้วย CFOA-1,  $R_2$ ,  $R_3$  และ  $R_4$  ในการสร้างสัญญาณสี่เหลี่ยมที่โหนด  $V_{O2}$  ซึ่งมาจากการเปรียบเทียบระหว่างแรงดันเอาต์พุตจากวงจรอินทิเกรเตอร์กับแรงดันจากโหนด  $V_N$  ที่ได้จากการแบ่งแรงดันของสัญญาณสี่เหลี่ยม จากนั้นป้อนกลับสัญญาณสี่เหลี่ยมไปให้กลับวงจรอินทิเกรเตอร์ที่ประกอบด้วย CFOA-1,  $R_1$  และ  $C$  เพื่ออินทิเกรตสัญญาณสี่เหลี่ยม ดังนั้นจึงได้สัญญาณสามเหลี่ยมที่โหนด  $V_{O1}$  ดังสมการ

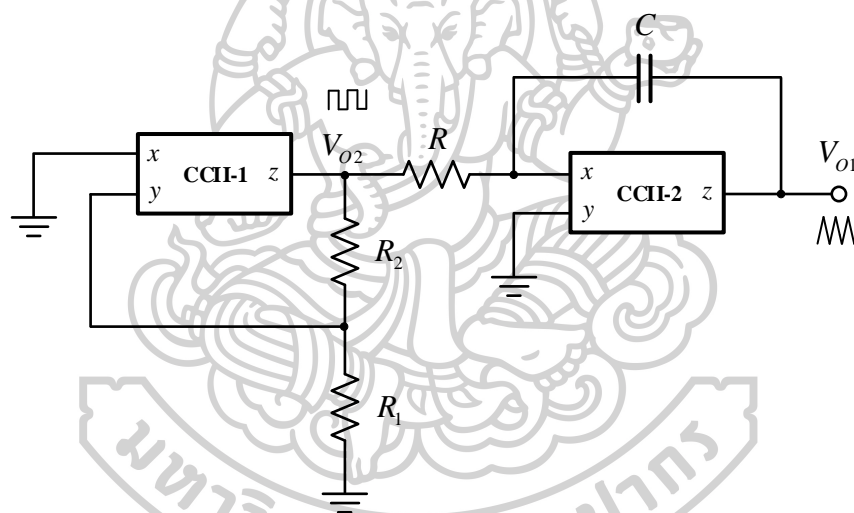
$$V_{O1} = \frac{Z_T/R_1}{(1+sZ_T C)} V_{SAT} \quad (2.25)$$

เมื่อ  $Z_T$  คือ อิมพีแดนซ์ของแชนแนลอุปกรณ์ CFOA มีค่าคงที่ที่ขณะอุปกรณ์ทำงานที่ความถี่ต่ำ แต่จะมีค่าลดลงเมื่ออุปกรณ์ทำงานที่ความถี่สูง และ  $V_{SAT}$  คือ ระดับแรงดันแหล่งจ่ายไฟเลี้ยง ความถี่ของสัญญาณสามเหลี่ยมสามารถคำนวณได้ดังนี้

$$f = \frac{\frac{V_{SAT}}{R_1} - \frac{V_N}{Z_T} \left(1 + \frac{R_2}{R_3}\right) + \frac{R_2 V_{SAT}}{R_3 Z_T}}{4C \left[ V_N \left(1 + \frac{R_2}{R_3}\right) - \frac{R_2 V_{SAT}}{R_3} \right]} \quad (2.26)$$

จากสมการ (2.25) และ (2.26) พบว่าขนาดและความถี่ของสัญญาณสามเหลี่ยมสามารถปรับค่าได้จากตัวต้านทานและตัวเก็บประจุและไม่ขึ้นอยู่กับอุณหภูมิ แต่ว่าการปรับค่านั้นไม่อิสระต่อกันและไม่สามารถปรับได้ด้วยวิธีทางอิเล็กทรอนิกส์ การทดสอบประสิทธิภาพของวงจรดังกล่าวด้วยการจำลองเท่านั้น อีกทั้งยังใช้อุปกรณ์พาสซีฟจำนวนมากและให้สัญญาณเอาต์พุตสามเหลี่ยมได้เพียง 1 สัญญาณเท่านั้น

### 2.5.2 วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วยวงจรสายพานกระแสยุคที่ 2



รูปที่ 2.18 วงจรกำเนิดสัญญาณสี่เหลี่ยมและสามเหลี่ยมด้วย CCII [34]

วงจรสายพานกระแสยุคที่ 2 (Second generation current conveyor : CCII) เป็นอุปกรณ์แอกทีฟชนิดหนึ่งทำหน้าที่คล้ายคลึงกับอุปกรณ์ Op-Amp ซึ่ง CCII มีข้อได้เปรียบกว่า Op-Amp เนื่องจากเป็นโหมดกระแส โดยสามารถให้ความแม่นยำของค่าอัตราขยายได้ดีกว่ารวมไปถึงมีย่านความถี่และพิสัยพลวัต (Dynamic range) ที่สูงกว่า Op-Amp ที่เป็นโหมดแรงดัน ใน [34] ได้ใช้ข้อดีของ CCII ในการพัฒนางจรกำเนิดสัญญาณสามเหลี่ยมโหมดแรงดันที่ให้ความเป็นเชิงเส้นมากยิ่งขึ้น แสดงให้เห็นดังรูปที่ 2.18 เมื่อวิเคราะห์จากวงจรดังกล่าวพบว่าอุปกรณ์ CCII-1,  $R_1$  และ  $R_2$  ถูกต่อเป็นวงจรหิมิตต์ทริกเกอร์เพื่อสร้างสัญญาณสี่เหลี่ยม ณ ตำแหน่งโหนด  $V_{o2}$  จากนั้น



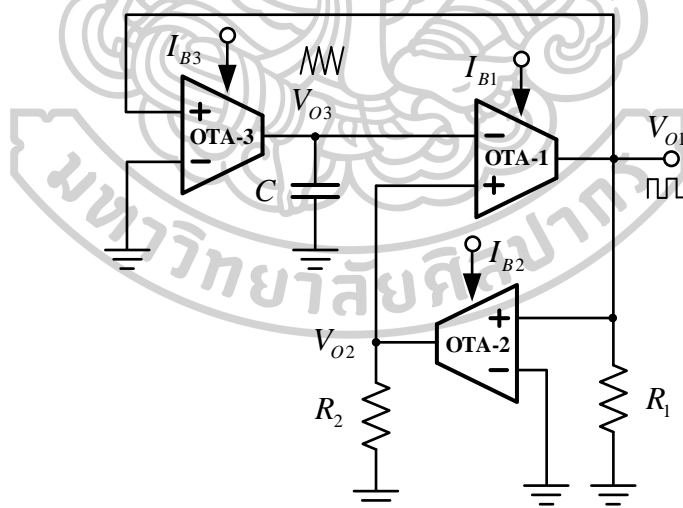
ส่งผ่านแรงดันสี่เหลี่ยมไปยังวงจรรีโตนิกเรเตอร์ที่ประกอบด้วย CCII-2,  $R$  และ  $C$  เพื่ออินทิเกรตแรงดันสี่เหลี่ยมให้เป็นแรงดันสามเหลี่ยม ซึ่งขนาดของแรงดันสามเหลี่ยมสามารถคำนวณได้จาก

$$V_{OI(p-p)} = \frac{2R_2}{R_1} V_{SAT} \quad (2.27)$$

$$f = \frac{R_1}{4\pi C R R_2} \quad (2.28)$$

เมื่อพิจารณาจากสมการ (2.27) และ (2.28) พบว่าสามารถควบคุมความถี่ของสัญญาณสามเหลี่ยมได้อิสระจากขนาดของสัญญาณสามเหลี่ยมด้วยการปรับค่า  $R$  ซึ่งความถี่และขนาดของสัญญาณสามเหลี่ยมปราศจากผลกระทบทางอุณหภูมิ มีการทดสอบประสิทธิภาพของวงจรที่ออกแบบด้วยไอซีเชิงพาณิชย์เบอร์ AD844 ซึ่งสามารถให้ความถี่ของสัญญาณสามเหลี่ยมได้สูงสุดคือ  $225\text{kHz}$  และมีความเป็นเชิงเส้นสูง อย่างไรก็ตามวงจรดังกล่าวไม่สามารถควบคุมขนาดและความถี่ด้วยวิธีการอิเล็กทรอนิกส์ รวมถึงใช้อุปกรณ์พาสซีฟอยู่จำนวนมากและให้สัญญาณเอาต์พุตสามเหลี่ยมที่เป็นแรงดันได้เพียง 1 สัญญาณเท่านั้น

### 2.5.3 วงจรกำเนิดสัญญาณสามเหลี่ยมและสี่เหลี่ยมด้วยวงจรรขยายความนำถ่ายโอน



รูปที่ 2.19 วงจรกำเนิดสัญญาณสามเหลี่ยมด้วย OTA [35]

วงจรรขยายความนำถ่ายโอน (Operational transconductance amplifier : OTA) เป็นอุปกรณ์แอคทีฟที่มีคุณสมบัติขยายผลต่างแรงดันอินพุตเป็นกระแสเอาต์พุตด้วยไฟฟ้ากระแสตรงจากภายนอกหรือเรียกว่ากระแสไบแอส (Bias current) ซึ่ง [35] ได้เสนอแนวคิดวงจรรกำเนิดสัญญาณ

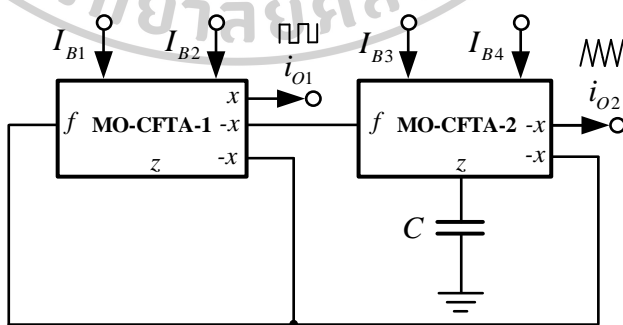
สามเหลี่ยมที่สามารถควบคุมความถี่และขนาดได้อย่างอิสระด้วยอุปกรณ์ OTA แสดงดังรูปที่ 2.19 วงจรดังกล่าวประกอบด้วยวงจรมิตต์ทริกเกอร์ 2 วงจร คือ วงจรมิตต์ทริกเกอร์ตัวที่หนึ่งใช้ อุปกรณ์ OTA-1,  $R_1$  ส่วนวงจรมิตต์ทริกเกอร์ตัวที่สองใช้อุปกรณ์ OTA-2,  $R_2$  และวงจรรินทิกเรเตอร์ที่ใช้อุปกรณ์ OTA-3,  $C$  โดยมีหลักการทำงานดังต่อไปนี้ วงจรมิตต์ทริกเกอร์ตัวที่สองกำเนิดสัญญาณสี่เหลี่ยมที่โหนด  $V_{O2}$  ซึ่งสามารถปรับขนาดได้ด้วย  $I_{B2}R_2$  จากนั้นส่งผ่าน  $V_{O2}$  ไปเป็นแรงดันจีดเริ่มให้วงจรมิตต์ทริกเกอร์ตัวหนึ่งเพื่อให้สัญญาณสี่เหลี่ยมที่โหนด  $V_{O1}$  เมื่อนำ  $V_{O1}$  ป้อนให้กับวงจรรินทิกเรเตอร์จึงได้สัญญาณสามเหลี่ยมที่โหนด  $V_{O3}$  ดังนั้นขนาดและความถี่ของสัญญาณสามเหลี่ยมคำนวณได้ดัง

$$|V_{O3}| = 2I_{B1}R_1 \tag{2.29}$$

$$f = \frac{I_{B3}}{4CR_1I_{B2}} \tag{2.30}$$

จากสมการ (2.29) และ (2.30) เห็นได้ว่าขนาดและความถี่ของสัญญาณสามเหลี่ยมสามารถควบคุมได้อย่างอิสระต่อกัน เป็นเชิงเส้น และไม่ขึ้นอยู่กับอุณหภูมิ โดยขนาดปรับได้จาก  $I_{B1}$  และความถี่ปรับได้จาก  $I_{B3}$  วงจรมีการทดสอบประสิทธิภาพด้วยวงจรจริงโดยใช้อุปกรณ์ไอซีเชิงพาณิชย์เบอร์ LM13600 โดยให้ความถี่ได้สูงสุดประมาณ 15.5kHz อย่างไรก็ตามวงจรถูกกล่าวใช้อุปกรณ์พาสซีฟจำนวนมากและให้สัญญาณแรงดันสามเหลี่ยมเพียง 1 สัญญาณ

### 2.5.4 วงจรกำเนิดสัญญาณสามเหลี่ยมและสี่เหลี่ยมด้วยวงจรรายความนำถ้ายโอนตาม กระแสแบบหลายเอาต์พุต



รูปที่ 2.20 วงจรกำเนิดสัญญาณสามเหลี่ยมและสี่เหลี่ยมโหมดกระแสด้วย MO-CFTA [36]

วงจรขยายความนำถ่ายโอนตามกระแสแบบหลายเอาต์พุต (Multiple output current follower transconductance amplifier : MO-CFTA) เป็นอุปกรณ์แอกทีฟสำเร็จรูป (Building block) ถูกออกแบบมาเพื่อใช้งานในลักษณะของโหมคกระแส ซึ่งมีคุณสมบัติขยายกระแสอินพุตเป็นกระแสเอาต์พุตด้วยกระแสไบแอส วงจรกำเนิดสัญญาณสามเหลี่ยมโหมคกระแสด้วย MO-CFTA ที่ถูกนำเสนอใน [36] ดังรูปที่ 2.20 ออกแบบโดยใช้ MO-CFTA จำนวน 2 ตัว ต่อกับตัวเก็บประจุเพียง 1 ตัว มีลักษณะการทำงานดังนี้ MO-CFTA-1 ทำหน้าที่เป็นวงจรชmidtทริกเกอร์เพื่อสร้างสัญญาณสี่เหลี่ยมที่ขั้ว  $x$  และ  $-x$  ซึ่งสามารถควบคุมขนาดของสัญญาณสี่เหลี่ยมได้จาก  $I_{B1}$  และ  $I_{B2}$  ตามลำดับ จากนั้นนำสัญญาณจากขั้ว  $-x$  ของ MO-CFTA-1 ส่งผ่านไปยัง MO-CFTA-2 ซึ่งทำหน้าที่เป็นวงจรอินทิเกรเตอร์ เพื่อสร้างเป็นสัญญาณสามเหลี่ยมออกทางขั้ว  $-x$  ของ MO-CFTA-2 โดยขนาดและความถี่ของสัญญาณสามเหลี่ยมคำนวณได้ดังนี้

$$|i_{out2}| = \frac{I_{B2} I_{B4}}{I_{B3}} \quad (2.31)$$

$$f = \frac{I_{B3}}{8CV_T} \quad (2.32)$$

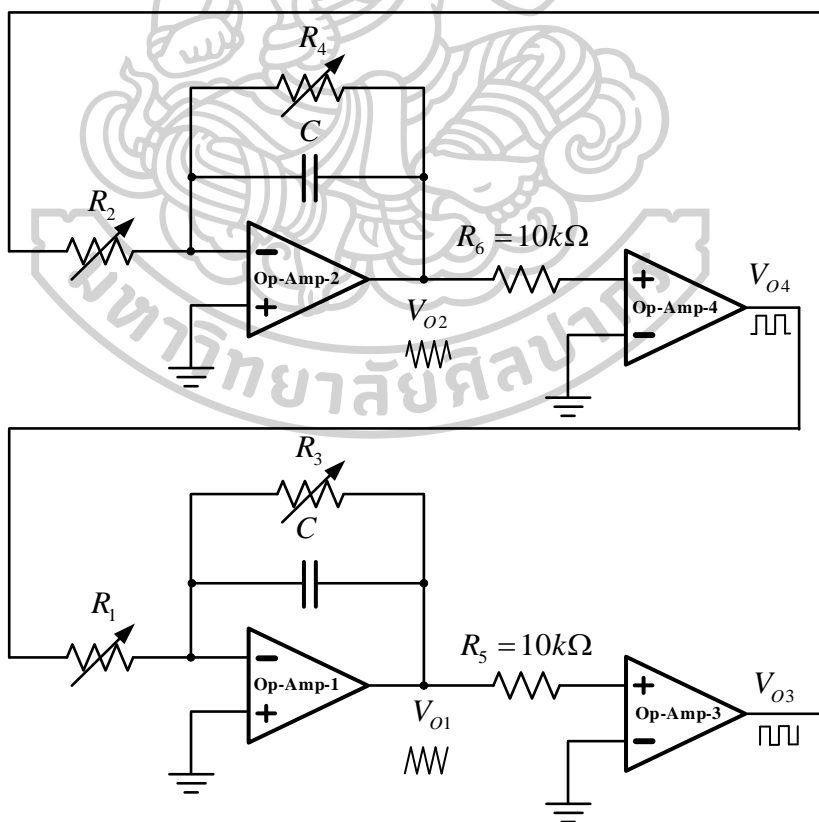
จากสมการ (2.31) และ (2.32) พบว่าขนาดและความถี่ของสัญญาณสามเหลี่ยมสามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ โดยที่ขนาดของสัญญาณสามเหลี่ยมสามารถปรับได้จาก  $I_{B4}$  ซึ่งไม่ส่งผลต่อความถี่และไม่ขึ้นอยู่กับอุณหภูมิ อย่างไรก็ตามความถี่ยังคงขึ้นอยู่กัอุณหภูมิเนื่องจากศักดาความร้อน ( $V_T$ ) นั้นแปรเปลี่ยนไปตามอุณหภูมิภายนอก รวมถึงการปรับค่าความถี่ยังส่งผลต่อขนาด วงจรดังกล่าวให้สัญญาณสามเหลี่ยมได้เพียง 1 สัญญาณเท่านั้นและไม่มีการทดสอบประสิทธิภาพด้วยไอซีเชิงพาณิชย์

### 2.5.5 วงจรกำเนิดสัญญาณสามเหลี่ยมแบบควอเดรเจอร์

วงจรกำเนิดสัญญาณแบบควอเดรเจอร์คือวงจรที่ให้สัญญาณเอาต์พุตออกมา 2 สัญญาณ มีแอมพลิจูดเท่ากันและมีความต่างเฟส 90 องศา ดังนั้น [37] ได้นำเสนอวงจรกำเนิดสัญญาณสามเหลี่ยมแบบควอเดรเจอร์ด้วยอุปกรณ์ออปแอมป์ ซึ่งใช้ไอซีเบอร์ TL074 ในการออกแบบ ดังแสดงในรูปที่ 2.21 วงจรดังกล่าวประกอบด้วยวงจรอินทิเกรเตอร์ 2 วงจรและวงจรเปรียบเทียบ 2 วงจร รายละเอียดของวงจรอินทิเกรเตอร์และวงจรเปรียบเทียบมีดังนี้ วงจรอินทิเกรเตอร์ตัวที่หนึ่งประกอบด้วยอุปกรณ์ Op-Amp-1,  $R_1$ ,  $R_3$  และ  $C_1$  วงจรอินทิเกรเตอร์ตัวที่สองประกอบด้วยอุปกรณ์ Op-Amp-2,  $R_2$ ,  $R_4$  และ  $C_2$  วงจรเปรียบเทียบตัวที่หนึ่งประกอบด้วยอุปกรณ์

Op-Amp-3 และ  $R_5$  วงจรเปรียบเทียบตัวที่สองประกอบด้วยอุปกรณ์ Op-Amp-4 และ  $R_6$  การทำงานรวมของวงจรในรูปที่ 2.21 อธิบายได้ดังนี้ วงจรเปรียบเทียบตัวที่หนึ่งเปรียบเทียบแรงดันจากโหนด  $V_{O1}$  เพื่อสร้างสัญญาณสี่เหลี่ยมที่โหนด  $V_{O3}$  ซึ่งมีขนาดประมาณแรงดันแหล่งจ่ายไฟเลี้ยง จากนั้น  $V_{O3}$  ส่งผ่านไปยังวงจรอินทิเกรเตอร์ตัวที่สองเพื่ออินทิเกรตสัญญาณสี่เหลี่ยมให้กลายเป็นสัญญาณสามเหลี่ยมที่โหนด  $V_{O2}$  ต่อมาสัญญาณที่จุด  $V_{O2}$  ถูกป้อนให้กับวงจรเปรียบเทียบตัวที่สองเพื่อเปลี่ยนให้เป็นสัญญาณสี่เหลี่ยมที่โหนด  $V_{O4}$  มีขนาดเท่ากับ  $V_{O3}$  และถูกเลื่อนเฟส 90 องศา จากนั้นสัญญาณ  $V_{O4}$  ถูกป้อนให้วงจรอินทิเกรเตอร์ตัวที่หนึ่งเพื่อเปลี่ยนเป็นสัญญาณสามเหลี่ยมที่โหนด  $V_{O3}$  เพราะฉะนั้นวงจรที่กล่าวมาสามารถให้สัญญาณสามเหลี่ยมได้ 2 สัญญาณและมีความต่างเฟส 90 องศา ขนาดของ  $V_{O1}$  ขึ้นอยู่กับ  $R_3$  และ  $C_1$  ส่วนขนาดของ  $V_{O2}$  ขึ้นอยู่กับ  $R_4$  และ  $C_2$  เมื่อกำหนด  $R_1 = R_2 = R_3 = R_4 = R$  และ  $C_1 = C_2 = C$  ความถี่ของสัญญาณสามเหลี่ยมคำนวณได้ดังนี้

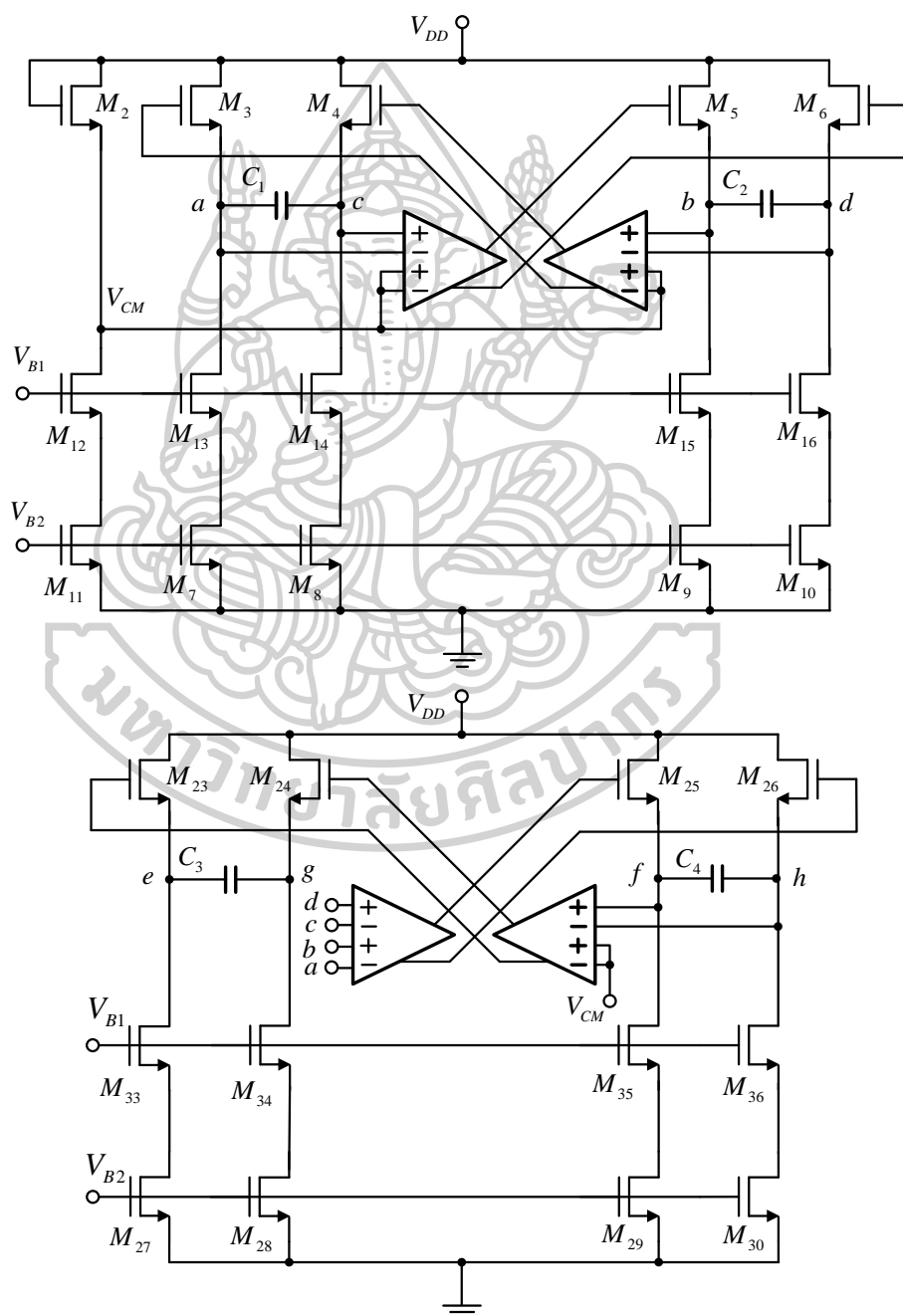
$$f = \frac{V_{O3}}{4CRV_{O1}} \tag{2.32}$$



รูปที่ 2.21 วงจรกำเนิดสัญญาณสามเหลี่ยมแบบควอเดรเจอร์ด้วยออปแอมป์ [37]

พิจารณาสมการ (2.32) พบว่าความถี่ของสัญญาณสามเหลี่ยมปรับได้จากตัวเก็บประจุ และตัวต้านทานภายนอกโดยปราศจากผลกระทบจากอุณหภูมิภายนอก อย่างไรก็ตามวงจรนี้ไม่สามารถควบคุมขนาดและความถี่ของสัญญาณสามเหลี่ยมได้ด้วยวิธีทางอิเล็กทรอนิกส์ รวมถึงใช้อุปกรณ์พาสซีฟจำนวนมาก

### 2.5.6 วงจรกำเนิดสัญญาณสามเหลี่ยมหลายเฟสด้วยทรานซิสเตอร์ชนิด CMOS



## รูปที่ 2.22 วงจรกำเนิดสัญญาณสามเหลี่ยมหลายเฟสด้วยทรานซิสเตอร์ชนิด CMOS [38]

ในคริสต์ศักราชที่ 2011 [38] ได้นำเสนอวงจรถูกกำเนิดสัญญาณสามเหลี่ยมหลายเฟสด้วยทรานซิสเตอร์ชนิด CMOS (Complementary metal-oxide semiconductor) ขนาด  $0.18\mu\text{m}$  แสดงในรูปที่ 2.22 โดยอาศัยหลักการการกำเนิดสัญญาณที่ควบคุมด้วยแรงดันแบบผ่อนคลาย (Relaxation voltage controlled oscillator relaxation : VCO) ที่ได้อธิบายไว้ใน [39-42] วงจรดังกล่าวประกอบด้วยวงจร Relaxation VCO แบบ 4 เฟส [42] ที่ควบคุมด้วยแรงดันไบแอส  $V_{B1}$  และ  $V_{B2}$  ต่อแบบเรียงซ้อน (Cascade) กันจำนวน 2 วงจร ทำให้ได้สัญญาณสามเหลี่ยมทั้งหมด 8 เฟส ที่โหนด a, b, c, d, f, g และ h โดยมีความต่างเฟส 45 องศา จากรูปที่ 2.22 กำหนดให้  $C_1 = C_2 = C_3 = C_4 = C$  และใช้แหล่งจ่ายไฟเลี้ยง ( $V_{DD}$ ) เท่ากับ  $1.8V$  ความถี่ของสัญญาณสามเหลี่ยมสามารถคำนวณได้ดังนี้

$$f = \frac{I}{8CV_{CM}} \quad (2.33)$$

เมื่อ  $I$  คือ ค่ากระแสไบแอสของตัวทรานซิสเตอร์ [42] และ  $V_{CM}$  คือ แรงดัน Common-mode ที่เกิดจากการแบ่งแรงดันระหว่างทรานซิสเตอร์  $M_2$ ,  $M_{11}$  และ  $M_{12}$  ซึ่งมีค่าประมาณ  $V_{DD}/2$  วงจรดังกล่าวถูกออกแบบให้ปรับความถี่ของสัญญาณสามเหลี่ยมได้จากตัวเก็บประจุ โดยมีค่าความถี่สูงสุดประมาณ  $22.7\text{MHz}$  และมีขนาดของสัญญาณสามเหลี่ยมเท่ากับ  $1.76V$  อย่างไรก็ตามวงจรมีไม่สามารถควบคุมขนาดของสัญญาณสามเหลี่ยมได้ รวมถึงไม่มีการทดสอบประสิทธิภาพด้วยไอซีเชิงพาณิชย์

จากการทบทวนวรรณกรรมพบว่าใน [33-36] ออกแบบวงจรถูกกำเนิดสัญญาณสามเหลี่ยมโดยใช้อุปกรณ์อิเล็กทรอนิกส์สำเร็จรูป ซึ่งให้สัญญาณเอาต์พุตสามเหลี่ยมได้เพียง 1 สัญญาณและทดสอบประสิทธิภาพของวงจรถูกกำเนิดสัญญาณที่นำเสนอด้วยผลการจำลองเท่านั้น ถัดมาใน [37] ได้ใช้อุปกรณ์ออปแอมป์ออกแบบวงจรถูกกำเนิดสัญญาณแบบควอดเรเจอร์ สามารถให้สัญญาณเอาต์พุตสามเหลี่ยมได้ 2 สัญญาณที่มีความต่างเฟส 90 องศา วงจรมีโครงสร้างอย่างง่ายและมีผลการทดลองในทางปฏิบัติ ทว่าในการมอดูเลตแบบ PS-PWM ยังคงต้องการสัญญาณสามเหลี่ยมมากกว่า 2 สัญญาณ ต่อมาว่ามีผู้วิจัยกลุ่มหนึ่งใน [38] ได้ออกแบบวงจรถูกกำเนิดสัญญาณสามเหลี่ยมโดยใช้ทรานซิสเตอร์ชนิด CMOS ที่สามารถให้สัญญาณเอาต์พุตได้ถึง 8 สัญญาณ และมีความต่างเฟส 45 องศา ทว่าวงจรถูกกำเนิดมีความซับซ้อนและไม่สามารถปรับขนาดของสัญญาณสามเหลี่ยมได้ รวมถึงมีเพียงผลการ

จำลองเท่านั้น ในการทบทวนวรรณกรรมทั้งหมดที่กล่าวมาสามารถสรุปภาพรวมได้ดังตารางที่ 2.1  
 อย่างไรก็ตามวิทยานิพนธ์นี้ต้องการวงจรกิจกำเนิดสัญญาณสามเหลี่ยมที่ออกแบบด้วยไอซีเชิงพาณิชย์  
 และให้สัญญาณเอาต์พุตสามเหลี่ยมได้มากกว่า 2 สัญญาณ เพราะฉะนั้นจึงได้สังเคราะห์และ  
 ออกแบบวงจรกิจกำเนิดสัญญาณสามเหลี่ยมขึ้นมาเพื่อใช้ในการมอดูเลตความกว้างพัลส์ ซึ่งถูกอธิบาย  
 ในบทถัดไป

ตารางที่ 2.1 ภาพรวมของวงจรกิจกำเนิดสัญญาณสามเหลี่ยมจากงานวิจัยที่ผ่านมา

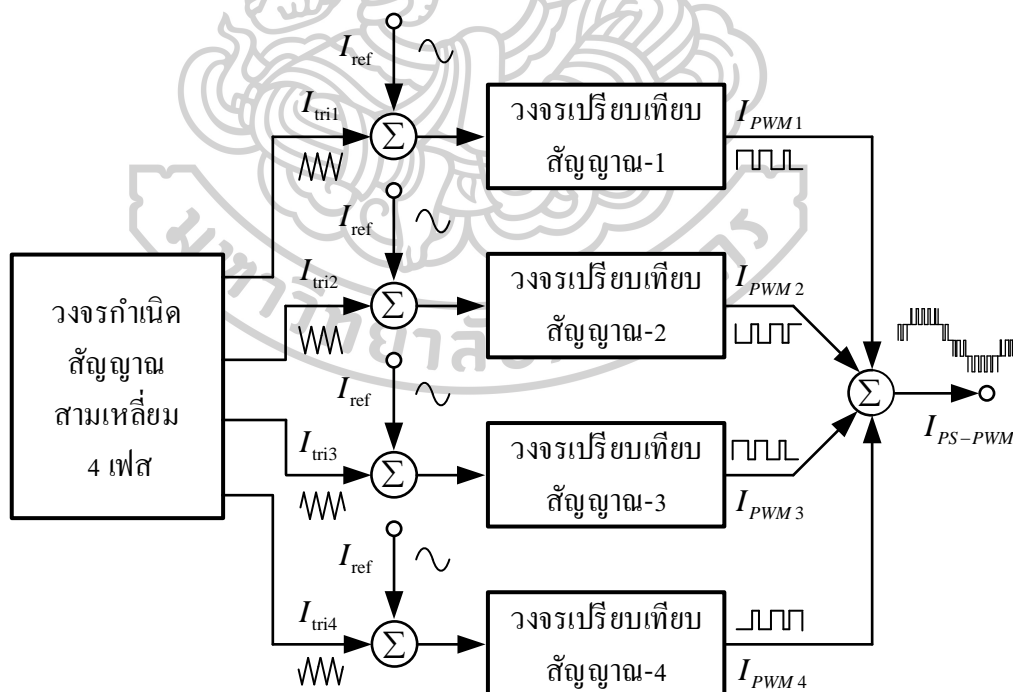
เอกสาร อ้างอิง	อุปกรณ์ที่ ใช้ออกแบบ	ไอซีเชิง พาณิชย์	สัญญาณเอาต์พุต สามเหลี่ยม		การปรับค่าทาง อิเล็กทรอนิกส์		ผลกระทบทาง อุณหภูมิ		การทดสอบ ประสิทธิภาพ	
			จำนวน	ความ ต่างเฟส	ความถี่	ขนาด	ความถี่	ขนาด	การ จำลอง	ทาง ปฏิบัติ
[33]	CFOA	-	1	-	ไม่ได้	ไม่ได้	ไม่มี	ไม่มี	มี	ไม่มี
[34]	CCII	-	1	-	ไม่ได้	ไม่ได้	ไม่มี	ไม่มี	มี	ไม่มี
[35]	OTA	-	1	-	ได้	ได้	ไม่มี	ไม่มี	มี	ไม่มี
[36]	MO-CFTA	-	1	-	ได้	ได้	มี	ไม่มี	มี	ไม่มี
[37]	Op-Amp	ใช่	2	90°	ไม่ได้	ไม่ได้	ไม่มี	ไม่มี	ไม่มี	มี
[38]	CMOS Transistor	-	8	45°	ได้	ไม่ได้	ไม่มี	ไม่มี	มี	ไม่มี

### บทที่ 3

#### การดำเนินงานวิจัย

จากที่มาและความสำคัญของการมอดูเลตความกว้างพัลส์ที่กล่าวมาในบทที่ 1 และศึกษา ทฤษฎีที่เกี่ยวข้องในบทที่ 2 ดังนั้นวิทยานิพนธ์นี้จึงได้สังเคราะห์และออกแบบวงจรมอดูเลตความ กว้างพัลส์หลายสัญญาณพาห้ด้วยวิธีเลื่อนเฟส โหมดกระแส โดยด้วยไอซีเชิงพาณิชย์โดย ประกอบด้วยวงจรถ้าเนิดสัญญาณสามเหลี่ยม 4 เฟส และวงจรเปรียบเทียบ ซึ่งมีแผนผังของวงจร มอดูเลตความกว้างพัลส์ที่สังเคราะห์ดังรูปที่ 3.1 ในบทนี้อธิบายถึงรายละเอียดการสังเคราะห์และ ออกแบบวงจรมอดูเลตความกว้างพัลส์ โดยแบ่งหัวข้อได้ดังนี้

- การสังเคราะห์และออกแบบวงจรถ้าเนิดสัญญาณสามเหลี่ยม 4 เฟสโหมดกระแส
- การสังเคราะห์และออกแบบวงจรเปรียบเทียบโหมดกระแส
- การวิเคราะห์ค่าผิดเพี้ยนที่เกิดจากการมอดูเลตความกว้างพัลส์
- การวิเคราะห์กรณีไม่เป็นอุดมคติ



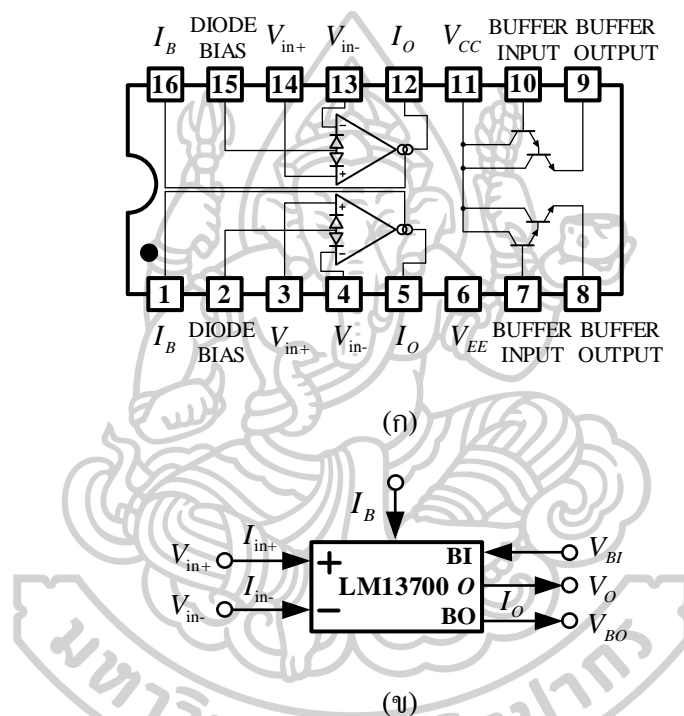
รูปที่ 3.1 แผนผังของวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้โหมดกระแส



### 3.1 การสังเคราะห์และออกแบบวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสโหมดกระแส

ตามที่ได้ศึกษาหลักการกำเนิดสัญญาณสามเหลี่ยมและวงจรถ่ายความนำถ่วงด้วยอุปกรณ์ชนิดต่าง ๆ ที่ได้กล่าวไว้ในบทที่ 2 นั้น ในวิทยานิพนธ์ฉบับนี้จึงได้เลือกใช้อุปกรณ์ไอซีเชิงพาณิชย์เบอร์ LM13700 และ AD844 ในการสังเคราะห์วงจรถ่ายความนำถ่วงสัญญาณสามเหลี่ยม 4 เฟส ซึ่งคุณสมบัติของไอซีและการวิเคราะห์วงจรถ่ายความนำถ่วงสัญญาณสามเหลี่ยม 4 เฟสอธิบายได้ดังต่อไปนี้

#### 3.1.1 ไอซีเบอร์ LM13700



รูปที่ 3.2 (ก) ตำแหน่งขาของไอซีเบอร์ LM13700

(ข) สัญลักษณ์ทางไฟฟ้า

LM13700 [43] เป็นอุปกรณ์ไอซีเชิงพาณิชย์ที่ผลิตโดยบริษัท Texas instruments จำกัด มีตำแหน่งขาแสดงในรูปที่ 3.2 (ก) ซึ่งภายในตัวอุปกรณ์ประกอบไปด้วยวงจรถ่ายความนำถ่วงไอออน (Operational transconductance amplifier : OTA) และวงจรถ่ายตามแรงดันที่มีค่าอิมพีแดนซ์สูง (High impedance voltage buffer) จำนวน 2 ชุด ที่อิสระต่อกัน โครงสร้างถูกออกแบบด้วยเทคโนโลยีทรานซิสเตอร์ไบโพลาร์ (Bipolar junction transistor : BJT) ตัวอุปกรณ์มีทั้งหมด 16 ขา ภาคอินพุตของวงจรถ่ายความนำถ่วงไอออนอยู่ที่ขา 3, 4, 13 และ 14 ส่วนภาคเอาต์พุตอยู่ที่ขา 5 และ

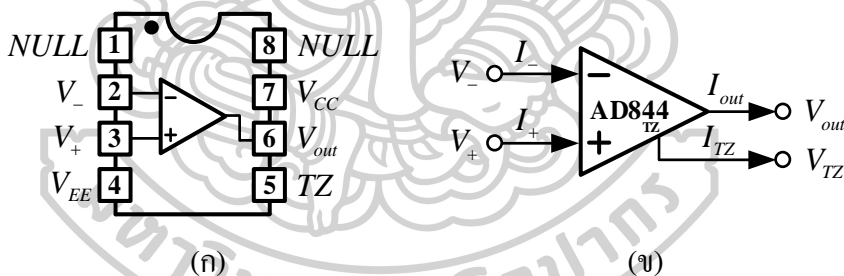
12 รับกระแสไบแอสภายนอกได้ที่ขา 1 และ 16 สามารถปรับไบแอสไดโอดได้ที่ขา 2 และ 15 ภาคอินพุตของวงจรตามแรงดันอยู่ที่ขา 7 และ 10 ส่วนภาคเอาต์พุตอยู่ที่ขา 8 และ 9 อุปกรณ์รับแรงดันไฟเลี้ยงที่ขา 6 และ 11 โดยทำงานตั้งแต่ระดับแรงดัน  $\pm 5V$  ถึง  $\pm 18V$  และรับกระแสไบแอสภายนอกได้ต่ำสุด  $10\mu A$  และสูงสุด  $2mA$  ในรูปที่ 3.2 (ข) แสดงสัญลักษณ์ทางไฟฟ้าภายในไอซีต่อ 1 ชุด ซึ่งความสัมพันธ์ระหว่างแรงดันและกระแสในวงจรแต่ละชุดของ LM13700 แสดงได้ดังนี้

$$\begin{bmatrix} I_{in+} \\ I_{in-} \\ I_O \\ V_{BI} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_{in+} \\ V_{in-} \\ V_O \\ V_{BO} \end{bmatrix} \quad (3.1)$$

$$g_m = \frac{I_B}{2V_T} \quad (3.2)$$

เมื่อ  $g_m$  คือ ค่าความนำถ่ายไอออนที่สามารถปรับได้ด้วยกระแสไบแอสภายนอก (Bias current :  $I_B$ ) แต่จะแปรเปลี่ยนไปตามศักดาความร้อน (Thermal voltage :  $V_T$ ) ที่มีค่าประมาณ  $26mV$  ที่อุณหภูมิ 27 องศาเซลเซียส

### 3.1.2 ไอซีเบอร์ AD844



รูปที่ 3.3 (ก) ตำแหน่งขาของไอซีเบอร์ AD844

(ข) สัญลักษณ์ทางไฟฟ้า

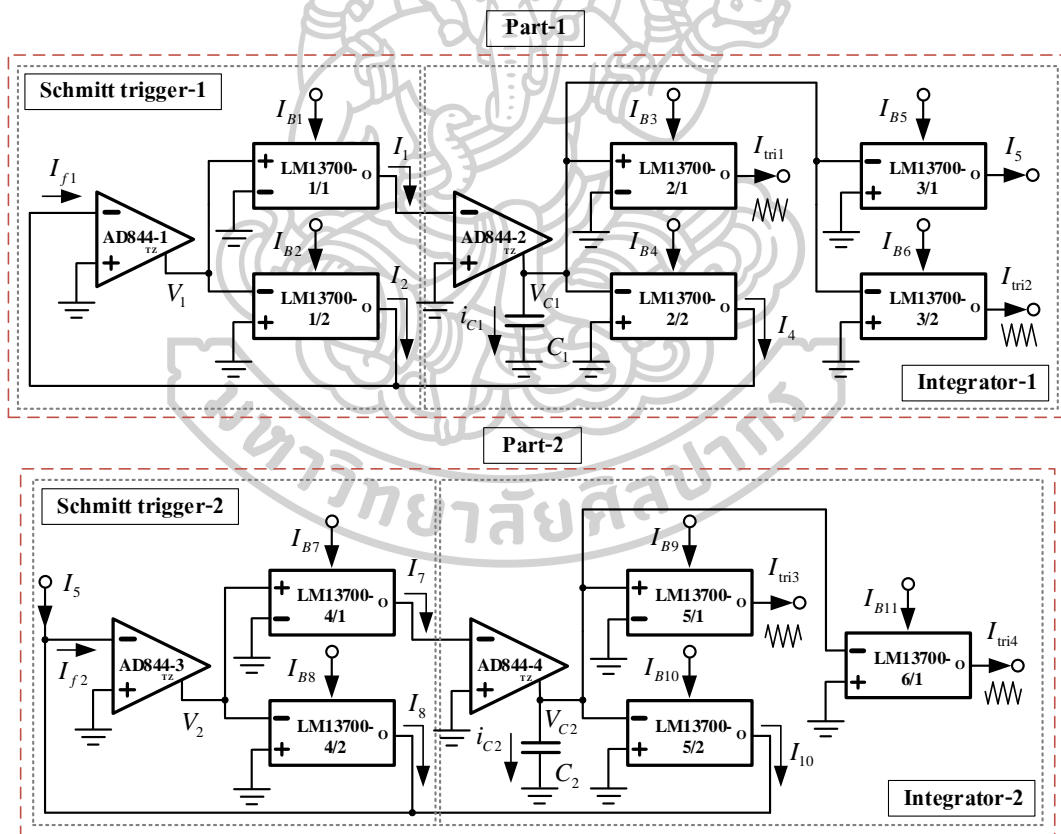
AD844 [44] เป็นอุปกรณ์ไอซีเชิงพาณิชย์ที่ผลิตโดยบริษัท Analog device จำกัด ซึ่งภายในเป็นวงจรขยายป้อนกลับกระแส (Current feedback amplifier : CFA) มีโครงสร้างเป็นทรานซิสเตอร์ชนิด BJT โดยมีคุณลักษณะพิเศษคือ มีแบนด์วิดกว้าง อัตราสูงตอบสนองความถี่ได้รวดเร็ว และสัญญาณรบกวนต่ำ มีตำแหน่งขาและสัญลักษณ์แสดงได้ดังรูปที่ 3.3 ภาคอินพุตของอุปกรณ์อยู่ที่ขา 2 และ 3 ส่วนภาคเอาต์พุตอยู่ที่ขา 5 และ 6 ทำงานที่ระดับแรงดันไฟเลี้ยง

ตั้งแต่  $\pm 4.5V$  ถึง  $\pm 18V$  โดยจ่ายไฟเลี้ยงเข้าที่ขา 4 และ 7 ความสัมพันธ์ระหว่างแรงดันและกระแสของ AD844 ในแต่ละขาแสดงได้ดังนี้

$$\begin{bmatrix} I_+ \\ V_- \\ I_{TZ} \\ V_{out} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_+ \\ I_- \\ V_{TZ} \\ I_{out} \end{bmatrix} \quad (3.3)$$

จากคุณสมบัติของ CFA ค่าอิมพีแดนซ์ที่ขา 2 หรือขา  $V_-$  มีค่าต่ำ ทำให้สามารถป้อนกระแสอินพุตเข้าที่ขา  $V_-$  ได้ ซึ่งทำให้กระแสที่เอาต์พุตที่ขา TZ เท่ากับกระแสอินพุตที่ป้อนเข้าไป ส่วนแรงดันที่ขา 6 หรือขา  $V_{out}$  นั้นมีค่าเท่ากับแรงดันเอาต์พุตที่ขา TZ เป็นไปตามสมการ (3.3) โดย  $V_{out}$  มีค่าสูงสุดไม่เกินแหล่งจ่ายแรงดันไฟเลี้ยง

### 3.1.3 การวิเคราะห์วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส



รูปที่ 3.4 วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสที่สังเคราะห์

วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสที่สังเคราะห์ดังรูปที่ 3.4 แบ่งออกเป็น 2 ส่วน คือ 1) วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 (Part-1) 2) วงจรกำเนิดสัญญาณสามเหลี่ยม 4

เฟสส่วนที่ 2 (Part-2) การทำงานของวงจรกำเนิดสัญญาณสามเหลี่ยมดังกล่าวอาศัยหลักการของโอซีเบอร์ LM13700 และ AD844 ในช่วงที่เป็นเชิงเส้นและช่วงอิมิตัว ซึ่งช่วงการทำงานที่เป็นเชิงเส้นได้ถูกอธิบายไว้ดังสมการ (3.1) และ (3.2) ส่วนถัดมาเป็นการอธิบายหลักการทำงานในช่วงอิมิตัวของโอซีเบอร์ LM13700 พิจารณากระแสเอาต์พุต ( $I_o$ ) จากสมการ (3.1) แท้จริงนั้นมาจากการประมาณค่าอันดับหนึ่งของอนุกรมเทเลอร์ในพจน์ของไฮเปอร์โบลิกแทนเจนต์ เพราะฉะนั้นแล้ว  $I_o$  มีค่าดังนี้

$$I_o = I_B \tanh\left(\frac{V_{in+} - V_{in-}}{2V_T}\right) \quad (3.4)$$

โดยที่  $V_{in+}$  และ  $V_{in-}$  คือ แรงดันอินพุตด้านบวกและด้านลบ ตามลำดับ ของโอซีเบอร์ LT1228 เมื่อ  $V_{in+} - V_{in-} \gg 52mV$  หรือ  $V_{in+} - V_{in-} \ll -52mV$  ที่อุณหภูมิห้องหรือ 27 องศาเซลเซียส ทำให้ในพจน์ของไฮเปอร์โบลิกแทนเจนต์ในสมการ (3.4) สามารถประมาณค่าได้ตามนี้

$$\tanh\left(\frac{V_{in+} - V_{in-}}{3.87V_T}\right) \approx \begin{cases} 1, & \text{if } V_{in+} - V_{in-} \gg 52mV \\ -1, & \text{if } V_{in+} - V_{in-} \ll -52mV \end{cases} \quad (3.5)$$

เมื่อแทนสมการ (3.5) ลงในสมการ (3.4) ดังนั้น  $I_o$  สามารถเขียนเป็นสมการใหม่ได้ว่า

$$I_o = \begin{cases} I_B, & \text{if } V_{in+} - V_{in-} \gg 52mV \\ -I_B, & \text{if } V_{in+} - V_{in-} \ll -52mV \end{cases} \quad (3.6)$$

จากสมการ (3.6) ทำให้อธิบายได้ว่าเมื่อผลต่างของแรงดันอินพุตมีค่ามากกว่า  $52mV$  มาก ๆ อนุกรมจะเข้าสู่การทำงานในช่วงอิมิตัวทำให้ขนาดของ  $I_o$  นั้นขึ้นอยู่กับกระแสไบแอสภายนอก ส่วนการทำงานในช่วงอิมิตัวของโอซีเบอร์ AD844 ถ้าขั้ว TZ และ  $V_+$  ถูกต่อแบบลอยและลงกราวด์ตามลำดับนั้น เมื่อป้อนกระแสเข้าที่ขั้ว  $V_-$  ( $I_-$ ) ทำให้ได้ว่าแรงดันที่ขั้ว TZ เป็นไปตามนี้

$$V_{TZ} \approx \begin{cases} V_{CC}, & \text{if } I_- \geq 0 \\ V_{EE}, & \text{if } I_- \leq 0 \end{cases} \quad (3.7)$$

โดยที่  $V_{CC}$  และ  $V_{EE}$  คือ แรงดันไฟเลี้ยงด้านบวกและด้านลบ ตามลำดับ

จากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 ในรูปที่ 3.4 ประกอบไปด้วยวงจรชmitt ตรีกรีเกอร์ (Schmitt trigger-1) และวงจรอินทิเกรเตอร์ (Integrator-1) ในส่วนของวงจร Schmitt trigger-1 นั้นประกอบด้วยโอซี AD844-1, LM13700-1/1 และ LM13700-1/2 เห็นได้ว่าขั้ว TZ ของ AD844-1 นั้นเชื่อมต่อกับขั้ว  $V_+$  และ  $V_-$  ของ LM13700-1/1 และ LM13700-1/2 ตามลำดับ ด้วยคุณสมบัติของ OTA ภายในโอซี LM13700 ค่าอิมพีแดนซ์ทางด้านอินพุตนั้นมีค่าสูง

มากจึงเสมือนว่าขั้ว TZ ของ AD844-1 ถูกเชื่อมต่อบนลอย ส่วนด้านอินพุตของ AD844-1 รับกระแสป้อนกลับ ( $I_{f1}$ ) เพราะฉะนั้นจึงทำให้ได้ว่าแรงดันที่จุด  $V_1$  มีค่าประมาณ

$$V_1 \approx \begin{cases} V_{CC}, & \text{if } I_{f1} \geq 0 \\ V_{EE}, & \text{if } I_{f1} \leq 0 \end{cases} \quad (3.8)$$

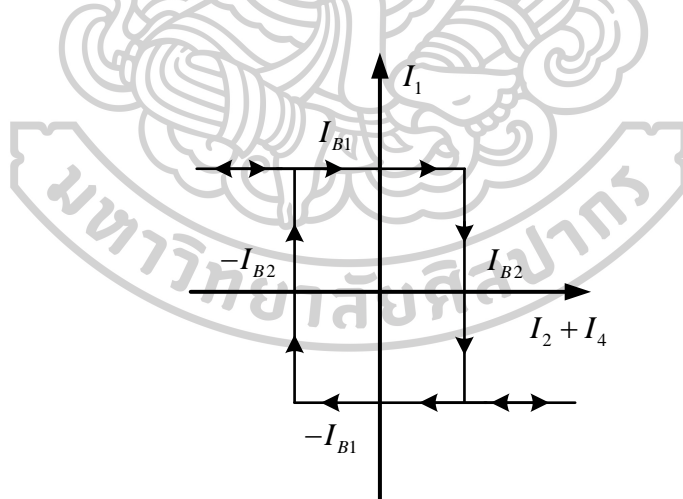
ทางด้านอินพุตของ LM13700-1/1 และ LM13700-1/2 มีแรงดันเท่ากับ  $V_1$  ซึ่งมีค่าประมาณแรงดันไฟเลี้ยง ทำให้อุปกรณ์ทำงานในช่วงอิ่มตัว ดังนั้นกระแสเอาต์พุตของ LM13700-1/1 และ LM13700-1/2 มีค่า

$$I_1 = \begin{cases} I_{B1}, & \text{if } I_{f1} \geq 0 \\ -I_{B1}, & \text{if } I_{f1} \leq 0 \end{cases} \quad (3.9)$$

และ

$$I_2 = \begin{cases} -I_{B2}, & \text{if } I_{f1} \geq 0 \\ I_{B2}, & \text{if } I_{f1} \leq 0 \end{cases} \quad (3.10)$$

จากสมการ (3.9) และ (3.10) พบว่าขนาดของ  $I_1$  และ  $I_2$  เปลี่ยนแปลงไปตามค่ากระแสไบแอส  $I_{B1}$  และ  $I_{B2}$  ตามลำดับ



รูปที่ 3.5 กราฟคุณลักษณะของวงจร Schmitt trigger-1

เมื่อวิเคราะห์วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 พบว่า  $I_1$  ในสมการ (3.9) คือ กระแสเอาต์พุตของวงจร Schmitt trigger-1 มีลักษณะเป็นสัญญาณสี่เหลี่ยม ซึ่งมีการเปลี่ยนแปลงของขนาดอยู่ 2 สถานะ คือ  $I_{B1}$  และ  $-I_{B1}$  โดยการเปลี่ยนสถานะนั้นขึ้นอยู่กับ  $I_{f1}$  เกิดจากผลรวมของ  $I_2$  กับ  $I_4$  โดยเงื่อนไขการกำเนิดสัญญาณขึ้นอยู่กับ  $I_2$  และ  $I_4$  ถ้ากระแสซิดเริ่ม

ด้านสูง (Upper threshold current) และกระแสจืดเริ่มต้นด้านต่ำ (Lower threshold current) มีค่าเท่ากับ  $I_{B2}$  และ  $-I_{B2}$  ตามลำดับ กราฟคุณลักษณะของวงจร Schmitt trigger-1 แสดงได้ดังรูปที่ 3.5 ซึ่งสามารถอธิบายได้ว่า  $I_1$  จะเปลี่ยนสถานะจาก  $I_{B1}$  ไปเป็น  $-I_{B1}$  เมื่อ  $I_2 + I_4$  มีค่ามากกว่าหรือเท่ากับ  $I_{B2}$  และกลับไปเป็นสถานะ  $I_{B1}$  เมื่อ  $I_2 + I_4$  น้อยกว่าหรือเท่ากับ  $-I_{B2}$  เพราะฉะนั้นสรุปได้ว่าวงจร Schmitt trigger-1 มีเงื่อนไขการกำเนิดสัญญาณคือ  $-I_{B2} \geq I_2 + I_4 \geq I_{B2}$

วงจร Integrator-1 ซึ่งทำหน้าที่เปลี่ยนสัญญาณสี่เหลี่ยมให้เป็นสัญญาณสามเหลี่ยม ประกอบไปด้วยไอซี AD844-2, LM13700-2/1, LM13700-2/2, LM13700-3/1, LM13700-3/2, และตัวเก็บประจุแบบลงกราวด์ตัวที่ 1 ( $C_1$ ) จาก AD844-2 พบว่าขั้ว TZ ต่อกับตัวเก็บประจุที่โหนด  $V_{C1}$  ดังนั้นอุปกรณ์ LM13700 จึงทำงานในช่วงที่เป็นเชิงเส้น ทำให้กระแสเอาต์พุตของ LM13700-2/1 และ LM13700-2/2 แสดงดังนี้

$$I_{\text{in1}} = g_{m3}V_{C1} \quad (3.11)$$

และ

$$I_4 = -g_{m4}V_{C1} \quad (3.12)$$

ส่วนกระแสเอาต์พุตของ LM13700-3/1 และ LM13700-3/2 นั้นมีค่าดังนี้

$$I_5 = -g_{m5}V_{C1} \quad (3.13)$$

และ

$$I_{\text{in2}} = -g_{m6}V_{C1} \quad (3.14)$$

จากสมการ (3.11), (3.12), (3.13) และ (3.14) พบว่ากระแสเอาต์พุตเหล่านี้เปลี่ยนแปลงไปตามค่าแรงดันคร่อมตัวเก็บประจุตัวที่ 1 ( $V_{C1}$ ) และค่า  $g_m$  โดยที่  $V_{C1}$  นั้นมีช่วงเวลาในการเก็บประจุและคายประจุ ซึ่งทำให้มีลักษณะเป็นสัญญาณสามเหลี่ยมและแปรผันไปตามเวลาแสดงให้เห็นดังรูปที่ 3.6 ดังนั้น  $I_{\text{in1}}$ ,  $I_4$ ,  $I_5$  และ  $I_{\text{in2}}$  สามารถปรับอัตราขยายได้จากค่า  $g_m$  โดยการปรับจากกระแสไบแอสภายนอกดังสมการ (3.2)

ในรูปที่ 3.6 แสดงความสัมพันธ์ระหว่างกระแสและแรงดันของตัวเก็บประจุ ซึ่งใช้อธิบายหลักการการทำงานของวงจร Integrator-1 ได้ดังนี้ เมื่อ AD844-2 รับอินพุตจากวงจร Schmitt trigger-1 ดังนั้นกระแสที่ไหลผ่าน  $C_1$  ( $i_{C1}$ ) เท่ากับ  $I_1$  เมื่อ  $i_{C1}$  มีค่าเป็น  $I_{B1}$  ทำให้  $V_{C1}$  มีค่าเท่ากับ  $+V_{C1}$  หลังจากนั้นเริ่มลดระดับลงเรื่อยๆ จนกระทั่ง  $i_{C1}$  มีค่าเป็น  $-I_{B1}$  ทำให้  $V_{C1}$  มีค่าเท่ากับ  $-V_{C1}$

จากนั้น  $V_{C1}$  เพิ่มระดับขึ้นไปเรื่อย ๆ จนกว่า  $i_{C1}$  นั้นเริ่มเปลี่ยนสถานะอีกครั้งและวนกลับมาทำงานเช่นเดิม จุดยอดคลื่นหรือขนาดของแรงดันคร่อมตัวเก็บประจุ ( $|V_{C1}|$ ) สามารถวิเคราะห์ได้จากเงื่อนไขการกำเนิดสัญญาณของวงจร Schmitt trigger-1 โดยพิจารณาในช่วงที่ขนาดของ  $I_4$  เท่ากับขนาดของ  $I_2$  จึงได้ว่า

$$|I_4| = |I_2|$$

$$\frac{I_{B4}}{2V_T} |V_{C1}| = I_{B2}$$

$$|V_{C1}| = \frac{I_{B2}}{g_{m4}} = \frac{2V_T I_{B2}}{I_{B4}} \tag{3.15}$$

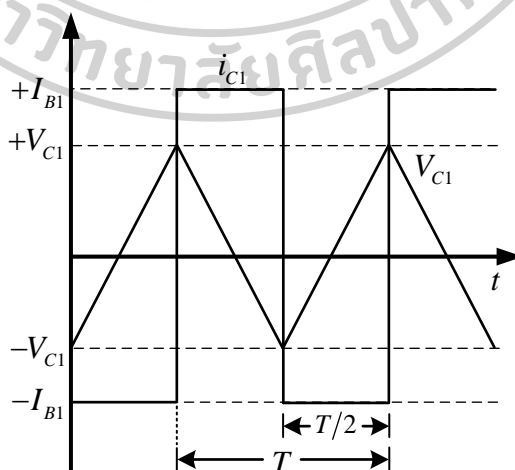
แทนสมการ (3.15) ลงในสมการ (3.11), (3.13) และ (3.14) ทำให้ขนาดของ  $I_{tr1}$ ,  $I_5$  และ  $I_{tr2}$  คำนวณได้ดังนี้

$$|I_{tr1}| = \frac{I_{B2} I_{B3}}{I_{B4}} \tag{3.16}$$

$$|I_5| = \frac{I_{B2} I_{B5}}{I_{B4}} \tag{3.17}$$

และ

$$|I_{tr2}| = \frac{I_{B2} I_{B6}}{I_{B4}} \tag{3.18}$$



รูปที่ 3.6 รูปคลื่นสัญญาณกระแสและแรงดันของ  $C_1$

คาบของสัญญาณสามเหลี่ยม ( $T$ ) สามารถคำนวณได้จากความสัมพันธ์ระหว่างกระแสและแรงดันของตัวเก็บประจุในรูปที่ 3.6 แสดงได้ดังสมการต่อไปนี้

$$\frac{T}{2} = \frac{C_1}{i_{C1}} \int_{-V_{C1}}^{V_{C1}} dV_{C1} \quad (3.19)$$

เมื่อ  $|i_{C1}| = I_{B1}$  และ  $V_{C1}$  มีค่าดังสมการ (3.15) ทำให้สมการ (3.19) เขียนใหม่ได้ดังนี้

$$T = \frac{8V_T I_{B2} C_1}{I_{B1} I_{B4}} \quad (3.20)$$

และความถี่ของสัญญาณสามเหลี่ยม ( $f$ ) หาได้โดย

$$f = \frac{1}{T} = \frac{I_{B1} I_{B4}}{8V_T I_{B2} C_1} \quad (3.21)$$

จากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 วงจรสามารถให้สัญญาณเอาต์พุตสามเหลี่ยมได้ 2 สัญญาณ ได้แก่  $I_{tt1}$  และ  $I_{tt2}$  ซึ่งมีเฟสตรงข้ามกัน โดยมี  $I_5$  เป็นสัญญาณสามเหลี่ยมที่มีเฟสเดียวกันกับ  $I_{tt2}$  เพื่อใช้เป็นสัญญาณอินพุตให้กับวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 2 เมื่อ  $I_4$  เป็นสัญญาณจากวงจรอินทิเกรเตอร์ที่ป้อนกลับไปยังวงจรชนิดตรีกรเกอร์ที่ไปรวมกับ  $I_2$  เพื่อกระตุ้นให้เกิดสัญญาณ โดยที่วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 มีเงื่อนไขการกำเนิดสัญญาณคือ  $-I_{B2} \geq I_2 + I_4 \geq I_{B2}$  ซึ่งผลรวมของ  $I_2$  กับ  $I_4$  ต้องอยู่ในช่วงของกระแสขีดเริ่ม หากพิจารณา  $I_2$  และ  $I_4$  ในสมการ (3.10) และ (3.12) ตามลำดับ พบว่าสัญญาณดังกล่าวปรับค่าได้จาก  $I_{B2}$  และ  $I_{B4}$  ตามลำดับ ทว่ากระแสขีดเริ่มขึ้นอยู่กับ  $I_2$  จึงต้องกำหนดให้  $I_4$  มีขนาดมากกว่า  $I_2$  ซึ่งการใช้งานทำได้โดยการปรับให้  $I_{B4} \geq I_{B2}$  เพราะฉะนั้นสรุปได้ว่าขนาดของ  $I_{tt1}$ ,  $I_5$  และ  $I_{tt2}$  สามารถควบคุมได้อิสระจากอุณหภูมิด้วย  $I_{B3}$ ,  $I_{B5}$  และ  $I_{B6}$  ดังสมการ (3.16), (3.17) และ (3.18) ตามลำดับ โดยไม่ส่งผลต่อเงื่อนไขการกำเนิดสัญญาณ ความถี่ของสัญญาณสามเหลี่ยมดังสมการ (3.21) สามารถควบคุมได้โดยอิสระจากเงื่อนไขของการกำเนิดสัญญาณสามเหลี่ยมจาก  $I_{B1}$  และกำหนดให้  $C_1$  เป็นค่าคงที่

วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 2 ในรูปที่ 3.4 ประกอบด้วยวงจร Schmitt trigger-2 ที่ต่อร่วมกับวงจร Integrator-2 ซึ่งมีลักษณะการทำงานเช่นกันกับวงจรส่วนที่ 1 ในส่วนของวงจร Schmitt trigger-2 ประกอบด้วยไอซี AD844-3, LM13700-4/1 และ LM13700-4/2 เมื่อพิจารณาที่โหนด  $v_2$  พบว่า



$$V_2 \approx \begin{cases} V_{CC}, & \text{if } I_{f2} \geq 0 \\ V_{EE}, & \text{if } I_{f2} \leq 0 \end{cases} \quad (3.22)$$

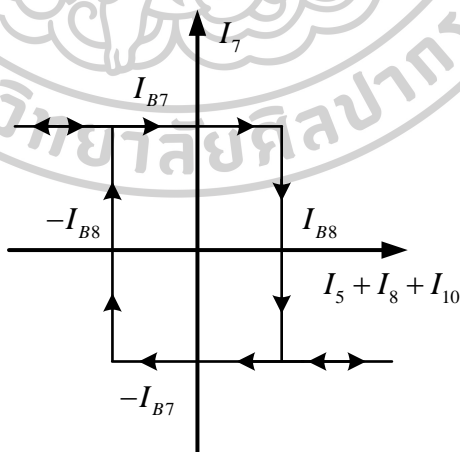
ดังนั้นจึงทำให้กระแสเอาต์พุตของ LM13700-4/1 และ LM13700-4/2 เป็นไปตามนี้

$$I_7 = \begin{cases} I_{B7}, & \text{if } I_{f2} \geq 0 \\ -I_{B7}, & \text{if } I_{f2} \leq 0 \end{cases} \quad (3.23)$$

และ

$$I_8 = \begin{cases} -I_{B8}, & \text{if } I_{f2} \geq 0 \\ I_{B8}, & \text{if } I_{f2} \leq 0 \end{cases} \quad (3.24)$$

เมื่อ  $I_7$  คือ กระแสเอาต์พุตของวงจร Schmitt trigger-2 ที่มีลักษณะเป็นสัญญาณสี่เหลี่ยม เช่นเดียวกับกับวงจร Schmitt trigger-1 ซึ่งขนาดมีการเปลี่ยนแปลงอยู่ 2 สถานะ คือ  $I_{B7}$  และ  $-I_{B7}$  โดยการเปลี่ยนสถานะขึ้นอยู่กับ  $I_{f2}$  ที่เกิดจากผลรวมของ  $I_5$ ,  $I_8$  และ  $I_{10}$  ถ้ากระแสขีดเริ่มด้านสูง และกระแสขีดเริ่มด้านต่ำมีค่าเท่ากับ  $I_{B8}$  และ  $-I_{B8}$  ตามลำดับ กราฟแสดงคุณลักษณะของวงจร Schmitt trigger-2 แสดงให้เห็นดังรูปที่ 3.7 ซึ่งอธิบายได้ว่า  $I_7$  จะเปลี่ยนสถานะจาก  $I_{B7}$  ไปเป็น  $-I_{B7}$  เมื่อ  $I_5 + I_8 + I_{10}$  มีค่ามากกว่าหรือเท่ากับ  $I_{B8}$  และกลับไปเป็นสถานะ  $I_{B7}$  เมื่อ  $I_5 + I_8 + I_{10}$  น้อยกว่าหรือเท่ากับ  $-I_{B8}$  ซึ่งสรุปได้ว่าเงื่อนไขการกำเนิดสัญญาณวงจร Schmitt trigger-2 คือ  $-I_{B8} \geq I_5 + I_8 + I_{10} \geq I_{B8}$



รูปที่ 3.7 กราฟคุณลักษณะของวงจร Schmitt trigger-2

วงจร Integrator-2 ประกอบด้วยไอซี AD844-4, LM13700-5/1, LM13700-5/2 และ LM13700-6/1 ที่ตัวร่วมกับตัวเก็บประจุแบบลงกราวด์ตัวที่ 2 ( $C_2$ ) วิเคราะห์การทำงานของอุปกรณ์

ดังกล่าวพบว่า กระแสเอาต์พุตจาก LM13700-5/1, LM13700-5/2 และ LM13700-6/1 ที่ทำงานในช่วงเชิงเส้นมีค่าตามลำดับดังนี้

$$I_{\text{tri}3} = g_{m9}V_{C2}, \quad (3.25)$$

$$I_{10} = -g_{m10}V_{C2} \quad (3.26)$$

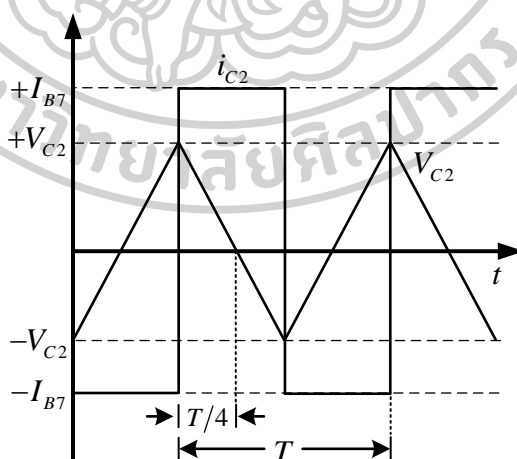
และ

$$I_{\text{tri}4} = -g_{m11}V_{C2} \quad (3.27)$$

พิจารณาสมการ (3.25), (3.26) และ (3.27) พบว่า  $I_{\text{tri}3}$ ,  $I_{10}$  และ  $I_{\text{tri}4}$  แปรผันไปตามค่าแรงดันคร่อมตัวเก็บประจุตัวที่ 2 ( $V_{C2}$ ) และค่า  $g_m$  โดยที่  $V_{C2}$  เป็นสัญญาณสามเหลี่ยมแสดงให้เห็นดังรูปที่ 3.8 และ  $g_m$  เป็นส่วนอัตราขยาย ดังนั้น  $I_{\text{tri}3}$ ,  $I_{10}$  และ  $I_{\text{tri}4}$  จึงปรับค่าได้จากกระแสไบแอสภายนอก ซึ่งเป็นไปในทิศทางเดียวกันกับวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1

จากรูปที่ 3.8 เมื่อวิเคราะห์  $V_{C2}$  ในช่วงที่มีค่าสูงสุดไปจนถึงศูนย์ โดยใช้ความสัมพันธ์ระหว่างแรงดันและกระแสจากตัวเก็บประจุ จึงสามารถคำนวณขนาดของแรงดันคร่อมตัวเก็บประจุ ( $|V_{C2}|$ ) ได้ดังนี้

$$|V_{C2}| = \frac{1}{C_2} \int_0^T i_{C2} dt \quad (3.28)$$



รูปที่ 3.8 รูปคลื่นสัญญาณกระแสและแรงดันของ  $C_2$

เนื่องด้วยวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 ส่งผ่าน  $I_5$  ที่เป็นสัญญาณอินพุตให้กับวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 2 ดังนั้นคาบของสัญญาณในวงจรกำเนิดสัญญาณ

สามเหลี่ยม 4 เฟสส่วนที่ 2 จึงมีค่าเป็นไปตามสมการที่ (3.20) เมื่อ  $|i_{C2}| = I_{B7}$  ฉะนั้นจากสมการ (3.28) เขียนใหม่เป็น

$$|V_{C2}| = \frac{2V_T I_{B2} I_{B7} C_1}{I_{B1} I_{B4} C_2} \quad (3.29)$$

แทนสมการ (3.29) ลงในสมการ (3.25), (3.26) และ (3.27) กำหนดให้  $C_1 = C_2 = C$  ดังนั้นขนาดของ  $I_{tn3}$ ,  $I_{10}$  และ  $I_{tn4}$  สามารถคำนวณได้ดังนี้

$$|I_{tn3}| = \frac{I_{B2} I_{B7} I_{B9}}{I_{B1} I_{B4}}, \quad (3.30)$$

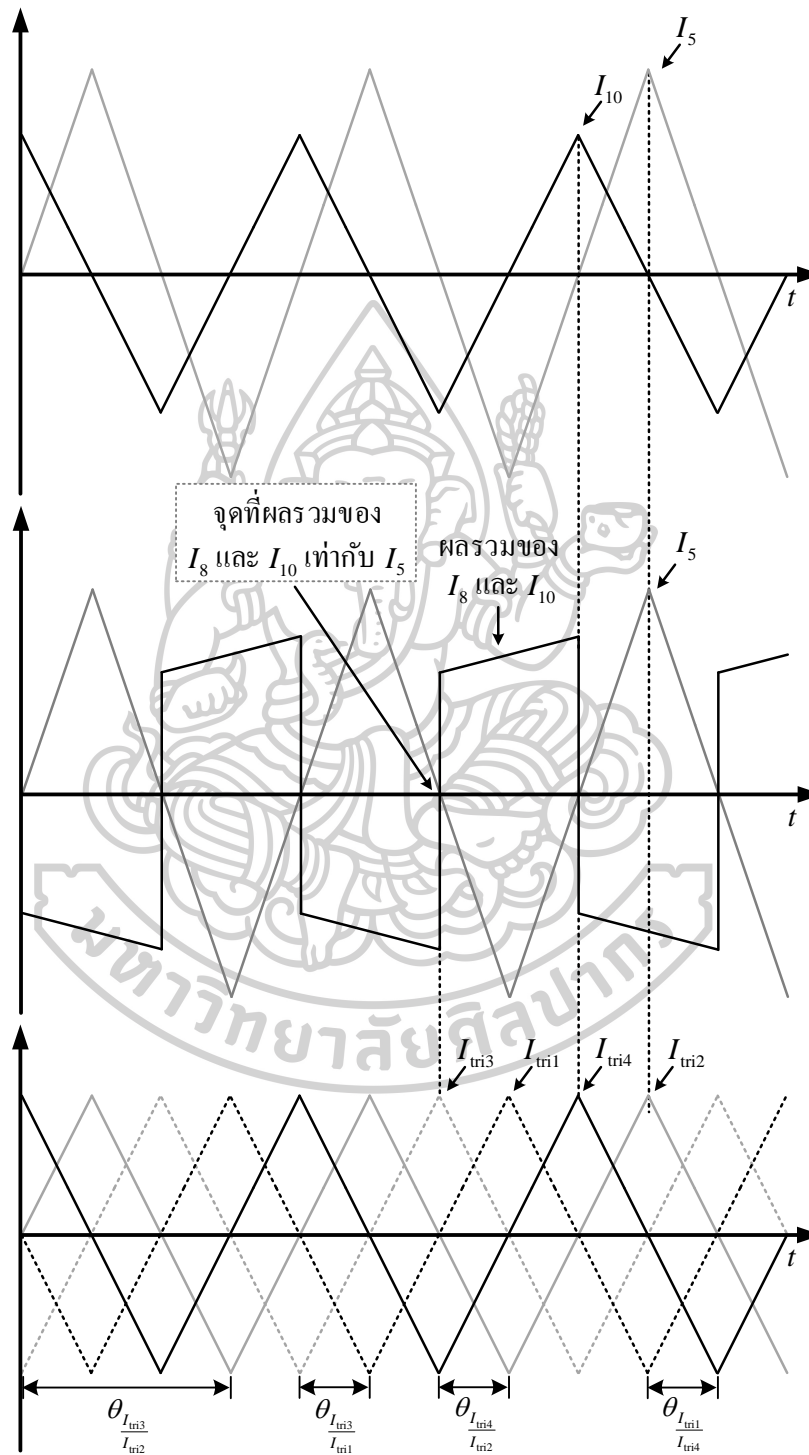
$$|I_{10}| = \frac{I_{B2} I_{B7} I_{B10}}{I_{B1} I_{B4}} \quad (3.31)$$

และ

$$|I_{tn4}| = \frac{I_{B2} I_{B7} I_{B11}}{I_{B1} I_{B4}} \quad (3.32)$$

จากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 2 สรุปได้ว่าวงจรให้สัญญาณเอาต์พุตสามเหลี่ยมที่มีเฟสตรงข้ามกัน 2 สัญญาณคือ  $I_{tn3}$  และ  $I_{tn4}$  เมื่อ  $I_5$  จากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 ที่เป็นสัญญาณอินพุตใช้เชื่อมระหว่างวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 กับส่วนที่ 2 และ  $I_{10}$  ที่เป็นสัญญาณจากวงจรอินทิเกรตอร์ร่วมกับ  $I_8$  จากวงจรสมิตต์ทริกเกอร์ จึงเกิดเป็นเงื่อนไขการกำเนิดสัญญาณของวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 2 ได้ดังนี้  $-I_{B8} \geq I_5 + I_8 + I_{10} \geq I_{B8}$  ซึ่งผลรวมของ  $I_5$ ,  $I_8$  และ  $I_{10}$  ต้องอยู่ในช่วงของกระแสขีดเริ่มพิจารณา  $I_5$ ,  $I_8$  และ  $I_{10}$  ในสมการ (3.13), (3.24) และ (3.26) ตามลำดับ พบว่าสัญญาณดังกล่าวปรับค่าได้จาก  $I_{B5}$ ,  $I_{B8}$  และ  $I_{B10}$  ตามลำดับ แต่เนื่องด้วยกระแสขีดเริ่มขึ้นอยู่กับ  $I_8$  เพราะฉะนั้นผลรวมของ  $I_5$  กับ  $I_{10}$  ต้องมีขนาดมากกว่า  $I_8$  ในการใช้งานสามารถทำได้โดยการปรับให้  $I_{B5} + I_{B10} \geq I_{B8}$  เพราะฉะนั้นสรุปได้ว่าขนาดของ  $I_{tn3}$  และ  $I_{tn4}$  สามารถควบคุมขนาดให้อิสระต่อเงื่อนไขการกำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 1 ได้ด้วย  $I_{B9}$  และ  $I_{B11}$  โดยกำหนด  $I_{B7}$  เป็นค่าคงที่ อย่างไรก็ตามขนาดของ  $I_{tn3}$  และ  $I_{tn4}$  ยังคงขึ้นอยู่กับความถี่ของสัญญาณสามเหลี่ยมเนื่องจาก  $I_{B1}$  ซึ่งสามารถชดเชยได้จากการปรับ  $I_{B9}$  และ  $I_{B11}$  แสดงดังสมการ (3.16) และ (3.17) ตามลำดับ โดยขนาดของสัญญาณสามเหลี่ยมดังกล่าวปราศจากผลกระทบของอุณหภูมิ นอกจากนี้

การปรับขนาดของสัญญาณดังกล่าวยังไม่ส่งผลกระทบต่อเงื่อนไขการกำเนิดสัญญาณของวงจร  
กำเนิดสัญญาณสามเหลี่ยม 4 เฟสส่วนที่ 2



รูปที่ 3.9 ความสัมพันธ์เฟสของสัญญาณสามเหลี่ยมจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสที่

สังเคราะห์ในกรณีที่สัญญาณสามเหลี่ยมมีเฟสต่างกัน 90 องศา

การวิเคราะห์ความสัมพันธ์ความต่างเฟสของสัญญาณสามเหลี่ยม 4 เฟส เมื่อพิจารณาจากรูปที่ 3.4 พบว่า  $I_5$  เป็นสัญญาณสามเหลี่ยมที่เหมือนกับ  $I_{m2}$  โดยมีเฟสต่างกับ  $I_{m1}$  อยู่ 180 องศา ซึ่ง  $I_5$  เป็นอินพุตของวงจรกำเนิดสัญญาณ 4 เฟสส่วนที่ 2 ที่ป้อนให้กับวงจรสมิตต์ทริกเกอร์ของส่วนนี้ จุดที่  $I_5$  เท่ากับผลรวมของ  $I_8$  และ  $I_{10}$  เป็นจุดยอดคลื่นของ  $I_{m3}$  ถ้าผลรวมของ  $I_8$  และ  $I_{10}$  เท่ากับจุดสูงสุดของ  $I_5$  ส่งผลให้  $I_{m3}$  มีเฟสตรงกันกับ  $I_{m2}$  และมีเฟสต่างกับ  $I_{m1}$  อยู่ 180 องศา แสดงดังรูปที่ 3.9 ดังนั้นความต่างเฟสของสัญญาณสามเหลี่ยมขึ้นอยู่กับอัตราส่วนระหว่างผลรวมของ  $I_8$  และ  $I_{10}$  ต่อ  $I_5$  แต่ทั้งนี้พบว่าค่าความต่างเฟสระหว่าง  $I_{m3}$  กับ  $I_{m1}$  และ  $I_{m4}$  กับ  $I_{m2}$  มีค่าไม่เกิน 90 องศา จึงหาความสัมพันธ์ดังกล่าวได้จากสมการดังต่อไปนี้

$$\theta_{\frac{I_{m4}}{I_{m2}}} = \theta_{\frac{I_{m3}}{I_{m1}}} = 90^\circ - \left( \frac{I_8 + I_{10}}{I_5} \times 90^\circ \right) \quad (3.33)$$

เมื่อทราบว่าความต่างเฟสของสัญญาณสามเหลี่ยมขึ้นอยู่กับสัญญาณ  $I_5$ ,  $I_8$  และ  $I_{10}$  ดังนั้นสามารถวิเคราะห์จากขนาดของสัญญาณดังกล่าวได้โดยการแทนค่าสมการ (3.17), (3.24) และ (3.26) ลงในสมการ (3.33) ทำให้คำนวณค่าความต่างเฟสของ  $I_{m3}$  กับ  $I_{m1}$  และ  $I_{m4}$  กับ  $I_{m2}$  ได้ดังต่อไปนี้

$$\theta_{\frac{I_{m3}}{I_{m1}}} = \theta_{\frac{I_{m4}}{I_{m2}}} = 90^\circ - \left( \frac{|I_8| + |I_{10}|}{|I_5|} \times 90^\circ \right) = 90^\circ - \left[ \frac{I_{B8} - \frac{I_{B2}I_{B7}I_{B10}}{I_{B1}I_{B4}}}{\frac{I_{B2}I_{B5}}{I_{B4}}} \times 90^\circ \right] \quad (3.34)$$

ดังนั้นเราสามารถหาความต่างเฟสระหว่าง  $I_{m1}$  กับ  $I_{m4}$  และ  $I_{m3}$  กับ  $I_{m2}$  ได้ดังนี้

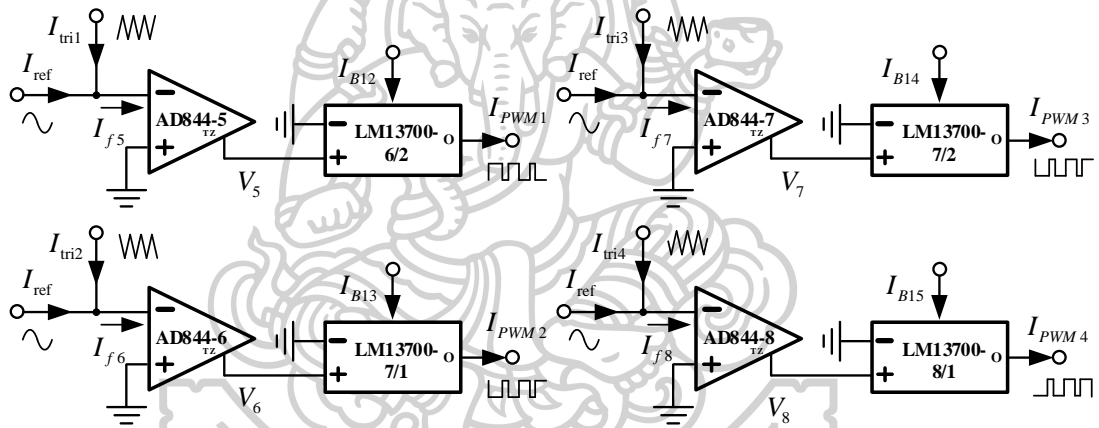
$$\theta_{\frac{I_{m1}}{I_{m4}}} = 180^\circ - \theta_{\frac{I_{m3}}{I_{m2}}} = 90^\circ + \left[ \frac{I_{B8} - \frac{I_{B2}I_{B7}I_{B10}}{I_{B1}I_{B4}}}{\frac{I_{B2}I_{B5}}{I_{B4}}} \times 90^\circ \right] \quad (3.35)$$

$$\theta_{\frac{I_{m3}}{I_{m2}}} = 180^\circ + \theta_{\frac{I_{m1}}{I_{m4}}} = 270^\circ - \left[ \frac{I_{B8} - \frac{I_{B2}I_{B7}I_{B10}}{I_{B1}I_{B4}}}{\frac{I_{B2}I_{B5}}{I_{B4}}} \times 90^\circ \right] \quad (3.36)$$

จากสมการ (3.34), (3.35) และ (3.36) ความต่างเฟสของสัญญาณสามเหลี่ยมสามารถปรับได้จาก  $I_{B7}$  โดยอิสระจากเงื่อนไขการกำเนิดสัญญาณและขนาดของ  $I_{m1}$  กับ  $I_{m2}$  อย่างไรก็ตามการปรับความต่างเฟสยังคงส่งผลต่อขนาดของ  $I_{m3}$  กับ  $I_{m4}$  ซึ่งสามารถชดเชยได้จากการปรับ  $I_{B9}$  และ  $I_{B11}$

### 3.2 การสังเคราะห์และออกแบบวงจรเปรียบเทียบสัญญาณโหมดกระแส

การมอดูเลตความกว้างพัลส์หรือการสร้างสัญญาณ PWM ( $I_{PWM}$ ) นั้นสร้างได้จากการเปรียบเทียบระหว่างสองสัญญาณ ได้แก่ สัญญาณพาห์ (Carrier signals) และสัญญาณอ้างอิง (Reference signals) ดังนั้นในวิทยานิพนธ์นี้จึงได้สังเคราะห์วงจรเปรียบเทียบสัญญาณโหมดกระแส โดยใช้ไอซีเบอร์ AD844 และ LM13700 แสดงในรูปแบบที่ 3.10 เพื่อเปรียบเทียบระหว่างสัญญาณพาห์ รูปคลื่นสามเหลี่ยม (Triangular carrier signal :  $I_{tri}$ ) ที่มาจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส ในรูปที่ 3.4 และสัญญาณอ้างอิงรูปคลื่นไซน์จากภายนอก (Sinusoidal reference signal :  $I_{ref}$ ) โดยอาศัยหลักการทำงานในช่วงอิมิตัวของอุปกรณ์ AD844 และ LM13700 ที่ได้อธิบายไว้ในหัวข้อที่ 3.1.3



รูปที่ 3.10 วงจรเปรียบเทียบสัญญาณโหมดกระแสโดยใช้ไอซีเบอร์ AD844 และ LM13700 ที่สังเคราะห์

จากรูปที่ 3.10 พิจารณาแรงดันที่ขั้ว TZ ของ AD844-5 ( $V_5$ ) พบว่าในกรณีที่  $I_{ref}$  มากกว่าหรือเท่ากับ  $I_{tri1}$  ส่งผลให้  $I_{f5}$  มีทิศทางเป็นบวก ซึ่ง  $V_5$  มีค่าประมาณ  $V_{CC}$  ถ้า  $I_{ref}$  น้อยกว่าหรือเท่ากับ  $I_{tri1}$  ส่งผลให้  $I_{f5}$  มีทิศทางเป็นลบ ซึ่ง  $V_5$  มีค่าประมาณ  $V_{EE}$  โดย  $V_5$  สามารถเขียนเป็นสมการได้ดังนี้

$$V_5 \approx \begin{cases} V_{CC}, & \text{if } I_{f5} \geq 0, \text{ when } I_{ref} \geq I_{tri1} \\ V_{EE}, & \text{if } I_{f5} \leq 0, \text{ when } I_{ref} \leq I_{tri1} \end{cases} \quad (3.37)$$

เพราะฉะนั้นแรงดันที่โหนด  $V_6$ ,  $V_7$  และ  $V_8$  สามารถอธิบายได้ดังสมการต่อไปนี้

$$V_6 \approx \begin{cases} V_{CC}, & \text{if } I_{f6} \geq 0, \text{ when } I_{ref} \geq I_{tri2} \\ V_{EE}, & \text{if } I_{f6} \leq 0, \text{ when } I_{ref} \leq I_{tri2} \end{cases}, \quad (3.38)$$

$$V_7 \approx \begin{cases} V_{CC}, & \text{if } I_{f7} \geq 0, \text{ when } I_{ref} \geq I_{tri3} \\ V_{EE}, & \text{if } I_{f7} \leq 0, \text{ when } I_{ref} \leq I_{tri3} \end{cases} \quad (3.39)$$

และ

$$V_8 \approx \begin{cases} V_{CC}, & \text{if } I_{f8} \geq 0, \text{ when } I_{ref} \leq I_{tri4} \\ V_{EE}, & \text{if } I_{f8} \leq 0, \text{ when } I_{ref} \geq I_{tri4} \end{cases} \quad (3.40)$$

เมื่อ  $V_6$ ,  $V_7$  และ  $V_8$  เชื่อมต่อกับขั้ว  $V_{in+}$  ของ LM13700-6/2, LM13700-7/1, LM13700-7/2 และ LM13700-8/1 ส่งผลให้อุปกรณ์ทั้งหมดทำงานในช่วงอิมิตัวตังนั้น กระแสเอาต์พุตของ LM13700-6/2, LM13700-7/1, LM13700-7/2 และ LM13700-8/1 มีค่าดังต่อไปนี้ตามลำดับ

$$I_{PWM1} = \begin{cases} I_{B12}, & \text{if } I_{f5} \geq 0, \text{ when } I_{tri1} \leq I_{ref} \\ -I_{B12}, & \text{if } I_{f5} \leq 0, \text{ when } I_{tri1} \geq I_{ref} \end{cases}, \quad (3.41)$$

$$I_{PWM2} = \begin{cases} I_{B13}, & \text{if } I_{f6} \geq 0, \text{ when } I_{tri2} \leq I_{ref} \\ -I_{B13}, & \text{if } I_{f6} \leq 0, \text{ when } I_{tri2} \geq I_{ref} \end{cases}, \quad (3.42)$$

$$I_{PWM3} = \begin{cases} I_{B14}, & \text{if } I_{f7} \geq 0, \text{ when } I_{tri3} \leq I_{ref} \\ -I_{B14}, & \text{if } I_{f7} \leq 0, \text{ when } I_{tri3} \geq I_{ref} \end{cases} \quad (3.43)$$

และ

$$I_{PWM4} = \begin{cases} I_{B15}, & \text{if } I_{f8} \geq 0, \text{ when } I_{tri4} \leq I_{ref} \\ -I_{B15}, & \text{if } I_{f8} \leq 0, \text{ when } I_{tri4} \geq I_{ref} \end{cases} \quad (3.44)$$

จากสมการ (3.41), (3.42), (3.43) และ (3.44) พบว่าขนาดของสัญญาณ PWM มีการเปลี่ยนแปลงเป็นสถานะบวกหรือลบนั้นขึ้นอยู่กับเปรียบเทียบระหว่างสัญญาณพาหุรูปคลื่นสามเหลี่ยมกับสัญญาณอ้างอิงรูปคลื่น ไชน์ ซึ่งไม่มีผลกระทบจากอุณหภูมิภายนอกและสามารถปรับขนาดได้ด้วย  $I_{B12}$ ,  $I_{B13}$ ,  $I_{B14}$  และ  $I_{B15}$  ตามลำดับ

สัญญาณเอาต์พุตของวงจรมอดูเลตความกว้างพัลส์ที่ได้สังเคราะห์ขึ้นดังแผนผังในรูปที่ 3.1 สามารถสร้างได้โดยการนำสัญญาณ PWM ทั้ง 4 สัญญาณที่ได้จากวงจรเปรียบเทียบสัญญาณในรูปที่ 3.7 มารวมที่โหนดเดียวกัน ซึ่งผลรวมของสัญญาณ PWM ทั้ง 4 สัญญาณทำให้สร้างเป็นสัญญาณ PS-PWM ได้ตามทฤษฎีที่กล่าวไว้ในหัวข้อที่ 2.2.2 โดยที่ขนาดของสัญญาณ PS-PWM สามารถคำนวณได้ดังนี้

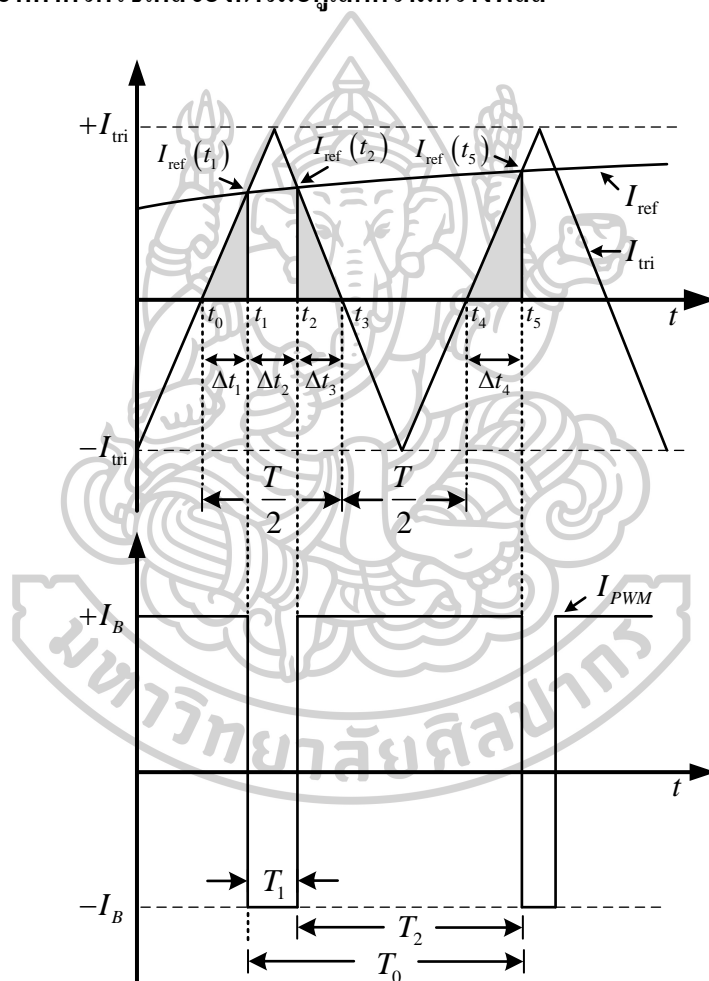
$$|I_{PS-PWM}| = |I_{PWM1}| + |I_{PWM2}| + |I_{PWM3}| + |I_{PWM4}| \quad (3.45)$$

กำหนดให้  $I_{B12} = I_{B13} = I_{B14} = I_{B15} = I_{SET}$  ดังนั้นสมการ (3.45) จึงกลายเป็น

$$|I_{PS-PWM}| = 4I_{SET} \quad (3.46)$$

จากสมการ (3.46) ขนาดของสัญญาณ PS-PWM สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยปราศจากผลกระทบของอุณหภูมิภายนอกด้วยการกำหนดค่า  $I_{SET}$  ซึ่งในทางปฏิบัติสามารถกำหนดค่า  $I_{SET}$  ด้วยการปรับค่ากระแสไบแอสที่วงจรเปรียบเทียบสัญญาณให้ทุกตัวมีค่าเท่ากัน ทำให้สัญญาณ PS-PWM มีขนาดเป็น 4 เท่าของสัญญาณ PWM

### 3.3 การวิเคราะห์ค่าดิวิตีไซเคิลของการมอดูเลตความกว้างพัลส์



รูปที่ 3.11 หลักการมอดูเลตความกว้างพัลส์โดยการเปรียบเทียบสัญญาณระหว่างสัญญาณพาห้รูปคลื่นสามเหลี่ยมกับสัญญาณอ้างอิงรูปคลื่นไซน์สำหรับการสร้างสัญญาณ PWM

จากหลักการมอดูเลตความกว้างพัลส์ที่แสดงในรูปที่ 3.11 พบว่า  $I_{PWM}$  มีคาบเวลาการเปลี่ยนแปลงของพัลส์เท่ากับ  $T_0$  ซึ่งแบ่งคาบเวลาดังกล่าวได้เป็น 2 ช่วง คือ คาบเวลาการ



เปลี่ยนแปลงของพัลส์ซีกlob ( $T_1$ ) และคาบเวลาการเปลี่ยนแปลงของพัลส์ซีกบวก ( $T_2$ ) โดย  $T_1$  และ  $T_2$  สามารถหาได้จากหลักการเปรียบเทียบสัญญาณระหว่าง  $I_{ref}$  กับ  $I_{tri}$  ดังรูปที่ 3.11 เริ่มต้นพิจารณาช่วงที่  $I_{ref}$  มีค่าน้อยกว่า  $I_{tri}$  ที่ช่วงเวลา  $t_1$  ถึง  $t_2$  หรือ  $\Delta t_2$  ซึ่งสามารถคำนวณได้จากความสัมพันธ์ดังสมการ

$$\Delta t_2 = \frac{T}{2} - \Delta t_1 - \Delta t_3 \quad (3.47)$$

เมื่อสังเกตจากรูปที่ 3.11 พบว่า  $\Delta t_2$  เท่ากับคาบเวลาการเปลี่ยนแปลงของพัลส์ซีกlob ดังนั้นจึงได้ว่า

$$T_1 = \frac{T}{2} - \Delta t_1 - \Delta t_3 \quad (3.48)$$

ส่วนคาบเวลาการเปลี่ยนแปลงของพัลส์ซีกบวกคือ ช่วงที่  $I_{ref}$  มีค่ามากกว่า  $I_{tri}$  ที่เวลา  $t_2$  ถึง  $t_5$  ซึ่งสามารถหาได้จากความสัมพันธ์ดังสมการ

$$T_2 = \frac{T}{2} + \Delta t_3 + \Delta t_4 \quad (3.49)$$

เมื่อ  $\Delta t_1$  คือ ช่วงเวลาการเปลี่ยนแปลงของกระแสสัญญาณสามเหลี่ยมที่เพิ่มขึ้นจาก 0 ถึง

$I_{ref}(t_1)$  ณ เวลา  $t_0$  ถึง  $t_1$

$\Delta t_3$  คือ ช่วงเวลาการเปลี่ยนแปลงของกระแสสัญญาณสามเหลี่ยมที่ลดลงจาก

$I_{ref}(t_2)$  ถึง 0 ณ เวลา  $t_2$  ถึง  $t_3$

$\Delta t_4$  คือ ช่วงเวลาการเปลี่ยนแปลงของกระแสสัญญาณสามเหลี่ยมที่เพิ่มขึ้นจาก 0 ถึง

$I_{ref}(t_5)$  ณ เวลา  $t_4$  ถึง  $t_5$

เราสามารถคำนวณหาค่าของ  $\Delta t_1$ ,  $\Delta t_3$  และ  $\Delta t_4$  ได้จากความสัมพันธ์ที่ได้กราฟของรูปสามเหลี่ยมที่แรงในรูปที่ 3.11 ดังนี้

$$\Delta t_1 = \frac{1}{m} \int_0^{I_{ref}(t_1)} dI_{tri} \quad (3.50)$$

$$\Delta t_3 = \frac{1}{-m} \int_{I_{ref}(t_2)}^0 dI_{tri} \quad (3.51)$$

และ

$$\Delta t_4 = \frac{1}{m} \int_0^{I_{ref}(t_5)} dI_{tri} \quad (3.52)$$

โดยที่  $m$  คือ ความชันของสัญญาณสามเหลี่ยม คำนวณได้ตามนี้

$$m = \frac{4|I_{tri}|}{T} = \frac{|I_{tri}|I_{B1}I_{B4}}{2I_{B2}V_T C_1} \quad (3.53)$$

แทนค่า  $m$  ลงในสมการ (3.50), (3.51) และ (3.52) ทำให้ได้สมการใหม่ดังนี้

$$\Delta t_1 = \frac{I_{ref}(t_1)T}{4|I_{tri}|} \quad (3.54)$$

$$\Delta t_3 = \frac{I_{ref}(t_2)T}{4|I_{tri}|} \quad (3.55)$$

และ

$$\Delta t_4 = \frac{I_{ref}(t_5)T}{4|I_{tri}|} \quad (3.56)$$

จากนั้นแทนค่าสมการ (3.54) กับ (3.55) ลงใน (3.48) และแทนค่าสมการ (3.55) กับ (3.56) ลงใน (3.48) ทำให้  $T_1$  และ  $T_2$  สามารถเขียนใหม่ได้ดังนี้

$$T_1 = \frac{T}{2} - \frac{I_{ref}(t_1)T}{4|I_{tri}|} - \frac{I_{ref}(t_2)T}{4|I_{tri}|} = \frac{T}{2} \left( 1 - \frac{I_{ref}(t_1) + I_{ref}(t_2)}{2|I_{tri}|} \right) \quad (3.57)$$

และ

$$T_2 = \frac{T}{2} + \frac{I_{ref}(t_2)T}{4|I_{tri}|} + \frac{I_{ref}(t_5)T}{4|I_{tri}|} = \frac{T}{2} \left( 1 + \frac{I_{ref}(t_2) + I_{ref}(t_5)}{2|I_{tri}|} \right) \quad (3.58)$$

เนื่องด้วยการเปลี่ยนแปลงระดับของสัญญาณพาห้สามเหลี่ยมที่ตำแหน่งเวลา  $t_1$ ,  $t_2$  และ  $t_5$  มีค่าน้อยมากเมื่อเทียบกับสัญญาณอ้างอิง จึงสามารถประมาณค่า  $I_{ref}(t_1)$ ,  $I_{ref}(t_2)$  และ  $I_{ref}(t_5)$  ได้ดังนี้  $I_{ref}(t_1) \approx I_{ref}(t_2) \approx I_{ref}(t_5) \approx I_{ref}(t)$  เมื่อ  $I_{ref}(t)$  คือ ค่าประมาณของระดับสัญญาณอ้างอิงในช่วงที่มีค่ามากกว่าสัญญาณพาห้สามเหลี่ยมในหนึ่งคาบการเปลี่ยนแปลงพัลส์ เพราะฉะนั้นสมการ (3.57) และ (3.58) สามารถเขียนใหม่ได้ดังนี้

$$T_1 = \frac{T}{2} \left( 1 - \frac{I_{ref}(t)}{|I_{tri}|} \right) \quad (3.59)$$

และ

$$T_2 = \frac{T}{2} \left( 1 + \frac{I_{ref}(t)}{|I_{tri}|} \right) \quad (3.60)$$

จากสมการที่กล่าวมาข้างต้นทำให้สามารถคำนวณหาอัตราส่วนความกว้างพัลส์หรือที่เรียกว่าค่า  
 าคิวตี้ไซเคิล (Duty cycle :  $D$ ) ที่มีการคิดให้ออกมาเป็นเปอร์เซ็นต์ (%) ได้ดังนี้

$$D(\%) = \frac{T_2}{T_0} \times 100\% = \frac{T_2}{T_1 + T_2} \times 100\% = \frac{1}{2} \left( 1 + \frac{I_{ref}(t)}{|I_{tri}|} \right) \times 100\% \quad (3.61)$$

จากสมการ (3.61) พบว่าค่าคิวตี้ไซเคิลแปรผันไปตามสัญญาณสัญญาณพาหุรูปคลื่นสามเหลี่ยมและ  
 สัญญาณอ้างอิงรูปคลื่นไซน์ เมื่อแทนค่าขนาดของสัญญาณสามเหลี่ยมทั้ง 4 สัญญาณจากสมการ  
 (3.16), (3.18), (3.30) และ (3.32) ลงในสมการ (3.61) จึงสามารถคำนวณค่าคิวตี้ไซเคิลของสัญญาณ  
 PWM แต่ละสัญญาณได้ดังนี้

$$D_{PWM1}(\%) = \frac{1}{2} \left( 1 + \frac{I_{B4} I_{ref}(t)}{I_{B2} I_{B3}} \right) \times 100\% \quad (3.62)$$

$$D_{PWM2}(\%) = \frac{1}{2} \left( 1 + \frac{I_{B4} I_{ref}(t)}{I_{B2} I_{B6}} \right) \times 100\% \quad (3.63)$$

$$D_{PWM3}(\%) = \frac{1}{2} \left( 1 + \frac{I_{B1} I_{B4} I_{ref}(t)}{I_{B2} I_{B7} I_{B9}} \right) \times 100\% \quad (3.64)$$

$$D_{PWM4}(\%) = \frac{1}{2} \left( 1 + \frac{I_{B1} I_{B4} I_{ref}(t)}{I_{B2} I_{B7} I_{B11}} \right) \times 100\% \quad (3.65)$$

อย่างไรก็ตามวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสโหมดกระแสที่เป็นวงจรหลักซึ่งเป็น  
 ส่วนหนึ่งของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ขึ้นนั้นยังคงได้รับผลกระทบจากกระแสออฟ  
 เซ็ต (Offset current) ทางด้านเอาต์พุต ซึ่งแนวทางในการแก้ไขปัญหาดังกล่าวสามารถทำได้โดยการ  
 ต่อตัวต้านทานลงกราวด์เพื่อแปลงจากสัญญาณกระแสให้กลายเป็นสัญญาณแรงดันจากนั้นนำไปต่อ  
 ร่วมกับตัวเก็บประจุแบบคัปปลิ่ง (Coupling capacitor) ที่ทำหน้าที่ป้องกันสัญญาณไฟฟ้า  
 กระแสตรง จากนั้นใช้อุปกรณ์ไอซีเบอร์ AD844 ในการแปลงสัญญาณแรงดันให้กลับไปเป็น  
 สัญญาณกระแส ในการมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาหุในวิทยานิพนธ์นี้  
 มีการเลือกย่านความถี่ของสัญญาณพาหุรูปคลื่นสามเหลี่ยมที่ใช้ในการมอดูเลตอยู่ในช่วงไม่เกิน  
 10kHz เพราะฉะนั้นผลกระทบจากตัวต้านทานและตัวเก็บประจุแฝงภายในตัวอุปกรณ์ไอซีเชิง  
 พาณิชยจึงไม่ส่งผล แต่ทว่าวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ขึ้นยังคงได้รับผลกระทบจาก  
 ความไม่เป็นอุดมคติของอุปกรณ์ไอซีเชิงพาณิชย์แต่ละตัว ซึ่งได้วิเคราะห์ในหัวข้อถัดไป

### 3.4 การวิเคราะห์กรณีไม่เป็นอุดมคติ

การวิเคราะห์ความไม่เป็นอุดมคติเป็นการวิเคราะห์ถึงปัญหาที่อาจส่งผลกระทบต่อการทำงานของวงจรมอดูเลตความกว้างพัลส์อันเนื่องมาจากความผิดพลาดในการส่งผ่านแรงดันหรือกระแสในวงจร OTA และ CFA ซึ่งเป็นโครงสร้างภายในของไอซีเบอร์ LM13700 และ AD844 จากหลักการการทำงานในช่วงเชิงเส้นและช่วงอิมิตัวของไอซีเบอร์ LM13700 ที่ได้อธิบายไว้ในหัวข้อที่ 3.1 เมื่ออุปกรณ์ทำงานในช่วงเชิงเส้นจะมีความผิดพลาดที่เกิดจากการส่งผ่านแรงดันอินพุตไปเป็นกระแสเอาต์พุต ( $\beta$ ) ซึ่งมีความสัมพันธ์ดังสมการ (3.66) ส่วนการทำงานในช่วงอิมิตัวมีความผิดพลาดการส่งผ่านกระแสไบแอสภายนอกไปเป็นกระแสเอาต์พุต ( $\alpha$ ) โดยมีความสัมพันธ์ดังสมการ (3.67)

$$I_o = \beta g_m (V_{in+} - V_{in-}) \quad (3.66)$$

$$I_o = \begin{cases} \alpha I_B & \text{if } V_{in+} - V_{in-} \gg 2V_T \\ -\alpha I_B & \text{if } V_{in+} - V_{in-} \ll -2V_T \end{cases} \quad (3.67)$$

กรณีความไม่เป็นอุดมคติของไอซีเบอร์ AD844 ซึ่งในการออกแบบมีการใช้งานอุปกรณ์ในการส่งผ่านกระแสอินพุตที่ขั้ว  $v_-$  ไปเป็นกระแสเอาต์พุตที่ขั้ว TZ ทำให้มีค่าความผิดพลาดการส่งผ่านกระแส ( $\varepsilon$ ) ฉะนั้นสามารถเขียนความสัมพันธ์ระหว่างกระแสอินพุตและเอาต์พุตได้ตามนี้

$$I_{TZ} = \varepsilon I_- \quad (3.68)$$

ถ้าไอซี AD844 ทำงานในช่วงอิมิตัว แรงดันที่ขั้ว TZ มีค่าประมาณแหล่งจ่ายแรงดันไฟเลี้ยง โดยมีค่าความผิดพลาดในการส่งผ่านแรงดันไฟเลี้ยงไปเป็นแรงดันเอาต์พุต ( $\gamma$ ) ฉะนั้นสามารถเขียนความสัมพันธ์ของแรงดันที่ขั้ว TZ ของไอซี AD844 ที่ทำงานในช่วงอิมิตัวได้ดังนี้

$$V_{TZ} \approx \begin{cases} \gamma V_{CC} & \text{if } I_- \geq 0 \\ \gamma V_{EE} & \text{if } I_- \leq 0 \end{cases} \quad (3.69)$$

#### 3.4.1 การวิเคราะห์กรณีไม่เป็นอุดมคติของวงจรถ้าเนดสัญญาณสามเหลี่ยม 4 เฟส

การวิเคราะห์ความไม่เป็นอุดมคติของวงจรถ้าเนดสัญญาณสามเหลี่ยม 4 เฟส สามารถวิเคราะห์ดังนี้ เริ่มต้นพิจารณาวงจรส่วนที่ 1 ในรูปที่ 3.4 วงจร Schmitt trigger-1 พบว่าแรงดันที่โหนด  $v_1$  มีค่าเป็น

$$V_1 \approx \begin{cases} \gamma_1 V_{CC}, & \text{if } I_{f1} \geq 0 \\ \gamma_1 V_{EE}, & \text{if } I_{f1} \leq 0 \end{cases} \quad (3.70)$$

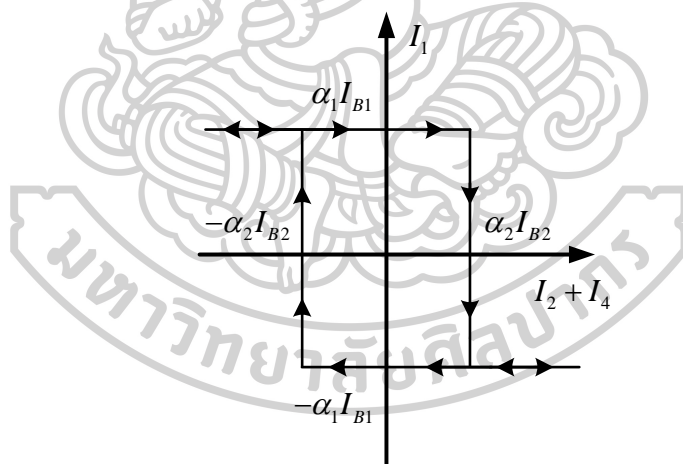
จากสมการ (3.70) เห็นได้ว่า  $v_i$  มีค่าประมาณแหล่งจ่ายแรงดันไฟเลี้ยงที่มีสัมประสิทธิ์ความผิดพลาดในการส่งผ่านแรงดัน ทำให้  $v_i$  มีค่าเบี่ยงเบนไปจากแรงดันไฟเลี้ยงมากยิ่งขึ้น อาจส่งผลต่อการทำงานในช่วงอิมพัลส์ของอุปกรณ์ LM13700 ทว่าการออกแบบแหล่งจ่ายแรงดันไฟเลี้ยงตามคุณสมบัติของไอซีเบอร์ AD844 ที่ได้กล่าวไว้ในข้อหัว 3.1.2 ได้ว่าพิกัดแรงดันไฟเลี้ยงที่ต่ำสุดคือ  $\pm 4.5V$  เพราะฉะนั้นค่า  $\gamma$  จึงไม่ส่งผลกระทบต่อการทำงานช่วงอิมพัลส์ของวงจร Schmitt trigger-1 ทำให้กระแสเอาต์พุตจาก LM13700-1/1 และ LM13700-1/2 ที่ทำงานในช่วงอิมพัลส์เป็นไปตามสมการนี้

$$I_1 = \begin{cases} \alpha_1 I_{B1}, & \text{if } I_{f1} \geq 0 \\ -\alpha_1 I_{B1}, & \text{if } I_{f1} \leq 0 \end{cases} \quad (3.71)$$

และ

$$I_2 = \begin{cases} -\alpha_2 I_{B2}, & \text{if } I_{f1} \geq 0 \\ \alpha_2 I_{B2}, & \text{if } I_{f1} \leq 0 \end{cases} \quad (3.72)$$

เพราะฉะนั้น กราฟคุณลักษณะของวงจร Schmitt trigger-1 จึงเป็นไปตามรูปที่ 3.12 เมื่อกระแสขีดเริ่มด้านสูงและด้านต่ำของวงจร Schmitt trigger-1 เท่ากับ  $\alpha_2 I_{B2}$  และ  $-\alpha_2 I_{B2}$  ตามลำดับ



รูปที่ 3.12 กราฟคุณลักษณะของวงจร Schmitt trigger-1 ในกรณีไม่เป็นอุดมคติ

วงจร Integrator-1 ที่ใช้การทำงานของ LM13700 ในช่วงเชิงเส้น ทำให้ได้กระแสเอาต์พุตจาก LM13700-2/1, LM13700-2/2, LM13700-3/1 และ LM13700-3/2 ดังนี้

$$I_{\text{int1}} = \beta_3 g_{m3} V_{C1}, \quad (3.73)$$

$$I_4 = -\beta_4 g_{m4} V_{C1}, \quad (3.74)$$

$$I_5 = -\beta_5 g_{m5} V_{C1} \quad (3.75)$$

และ

$$I_{ti2} = -\beta_6 g_{m6} V_{C1} \quad (3.76)$$

เมื่อพิจารณาช่วงที่  $|I_4| = |I_2|$  ทำให้สามารถคำนวณค่าของ  $|V_{C1}|$  ได้ดังนี้

$$\beta_4 \frac{I_{B4}}{2V_T} |V_{C1}| = \alpha_2 I_{B2}$$

$$|V_{C1}| = \frac{2\alpha_2 V_T I_{B2}}{\beta_4 I_{B4}} \quad (3.77)$$

เมื่อแทนสมการ (3.77) ลงในสมการ (3.73), (3.75) และ (3.76) ทำให้ขนาดของ  $I_{ti1}$ ,  $I_5$  และ  $I_{ti2}$  หาค่าได้ดังนี้

$$|I_{ti1}| = \frac{\alpha_2 \beta_3 I_{B2} I_{B3}}{\beta_4 I_{B4}} \quad (3.78)$$

$$|I_5| = \frac{\alpha_2 \beta_5 I_{B2} I_{B5}}{\beta_4 I_{B4}} \quad (3.79)$$

และ

$$|I_{ti2}| = \frac{\alpha_2 \beta_6 I_{B2} I_{B6}}{\beta_4 I_{B4}} \quad (3.80)$$

เมื่อ AD844-2 ของวงจร Integrator-1 รัปอินพุต  $I_1$  มาจากวงจร Schmitt trigger-1 ซึ่งเกิดค่าความผิดพลาดในการส่งผ่านกระแสของไอซี AD844 ส่งผลให้  $i_{C1}$  มีค่าเท่ากับ  $\varepsilon_1 I_1$  ดังนั้นจึงสามารถคำนวณหาคาบและความถี่ของสัญญาณเอาต์พุต ได้จากความสัมพันธ์กระแสและแรงดันของ  $C_1$  ในรูปที่ 3.6 และสมการ (3.19) ซึ่งแสดงดังนี้

$$T = \frac{8\alpha_2 V_T I_{B2} C_1}{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4}} \quad (3.81)$$

และ

$$f = \frac{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4}}{8\alpha_2 V_T I_{B2} C_1} \quad (3.82)$$

จากผลกระทบจากความไม่เป็นอุดมคติทำให้ความถี่ของสัญญาณสามเหลี่ยมในสมการ (3.82) เบี่ยงเบนไปจากกรณีอุดมคติเนื่องได้รับผลกระทบจากค่า  $\alpha$ ,  $\beta$  และ  $\varepsilon$

การวิเคราะห์ความไม่เป็นอุดมคติของวงจรส่วนที่ 2 ในรูปที่ 3.4 พิจารณาวงจร Schmitt trigger-2 ได้ว่าแรงดันที่โหนด  $V_2$  มีค่าเป็น

$$V_2 \approx \begin{cases} \gamma_2 V_{CC}, & \text{if } I_{f2} \geq 0 \\ \gamma_2 V_{EE}, & \text{if } I_{f2} \leq 0 \end{cases} \quad (3.83)$$

ดังนั้นจึงทำให้กระแสเอาต์พุตของ LM13700-4/1 และ LM13700-4/2 เป็นดังนี้

$$I_7 = \begin{cases} \alpha_7 I_{B7}, & \text{if } I_{f2} \geq 0 \\ -\alpha_7 I_{B7}, & \text{if } I_{f2} \leq 0 \end{cases} \quad (3.84)$$

และ

$$I_8 = \begin{cases} -\alpha_8 I_{B8}, & \text{if } I_{f2} \geq 0 \\ \alpha_8 I_{B8}, & \text{if } I_{f2} \leq 0 \end{cases} \quad (3.85)$$

กราฟแสดงคุณลักษณะของวงจรถึง Schmitt trigger-2 แสดงดังรูปที่ 3.13 เมื่อกระแสซิดเริ่มด้านสูงและด้านต่ำของวงจรถึง Schmitt-trigger-2 มีค่าเท่ากับ  $\varepsilon_8 I_8$  และ  $-\varepsilon_8 I_8$  ตามลำดับ

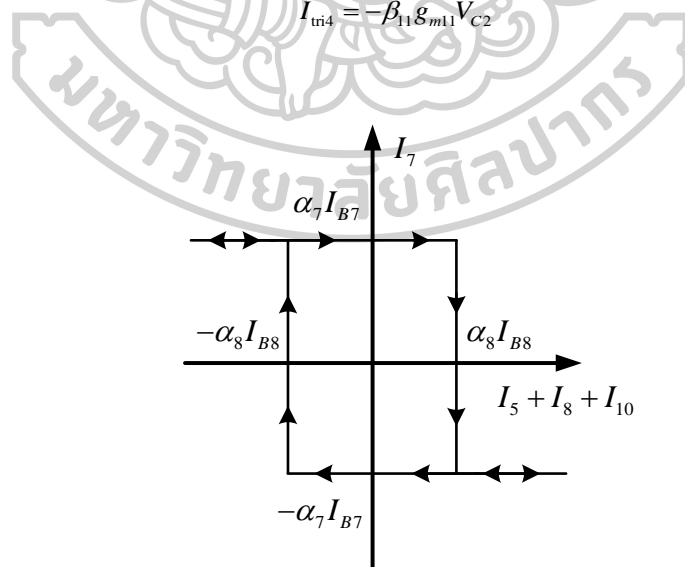
ถัดมาส่วนของวงจรถึง Integrator-2 มีกระแสเอาต์พุตจาก LM13700-5/1, LM13700-5/2 และ LM13700-6/1 ที่ทำงานในช่วงเชิงเส้น ดังนี้

$$I_{ui3} = \beta_9 g_{m9} V_{C2}, \quad (3.86)$$

$$I_{10} = -\beta_{10} g_{m10} V_{C2} \quad (3.87)$$

และ

$$I_{ui4} = -\beta_{11} g_{m11} V_{C2} \quad (3.88)$$



รูปที่ 3.13 กราฟคุณลักษณะของวงจรถึง Schmitt trigger-2 ในกรณีไม่เป็นอุดมคติ

เมื่อกระแสเอาต์พุตของ AD844-4 มีค่าเท่ากับ  $\varepsilon_7 I_7$  ทำให้  $i_{C1} = \varepsilon_7 I_7$  ดังนั้นสามารถหาค่าของ  $|V_{C2}|$  ได้จากความสัมพันธ์กระแสและแรงดันจากตัวเก็บประจุในรูปที่ 3.6 และสมการ (3.28) โดยที่วงจร ส่วนที่ 2 มีคาบของสัญญาณเอาต์พุตดังสมการ (3.80)

$$|V_{C2}| = \frac{2\varepsilon_7 \alpha_2 V_T I_{B2} I_{B7} C_1}{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4} C_2} \quad (3.89)$$

จากนั้นแทนค่าสมการ (3.89) ลงในสมการ (3.86), (3.87) และ (3.88) จากนั้นกำหนดค่าให้  $C_1 = C_2 = C$  จึงได้ขนาดของ  $I_{\text{tri}3}$ ,  $I_{10}$  และ  $I_{\text{tri}4}$  ดังนี้

$$|I_{\text{tri}3}| = \frac{\varepsilon_7 \alpha_2 \beta_9 I_{B2} I_{B7} I_{B9}}{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4}} \quad (3.90)$$

$$|I_{10}| = \frac{\varepsilon_7 \alpha_2 \beta_{10} I_{B2} I_{B7} I_{B10}}{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4}} \quad (3.91)$$

และ

$$|I_{\text{tri}4}| = \frac{\varepsilon_7 \alpha_2 \beta_{11} I_{B2} I_{B7} I_{B11}}{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4}} \quad (3.92)$$

ขนาดของ  $I_{\text{tri}1}$  และ  $I_{\text{tri}2}$  ในสมการ (3.78) และ (3.80) ที่ได้รับผลกระทบจากค่า  $\alpha$  และ  $\beta$  ส่งผลให้มีความผิดพลาดไปจากทฤษฎีในอุดมคติ ส่วนขนาดของ  $I_{\text{tri}3}$  และ  $I_{\text{tri}4}$  ในสมการ (3.80) และ (3.92) ได้รับผลกระทบจากค่า  $\alpha$ ,  $\beta$  และ  $\varepsilon$  เห็นได้ว่า  $I_{\text{tri}3}$  และ  $I_{\text{tri}4}$  ได้รับผลกระทบจากความไม่เป็นอุดมคติมากกว่า  $I_{\text{tri}1}$  และ  $I_{\text{tri}2}$  เนื่องจากการส่งผ่านสัญญาณจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส ในส่วนที่ 1 ไปยังส่วนที่ 2

จากความสัมพันธ์ความต่างเฟสของสัญญาณสามเหลี่ยมนั้นขึ้นอยู่กับสัญญาณ  $I_5$ ,  $I_8$  และ  $I_{10}$  ที่ได้วิเคราะห์ไว้ในหัวข้อที่ 3.1.3 เมื่อขนาดของ  $I_5$ ,  $I_8$  และ  $I_{10}$  ได้รับผลกระทบต่อความไม่เป็นอุดมคติดังสมการ (3.79), (3.85) และ (3.91) เพราะฉะนั้นจึงเขียนสมการความสัมพันธ์ความต่างเฟสระหว่าง  $I_{\text{tri}3}$  กับ  $I_{\text{tri}1}$  และ  $I_{\text{tri}4}$  กับ  $I_{\text{tri}2}$  ในกรณีไม่เป็นอุดมคติได้ดังนี้

$$\theta_{\frac{I_{\text{tri}3}}{I_{\text{tri}1}}} = \theta_{\frac{I_{\text{tri}4}}{I_{\text{tri}2}}} = 90^\circ - \left[ \frac{\alpha_8 I_{B8} - \left( \frac{\varepsilon_7 \alpha_2 \beta_{10} \cdot I_{B2} I_{B7} I_{B10}}{\varepsilon_1 \alpha_1 \beta_4 \cdot I_{B1} I_{B4}} \right) \times 90^\circ}{\frac{\alpha_2 \beta_5 \cdot I_{B2} I_{B5}}{\beta_4 \cdot I_{B4}}} \right] \quad (3.93)$$

ส่วนความต่างเฟสระหว่าง  $I_{\text{tri}1}$  กับ  $I_{\text{tri}4}$  และ  $I_{\text{tri}3}$  กับ  $I_{\text{tri}2}$  เป็นไปตามสมการนี้



$$\theta_{\frac{I_{m1}}{I_{m4}}} = 180^\circ - \theta_{\frac{I_{m3}}{I_{m1}}} = 90^\circ + \left[ \frac{\alpha_8 I_{B8} - \left( \frac{\varepsilon_7 \alpha_2 \beta_{10} \cdot I_{B2} I_{B7} I_{B10}}{\varepsilon_1 \alpha_1 \beta_4 \cdot I_{B1} I_{B4}} \right) \times 90^\circ}{\frac{\alpha_2 \beta_5 \cdot I_{B2} I_{B5}}{\beta_4 \cdot I_{B4}}} \right] \quad (3.94)$$

$$\theta_{\frac{I_{m3}}{I_{m2}}} = 180^\circ + \theta_{\frac{I_{m3}}{I_{m1}}} = 270^\circ - \left[ \frac{\alpha_8 I_{B8} - \left( \frac{\varepsilon_7 \alpha_2 \beta_{10} \cdot I_{B2} I_{B7} I_{B10}}{\varepsilon_1 \alpha_1 \beta_4 \cdot I_{B1} I_{B4}} \right) \times 90^\circ}{\frac{\alpha_2 \beta_5 \cdot I_{B2} I_{B5}}{\beta_4 \cdot I_{B4}}} \right] \quad (3.95)$$

### 3.4.2 การวิเคราะห์กรณีไม่เป็นอุดมคติของวงจรเปรียบเทียบสัญญาณ

วงจรเปรียบเทียบในรูปที่ 3.10 ซึ่งใช้หลักการการทำงานในช่วงอิมิตัวของไอซีเบอร์ AD844 และ LM13700 ซึ่งได้อธิบายไว้ในหัวข้อที่ 3.2 ดังนั้นแรงดันที่โหนด  $V_5$ ,  $V_6$ ,  $V_7$  และ  $V_8$  จึงมีค่าดังนี้

$$V_5 \approx \begin{cases} \gamma_5 V_{CC}, & \text{if } I_{f5} \geq 0, \text{ when } I_{ref} \geq I_{tri1}, \\ \gamma_5 V_{EE}, & \text{if } I_{f5} \leq 0, \text{ when } I_{ref} \leq I_{tri1}, \end{cases} \quad (3.96)$$

$$V_6 \approx \begin{cases} \gamma_6 V_{CC}, & \text{if } I_{f6} \geq 0, \text{ when } I_{ref} \geq I_{tri2}, \\ \gamma_6 V_{EE}, & \text{if } I_{f6} \leq 0, \text{ when } I_{ref} \leq I_{tri2}, \end{cases} \quad (3.97)$$

$$V_7 \approx \begin{cases} \gamma_7 V_{CC}, & \text{if } I_{f7} \geq 0, \text{ when } I_{ref} \geq I_{tri3}, \\ \gamma_7 V_{EE}, & \text{if } I_{f7} \leq 0, \text{ when } I_{ref} \leq I_{tri3}, \end{cases} \quad (3.98)$$

และ

$$V_8 \approx \begin{cases} \gamma_8 V_{CC}, & \text{if } I_{f8} \geq 0, \text{ when } I_{ref} \leq I_{tri4}, \\ \gamma_8 V_{EE}, & \text{if } I_{f8} \leq 0, \text{ when } I_{ref} \geq I_{tri4}, \end{cases} \quad (3.99)$$

เมื่อค่า  $\gamma$  ไม่ส่งผลกระทบต่อการทำงานในช่วงอิมิตัวของไอซี LM13700 ดังที่ได้อธิบายไว้ในหัวข้อที่ 3.4.1 ดังนั้นกระแสเอาต์พุตของ LM13700-6/2, LM13700-7/1, LM13700-7/2 และ LM13700-8/1 แสดงได้ดังสมการเหล่านี้

$$I_{PWM1} = \begin{cases} \alpha_{12} I_{B12}, & \text{if } I_{f5} \geq 0, \text{ when } I_{tri1} \leq I_{ref}, \\ -\alpha_{12} I_{B12}, & \text{if } I_{f5} \leq 0, \text{ when } I_{tri1} \geq I_{ref}, \end{cases} \quad (3.100)$$

$$I_{PWM2} = \begin{cases} \alpha_{13} I_{B13}, & \text{if } I_{f6} \geq 0, \text{ when } I_{tri2} \leq I_{ref}, \\ -\alpha_{13} I_{B13}, & \text{if } I_{f6} \leq 0, \text{ when } I_{tri2} \geq I_{ref}, \end{cases} \quad (3.101)$$

$$I_{PWM3} = \begin{cases} \alpha_{14} I_{B14}, & \text{if } I_{f7} \geq 0, \text{ when } I_{tri3} \leq I_{ref}, \\ -\alpha_{14} I_{B14}, & \text{if } I_{f7} \leq 0, \text{ when } I_{tri3} \geq I_{ref}, \end{cases} \quad (3.102)$$

และ

$$I_{PWM4} = \begin{cases} \alpha_{15} I_{B15}, & \text{if } I_{f8} \geq 0, \text{ when } I_{tri4} \leq I_{ref} \\ -\alpha_{15} I_{B15}, & \text{if } I_{f8} \leq 0, \text{ when } I_{tri4} \geq I_{ref} \end{cases} \quad (3.103)$$

ดังนั้นเมื่อนำกระแสในสมการ (3.100), (3.101), (3.102) และ (3.103) มารวมกันและกำหนดให้  $I_{B12} = I_{B13} = I_{B14} = I_{B15} = I_{SET}$  ทำให้สามารถคำนวณขนาดของสัญญาณ PS-PWM ได้ดังนี้

$$|I_{PS-PWM}| = (\alpha_{12} + \alpha_{13} + \alpha_{14} + \alpha_{15}) I_{SET} \quad (3.104)$$

จากสมการ (3.98) พบว่าค่า  $\alpha$  ที่เกิดจากความไม่เป็นอุดมคติของไอซี LM13700 ในช่วงอิมิตัว ซึ่งเป็นค่าที่คลาดเคลื่อนไปจากหนึ่ง ส่งผลกระทบต่อขนาดของสัญญาณ PS-PWM ทำให้ผลการทดสอบในทางปฏิบัติมีความคลาดเคลื่อนไปจากทฤษฎีในอุดมคติในสมการ (3.46)

### 3.4.3 การวิเคราะห์ค่าดีวีไอที่เกิดขึ้นของการมอดูเลตความกว้างพัลส์ในกรณีไม่เป็นอุดมคติ

เนื่องจากค่าดีวีไอที่เกิดขึ้นที่วิเคราะห์ไว้ในหัวข้อที่ 3.3 มีความสัมพันธ์กับขนาดของสัญญาณพาสสามเหลี่ยม ดังนั้นค่าดีวีไอที่เกิดขึ้นจึงได้รับผลกระทบจากความไม่เป็นอุดมคติของสัญญาณสามเหลี่ยม ส่งผลให้สมการ (3.62), (3.63), (3.64) และ (3.65) เปลี่ยนเป็นดังนี้

$$D_{PWM1} (\%) = \frac{1}{2} \left( 1 + \frac{\beta_4 I_{B4} I_{ref} (t)}{\alpha_2 \beta_3 I_{B2} I_{B3}} \right) \times 100\% \quad (3.105)$$

$$D_{PWM2} (\%) = \frac{1}{2} \left( 1 + \frac{\beta_4 I_{B4} I_{ref} (t)}{\alpha_2 \beta_6 I_{B2} I_{B6}} \right) \times 100\% \quad (3.106)$$

$$D_{PWM3} (\%) = \frac{1}{2} \left( 1 + \frac{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4} I_{ref} (t)}{\varepsilon_7 \alpha_2 \beta_9 I_{B2} I_{B7} I_{B9}} \right) \times 100\% \quad (3.107)$$

$$D_{PWM4} (\%) = \frac{1}{2} \left( 1 + \frac{\varepsilon_1 \alpha_1 \beta_4 I_{B1} I_{B4} I_{ref} (t)}{\varepsilon_7 \alpha_2 \beta_{11} I_{B2} I_{B7} I_{B11}} \right) \times 100\% \quad (3.108)$$

จากสมการ (3.105) และ (3.106) เห็นได้ว่าค่า  $\alpha$  และ  $\beta$  ส่งผลทำให้ค่าดีวีไอที่เกิดขึ้นของสัญญาณ PWM1 และ PWM2 เบี่ยงเบนไปจากกรณีอุดมคติที่วิเคราะห์ไว้ในสมการ (3.62) และ (3.63) ส่วนในสมการ (3.107) และ (3.108) นั้นมีค่า  $\alpha$ ,  $\beta$  และ  $\varepsilon$  ที่ส่งผลให้ค่าดีวีไอที่เกิดขึ้นของสัญญาณ PWM3 และ PWM4 เบี่ยงเบนไปจาก สมการ (3.64) และ (3.65)

## บทที่ 4

### การทดลองและวิเคราะห์ผลการทดลอง

หัวข้อนี้ได้แสดงการทดสอบคุณสมบัติและสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้ใน โหมคระแสดด้วย ไอซีเชิงพาดิ ชัยตามที่ได้สังเคราะห์ ออกแบบและวิเคราะห์ไว้ในบทที่ 3 สำหรับการมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้เพื่อให้ได้สัญญาณเอาต์พุตที่สมบูรณ์ดังทฤษฎีที่ได้กล่าวไว้ในหัวข้อที่ 2.2.2 นั้น จำเป็นต้องกำหนดสัญญาณพาห้รูปคลื่นสามเหลี่ยมให้มีขนาดเท่ากันทั้ง 4 สัญญาณ และมีความต่างเฟส 90 องศา ดังนั้นในวิทยานิพนธ์เล่มนี้จึงออกแบบสัญญาณพาห้รูปคลื่นสามเหลี่ยมให้มีขนาดเท่ากับ  $100\mu A_{peak}$  และความถี่ประมาณ  $1kHz$  จำนวน 4 สัญญาณ มอดูเลตกับสัญญาณอ้างอิงรูปคลื่นไซน์ที่มีขนาดเท่ากับ  $62.5\mu A_{peak}$  และความถี่เท่ากับ  $50Hz$  ซึ่งความถี่ของสัญญาณอ้างอิงรูปคลื่นไซน์เป็นความถี่หลักมูลของสัญญาณเอาต์พุตที่ได้จากการมอดูเลตความกว้างพัลส์นี้ ดังนั้นทำให้ได้อัตรามอดูเลตด้านขนาด ( $m_a$ ) เท่ากับ 0.625 ซึ่งอยู่ในช่วงเชิงเส้นและอัตรามอดูเลตด้านความถี่ ( $m_f$ ) เท่ากับ 20 ซึ่งเป็นช่วงที่ไม่สูงมากและง่ายต่อการควบคุม โดยค่า  $m_a$  และ  $m_f$  ที่ออกแบบมานั้นคำนวณได้จากสมการ (2.2) และ (2.3) ตามลำดับ เพื่อให้การมอดูเลตเป็นไปตามค่าที่ได้ออกแบบจึงกำหนดค่าพารามิเตอร์ให้กับวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ดังตารางที่ 4.1 เมื่อนำค่าพารามิเตอร์ในตารางที่ 4.1 ไปคำนวณตามทฤษฎีของวงจรมอดูเลตสัญญาณสามเหลี่ยม 4 เฟส ที่ได้วิเคราะห์ไว้ในหัวข้อที่ 3.1.3 ได้ว่าขนาดของสัญญาณสามเหลี่ยมที่นำมาใช้เป็นสัญญาณพาห้สำหรับการมอดูเลตความกว้างพัลส์ที่คำนวณได้จากสมการ (3.16), (3.18), (3.30) และ (3.32) มีค่าเท่ากับ  $100\mu A$  ส่วนความถี่ของสัญญาณสามเหลี่ยมมีค่าเท่ากับ  $1.01kHz$  ที่คำนวณได้จากสมการ (3.21) ความต่างเฟสของสัญญาณสามเหลี่ยมที่คำนวณตามสมการ (3.33), (3.34) และ (3.35) มีค่าเท่ากับ 88.3 องศา 91.7 องศา และ 268.3 หรือ -91.7 องศา ตามลำดับ ซึ่งค่าที่ได้จากการคำนวณตามทฤษฎีสอดคล้องกับค่าที่ได้ออกแบบไว้ในขั้นต้น ดังนั้นจึงแบ่งวิธีการทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์เป็นดังนี้

- การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ด้วยการจำลองผ่านโปรแกรม PSpice
- การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ในทางปฏิบัติ

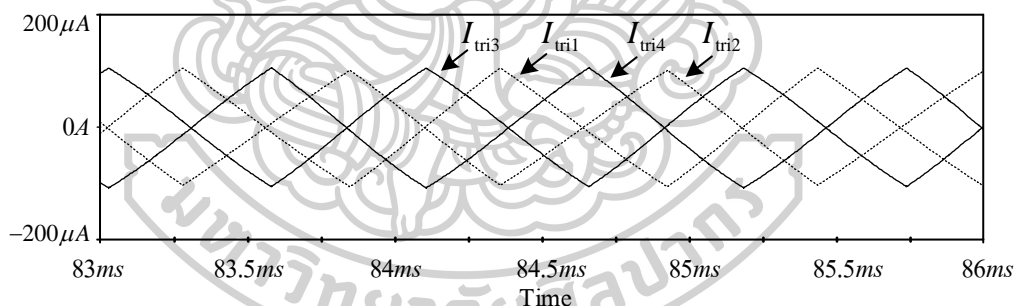
ตารางที่ 4.1 พารามิเตอร์ของวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้

พารามิเตอร์	ค่า
$V_{CC}$	+9V
$V_{EE}$	-9V
$C_1$ และ $C_2$	$1\mu F$
$I_{B2}$	$10\mu A$
$I_{B4}$ และ $I_{B8}$	$30\mu A$
$I_{B10}$	$40\mu A$
$I_{B1}$	$70\mu A$
$I_{B7}$	$100\mu A$
$I_{B5}$	$150\mu A$
$I_{B12}$ , $I_{B13}$ , $I_{B14}$ และ $I_{B15}$	$200\mu A$
$I_{B9}$ และ $I_{B11}$	$210\mu A$
$I_{B3}$ และ $I_{B6}$	$300\mu A$
$I_{ref}$	$62.5\mu A_{peak}$

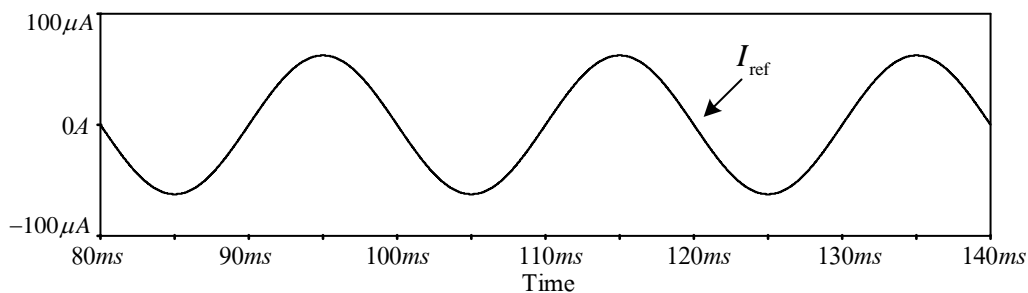
#### 4.1 การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ด้วยการจำลองผ่านโปรแกรม PSpice

ในการทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ด้วยการจำลองได้ทำการต่อวงจรสังเคราะห์และออกแบบไว้ในบทที่ 3 โดยใช้ค่าพารามิเตอร์ดังตารางที่ 4.1 อันดับแรกทดสอบวัดสัญญาณเอาต์พุตจากวงจรกำเนิดสัญญาณสามเหลี่ยมหลายเฟส ซึ่งได้รูปคลื่นสัญญาณดังแสดงในรูปที่ 4.1 โดยสัญญาณสามเหลี่ยมมีความถี่ประมาณ  $935\text{Hz}$  มีความคลาดเคลื่อนไปจากทฤษฎี 7.43% ส่วนขนาดของสัญญาณสามเหลี่ยมทั้ง 4 สัญญาณ ที่วัดได้มีค่าดังนี้  $|I_{\text{tri1}}| = 103.9\mu A_{peak}$ ,  $|I_{\text{tri2}}| = 105.4\mu A_{peak}$ ,  $|I_{\text{tri3}}| = 106\mu A_{peak}$  และ  $|I_{\text{tri4}}| = 105.7\mu A_{peak}$  ซึ่งมีความคลาดเคลื่อนไปจากทฤษฎีที่วิเคราะห์ไว้เท่ากับ 3.9%, 5.4%, 6% และ 5.7% ตามลำดับ ความต่างเฟสระหว่าง  $I_{\text{tri3}}$  กับ  $I_{\text{tri1}}$  และ  $I_{\text{tri4}}$  กับ  $I_{\text{tri2}}$  มีค่าประมาณ 87.5 องศา และ 89.2 องศา ซึ่งเบี่ยงเบนไปจากสมการ (3.33) 0.91% และ 1.02% ตามลำดับ ความต่างเฟสระหว่าง  $I_{\text{tri1}}$  กับ  $I_{\text{tri4}}$  และ  $I_{\text{tri3}}$  กับ  $I_{\text{tri2}}$  มีค่าประมาณ 92.5 องศา และ 270.5 หรือ -89.5 องศา ซึ่งเบี่ยงเบนไปจากสมการ (3.34) และ (3.35) 0.87% และ 0.82% ตามลำดับ จากการทดสอบวัดสัญญาณเอาต์พุตจากวงจร

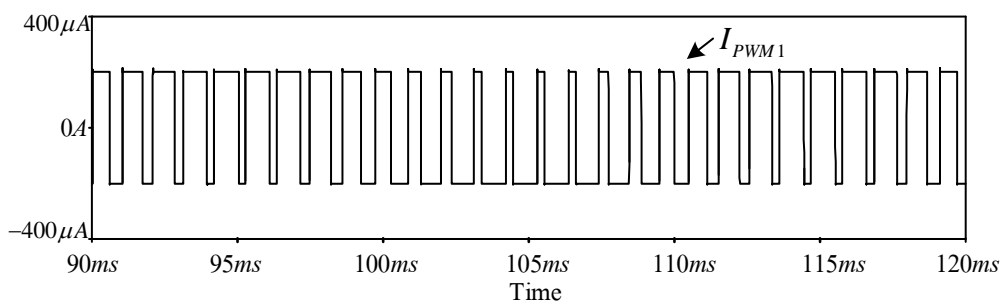
กำเนิดสัญญาณสามเหลี่ยม 4 เฟส พบว่าวงจรสามารถให้สัญญาณพาห้รูปคลื่นสามเหลี่ยมได้ตรงตามค่าที่ได้ออกแบบไว้ ซึ่งสัญญาณเอาต์พุตที่ได้มีความผิดพลาดไปจากทฤษฎีอยู่ในเกณฑ์ที่ยอมรับได้ ถัดมาทดสอบวัดสัญญาณเอาต์พุตจากวงจรเปรียบเทียบกับสัญญาณ เมื่อได้รับสัญญาณพาห้รูปคลื่นสามเหลี่ยมจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสและสัญญาณอ้างอิงดังรูปที่ 4.2 จึงเกิดการเปรียบเทียบระหว่างสัญญาณพาห้และสัญญาณอ้างอิงตามหลักการที่ได้อธิบายไว้ในหัวข้อที่ 3.2 ทำให้ได้สัญญาณ เมื่อวัดสัญญาณเอาต์พุตจากวงจรเปรียบเทียบกับสัญญาณได้สัญญาณ PWM ทั้งหมด 4 สัญญาณ แสดงให้เห็นในรูปที่ 4.3 (ก) - 4.3 (ง) ซึ่งแต่ละสัญญาณมีขนาดเท่ากันคือ  $202.4\mu A_{peak}$  ซึ่งคลาดเคลื่อนไปจากทฤษฎี 1.2% จากนั้นรวมสัญญาณ PWM ทั้ง 4 สัญญาณ โดยการนำขั้วเอาต์พุตทั้งหมดของวงจรเปรียบเทียบกับสัญญาณเชื่อมต่อกันเพื่อทดสอบสัญญาณ PS-PWM ตามทฤษฎีที่ได้กล่าวไว้ เมื่อวัดสัญญาณเอาต์พุตโดยใช้ตัวต้านทานขนาด  $10k\Omega$  เป็นโหลด จึงได้สัญญาณ PS-PWM แสดงดังรูปที่ 4.4 โดยที่ขนาดของสัญญาณ PS-PWM มีค่าเท่ากับ  $806.7\mu A_{peak}$  เมื่อปรับค่า  $I_{SET} = 200\mu A$  ซึ่งเบี่ยงเบนไปจากทฤษฎีเพียง 0.84% และมีความถี่หลักมูล (Fundamental frequency) เท่ากับ  $50Hz$



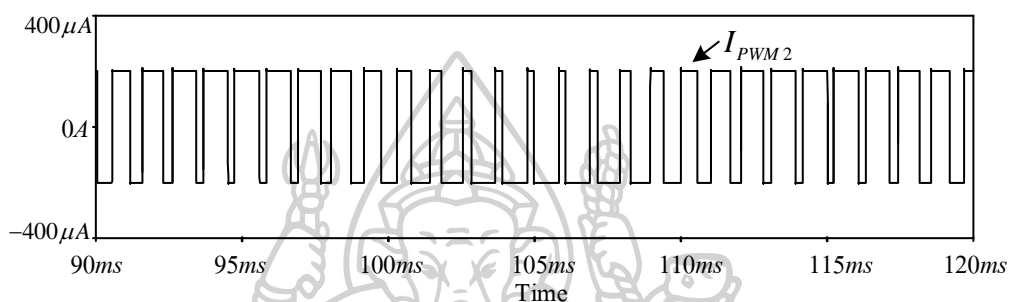
รูปที่ 4.1 รูปคลื่นสัญญาณกระแสเอาต์พุตจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส โหมดกระแส



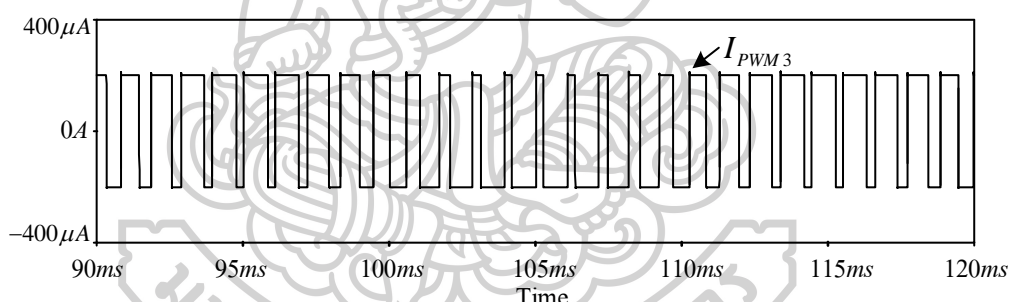
รูปที่ 4.2 รูปคลื่นสัญญาณกระแสอ้างอิงรูปคลื่นไซน์



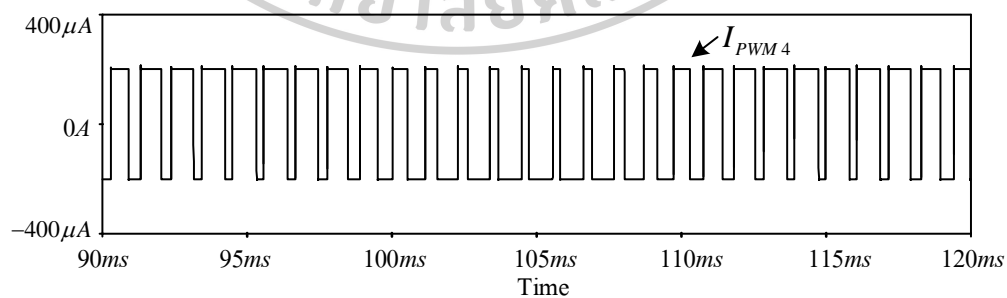
(ก)



(ข)



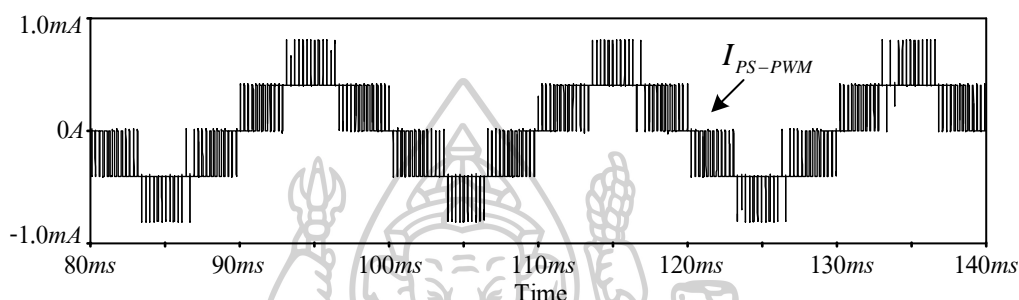
(ค)



(ง)

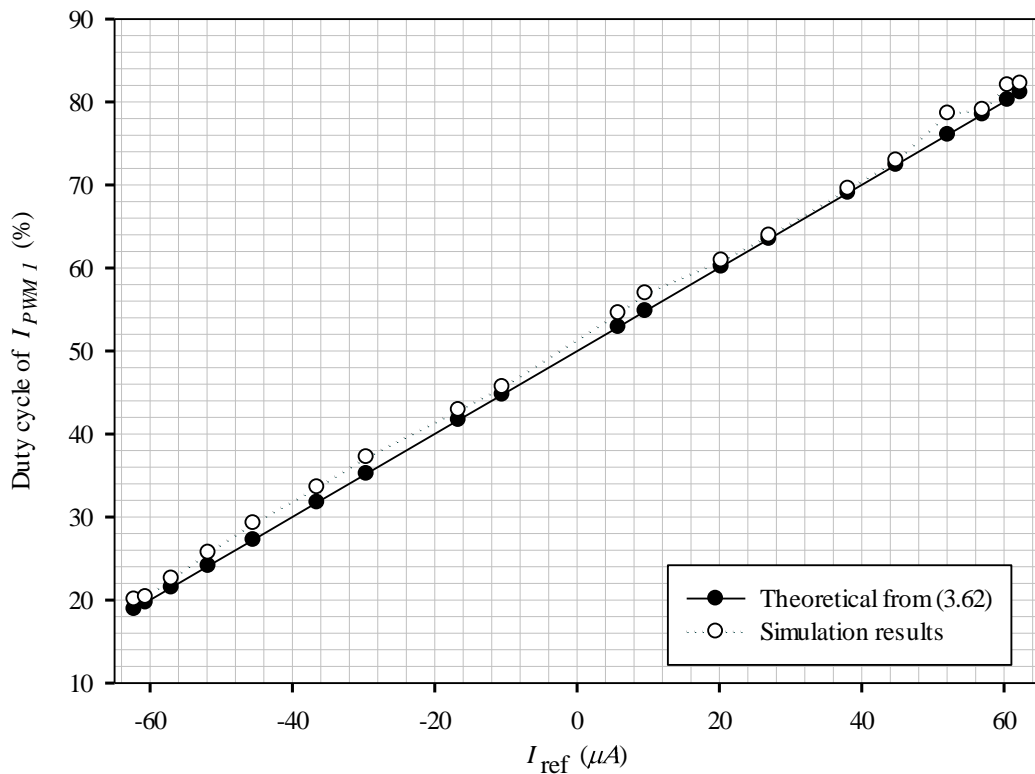
รูปที่ 4.3 รูปคลื่นสัญญาณของ (ก)  $I_{PWM1}$ , (ข)  $I_{PWM2}$ , (ค)  $I_{PWM3}$  และ (ง)  $I_{PWM4}$  จากวงจร  
เปรียบเทียบสัญญาณ โหมดกระแส

จากผลการจำลองของวงจรมอดูลความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห้ใน โหมดกระแสด้วยไอซีเชิงพาณิชย์ เมื่อกำหนดค่าพารามิเตอร์ให้กับวงจร พบว่าอัตรามอดูลด้าน ขนาดและอัตรามอดูลด้านความถี่มีความคลาดเคลื่อนไปจากค่าที่ออกแบบสูงสุด 5.66% และ 6.5% ตามลำดับ ซึ่งวงจรมอดูลความกว้างพัลส์ที่ได้ออกแบบสามารถให้ผลลัพธ์ตรงตามทฤษฎีที่ ได้คาดการณ์ไว้

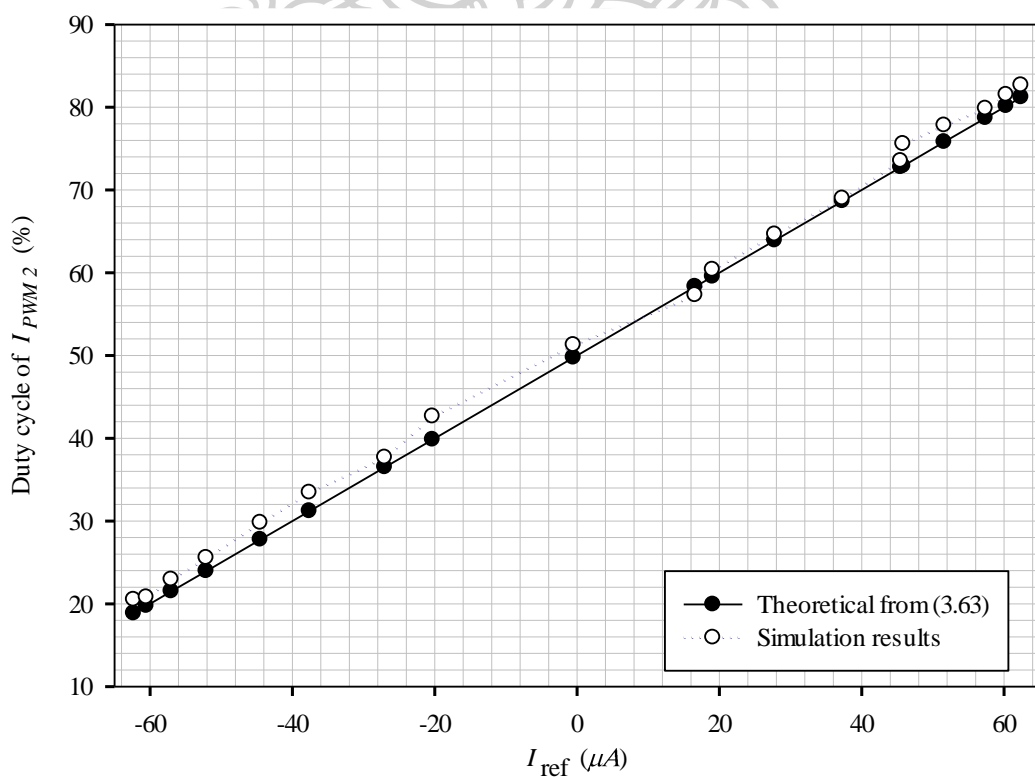


รูปที่ 4.4 รูปคลื่นสัญญาณกระแส PS-PWM

การทดสอบการเปลี่ยนแปลงค่าตัวชี้วัดของ  $I_{PWM1}$ ,  $I_{PWM2}$ ,  $I_{PWM3}$  และ  $I_{PWM4}$  ในการ จำลองเปรียบเทียบกับทฤษฎีที่วิเคราะห์ไว้ในหัวข้อที่ 3.3 แสดงให้เห็นดังกราฟในรูปที่ 4.5-4.8 ตามลำดับ ซึ่งค่าตัวชี้วัดที่วัดได้ในผลการจำลองเป็นไปในทิศทางเดียวกันกับค่าที่คำนวณได้จาก ทฤษฎีในสมการ (3.61) – (3.64) โดยมีความผิดพลาดสูงสุดเท่ากับ 10.46% ในรูปที่ 4.9 แสดงการ ควบคุมขนาดของสัญญาณ PS-PWM ด้วยการปรับค่า  $I_{SET}$  ได้ตั้งแต่ 0 – 2000  $\mu A$  ซึ่งวงจรมอดูล ความกว้างพัลส์ที่ออกแบบสามารถปรับขนาดของสัญญาณเอาต์พุตได้อย่างเป็นเชิงเส้นและให้ ค่าสูงสุดประมาณ  $8mA_{peak}$  โดยมีความคลาดเคลื่อนไปจากทฤษฎีสูงสุดเท่ากับ 3.75% เมื่อพิจารณา จากกราฟดังรูปที่ 4.9 ถ้าหากปรับค่า  $I_{SET}$  เกินระดับ 2000  $\mu A$  ทำให้ผลการจำลองเริ่มเบี่ยงเบนไป จากทฤษฎีมากขึ้น สามารถอนุมานได้ว่าระดับกระแสไบแอสเริ่มเข้าใกล้ขีดจำกัดของอุปกรณ์ การ เปลี่ยนแปลงของอุณหภูมิที่ส่งผลกระทบต่อขนาดของสัญญาณ PS-PWM แสดงให้ดังรูปที่ 4.10 โดยทดสอบที่อุณหภูมิ 0 – 100 องศาเซลเซียส จากผลการจำลองพบว่าขนาดของสัญญาณ PS-PWM มีการเบี่ยงเบนในอัตราคงที่ ซึ่งมีค่าสูงสุดเพียง 0.11% ที่อุณหภูมิ 100 องศาเซลเซียส เพราะฉะนั้น สามารถสรุปได้ว่าขนาดของสัญญาณเอาต์พุตของวงจรมอดูลความกว้างพัลส์ไม่ขึ้นอยู่กับ อุณหภูมิโดยมีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ในสมการ (3.46) ค่าความผิดพลาดทั้งหมด ในการจำลองเกิดจากผลกระทบในความไม่เป็นอุดมคติ ซึ่งเป็นไปตามการวิเคราะห์ในหัวข้อที่ 3.4

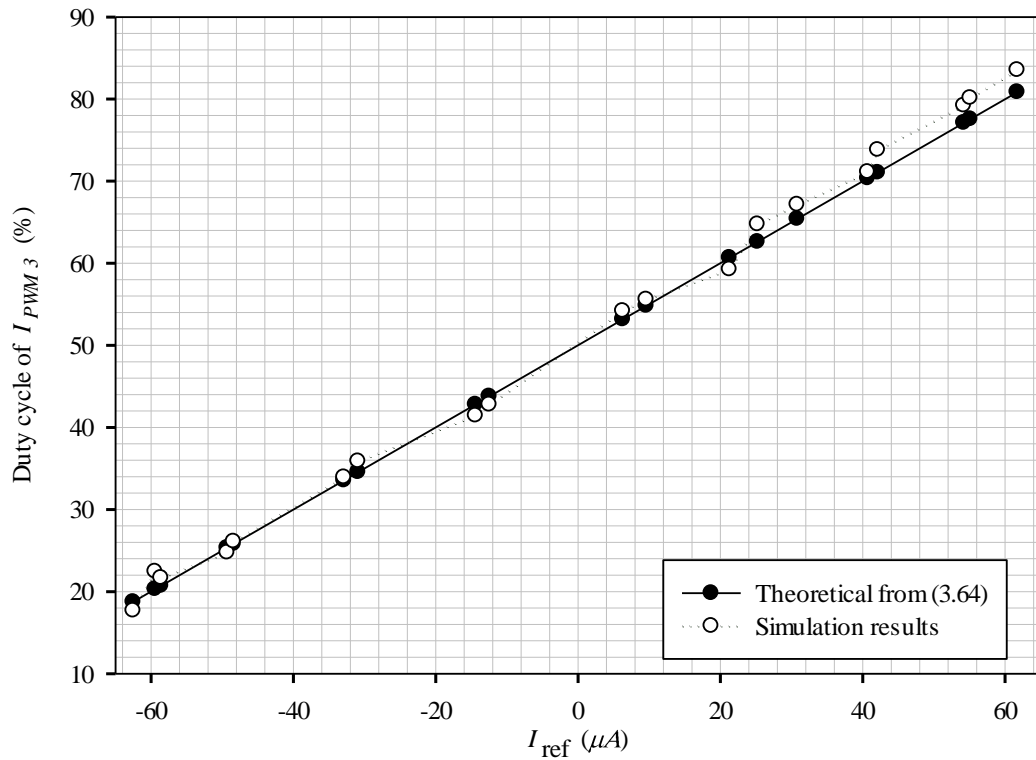


รูปที่ 4.5 การเปลี่ยนแปลงค่าตัวชี้เซลล์ของ  $I_{PWM1}$  ในการจำลองเทียบกับทฤษฎี

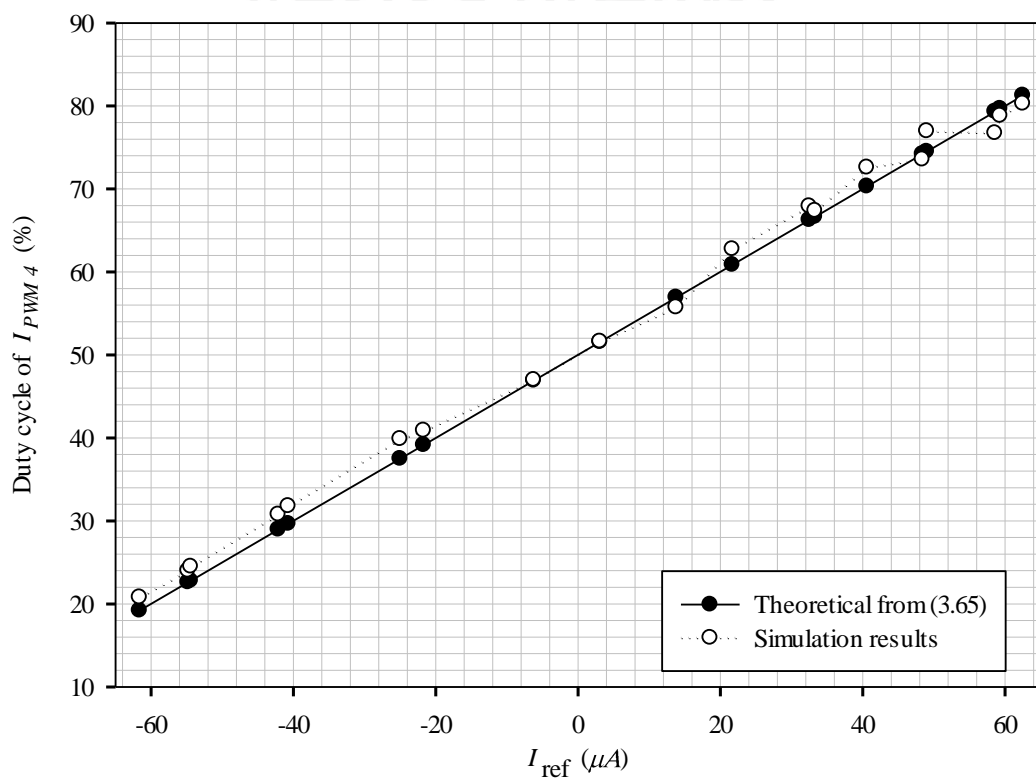


รูปที่ 4.6 การเปลี่ยนแปลงค่าตัวชี้เซลล์ของ  $I_{PWM2}$  ในการจำลองเทียบกับทฤษฎี

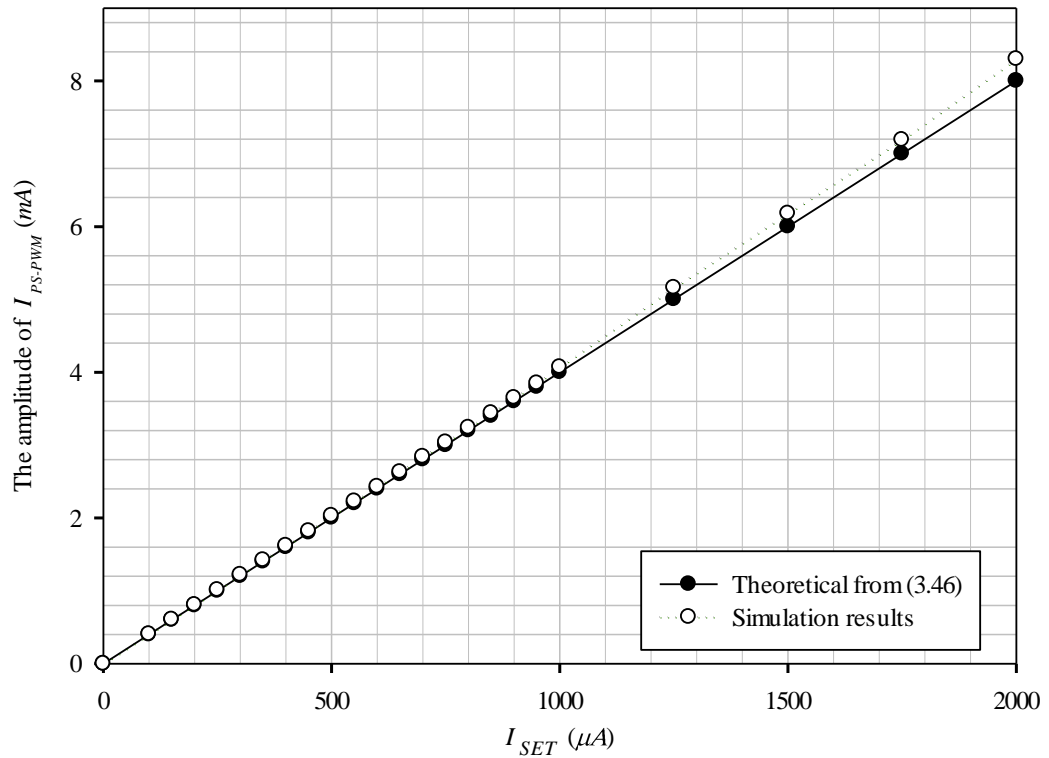




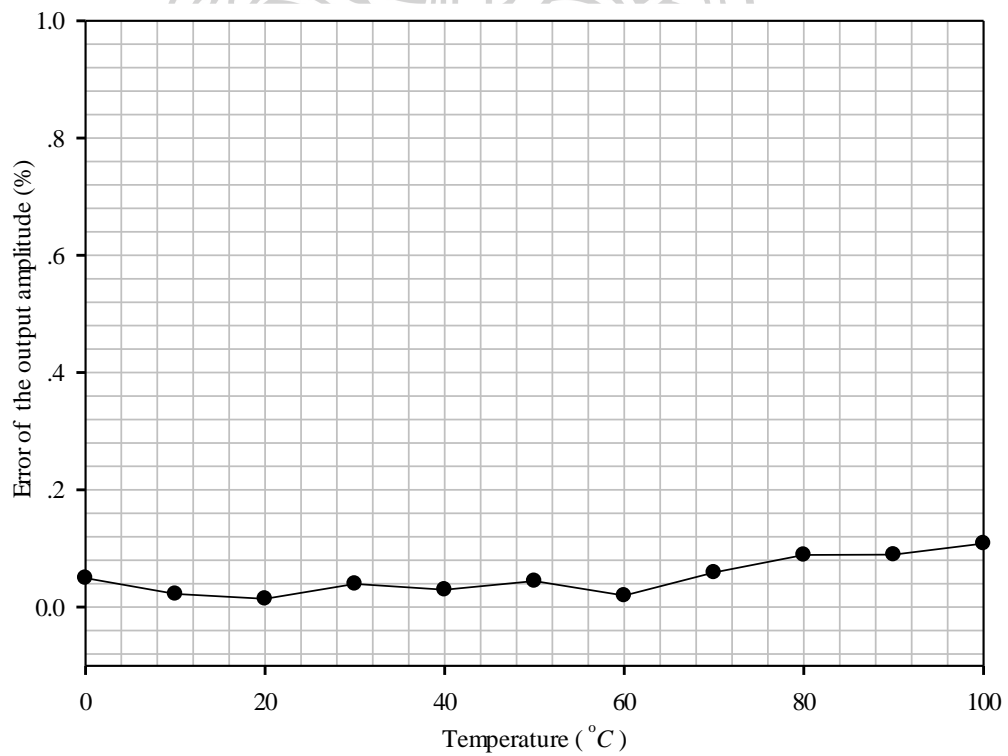
รูปที่ 4.7 การเปลี่ยนแปลงค่าตัวชี้แจงของ  $I_{PWM3}$  ในการจำลองเทียบกับทฤษฎี



รูปที่ 4.8 การเปลี่ยนแปลงค่าตัวชี้แจงของ  $I_{PWM4}$  ในการจำลองเทียบกับทฤษฎี



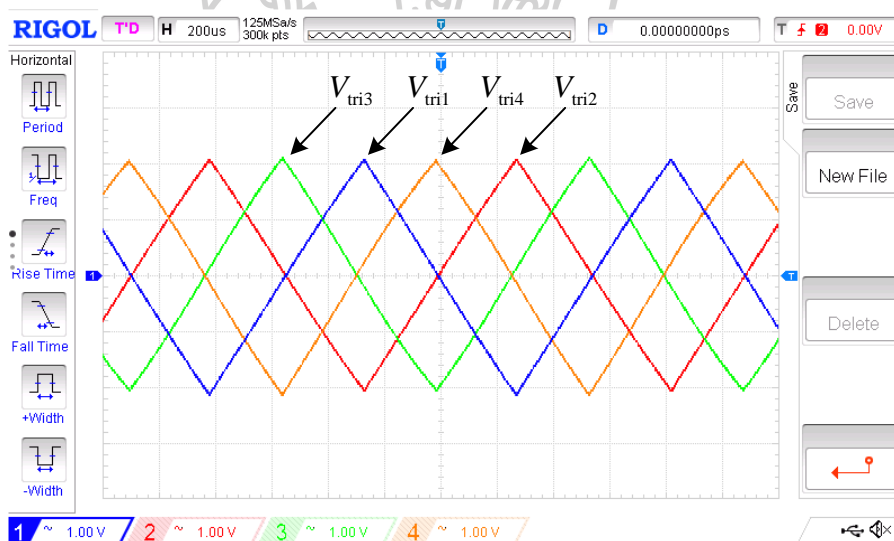
รูปที่ 4.9 การทดสอบปรับขนาดของสัญญาณ PS-PWM ด้วย  $I_{SET}$  ในการจำลองเทียบกับทฤษฎี



รูปที่ 4.10 การเปลี่ยนแปลงอุณหภูมิที่ส่งผลต่อการเบี่ยงเบนของขนาดสัญญาณ PS-PWM

#### 4.2 การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ในทางปฏิบัติ

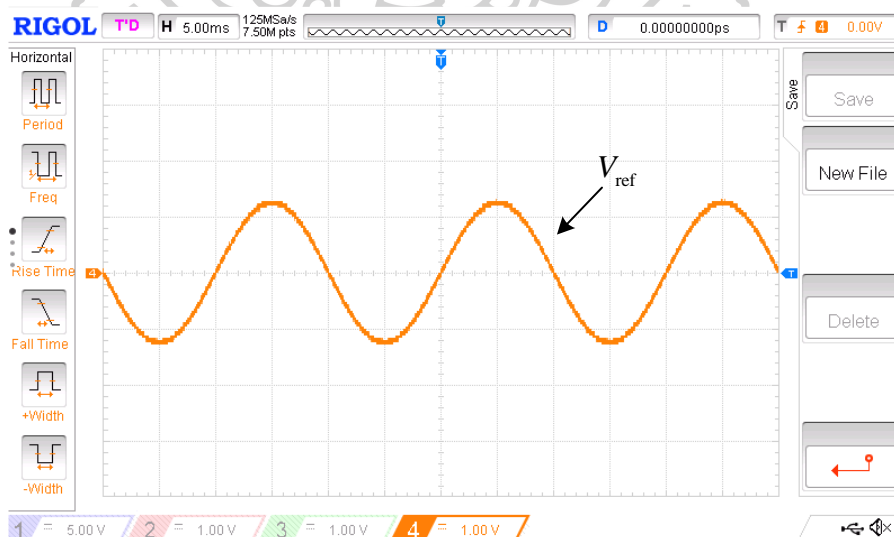
ในการทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ในทางปฏิบัติได้ ทำการต่อวงจรที่สังเคราะห์และออกแบบไว้ในบทที่ 3 ลงบนโปรโตบอร์ด (Protoboard) โดยใช้ค่าพารามิเตอร์ดังตารางที่ 4.1 ในส่วนของกระแสไบแอสที่จ่ายให้กับไอซีเบอร์ LM13700 แต่ละตัว ได้ใช้เป็นชุดแหล่งจ่ายกระแสที่ปรับค่าได้สร้างจากไอซีเบอร์ AD844 [45] ทดสอบวัดรูปคลื่นสัญญาณเอาต์พุต โดยใช้เครื่องออสซิลโลสโคปรุ่น RIGOL DS1054 เนื่องจากเครื่องออสซิลโลสโคปดังกล่าวสามารถวัดได้เพียงสัญญาณแรงดัน เพราะฉะนั้นจึงใช้ตัวต้านทานขนาด  $20k\Omega$  (ค่าที่ได้จากการวัดเท่ากับ  $20.09k\Omega$ ) เพื่อแปลงสัญญาณกระแสเอาต์พุตให้เป็นสัญญาณแรงดันเอาต์พุตสำหรับวัดสัญญาณสามเหลี่ยมจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสและสัญญาณ PWM จากวงจรเปรียบเทียบสัญญาณ สัญญาณไซน์อ้างอิงที่ใช้สำหรับการมอดูเลตนี้ได้เลือกใช้สัญญาณที่มาจากเครื่องกำเนิดสัญญาณรุ่น RIGOL DG811



รูปที่ 4.11 รูปคลื่นสัญญาณแรงดันเอาต์พุตจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสโหมดกระแส

เมื่อวัดสัญญาณเอาต์พุตจากวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส ทำให้ได้รูปคลื่นสัญญาณดังรูปที่ 4.11 โดยมีความถี่เท่ากับ  $922Hz$  ซึ่งคลาดเคลื่อนไปจากทฤษฎี  $5.35\%$  ขนาดแรงดันของสัญญาณสามเหลี่ยมทั้ง 4 เฟส มีค่าดังนี้  $|V_{tri1}| = 2.12V_{peak}$ ,  $|V_{tri2}| = 2.06V_{peak}$ ,  $|V_{tri3}| = 2.10V_{peak}$  และ  $|V_{tri4}| = 2.11V_{peak}$  เมื่อนำขนาดแรงดันของสัญญาณสามเหลี่ยมทั้ง 4 ค่าหารด้วยค่าความต้านทาน  $20.09k\Omega$  ทำให้ทราบว่าขนาดของกระแสเอาต์พุตจากวงจร

กำเนิดสัญญาณ สามเหลี่ยม 4 เฟส มีค่าดังนี้  $|I_{tri1}| = 105.53 \mu A_{peak}$ ,  $|I_{tri2}| = 102.54 \mu A_{peak}$ ,  $|I_{tri3}| = 104.53 \mu A_{peak}$  และ  $|I_{tri4}| = 105.03 \mu A_{peak}$  ซึ่งมีความผิดพลาดไปจากทฤษฎี 5.53%, 2.54%, 4.53% และ 5.03% ตามลำดับ ความต่างเฟสระหว่าง  $I_{tri3}$  กับ  $I_{tri1}$  และ  $I_{tri4}$  กับ  $I_{tri2}$  มีค่าประมาณ 94.23 องศา และ 95.56 องศา ซึ่งมีความเบี่ยงเบนไปจากสมการ (3.33) 6.72% และ 8.22% ส่วนความต่างเฟสระหว่าง  $I_{tri1}$  กับ  $I_{tri4}$  และ  $I_{tri3}$  กับ  $I_{tri2}$  มีค่าประมาณ 84.65 องศา และ 277.6 หรือ -82.4 องศา ซึ่งเบี่ยงเบนไปจากสมการ (3.34) และ (3.35) 7.69% และ 3.47% ตามลำดับ จากการทดสอบวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส สามารถทำงานได้ตรงตามที่ได้ออกแบบไว้ในขั้นตอน โดยมีความคลาดเคลื่อนไปจากทฤษฎีที่วิเคราะห์ไว้ในขอบเขตที่สามารถยอมรับได้ ต่อมาทดสอบวงจรเปรียบเทียบสัญญาณ โดยนำสัญญาณพาร์รูปคลื่นสามเหลี่ยมทั้ง 4 เฟส มาเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ ทว่าสัญญาณอ้างอิงที่ได้จากเครื่องกำเนิดสัญญาณมีเอาต์พุตเป็นแรงดันแสดงคังรูปที่ 4.12 ซึ่งได้กำหนดให้ขนาดและความถี่ของสัญญาณไซน์เท่ากับ  $1.25 V_{peak}$  และ  $50 Hz$  ตามลำดับ ดังนั้นในการทดสอบจึงแปลงจากสัญญาณแรงดันเอาต์พุตให้เป็นสัญญาณกระแสเอาต์พุตโดยใช้โอซีเบอร์ AD844 ต่อร่วมกับตัวต้านทานแบบลงกราวด์ [45] ซึ่งนำเอาสัญญาณแรงดันอ้างอิงรูปคลื่นไซน์ป้อนเข้าที่ขั้ว  $v_+$  และตัวต้านทานแบบลงกราวด์ขนาด  $20 k\Omega$  ต่อที่ขั้ว  $v_-$  ดังนั้นจะได้กระแสเอาต์พุตที่ขั้ว TZ สามารถคำนวณค่าขนาดกระแสของสัญญาณอ้างอิงได้เท่ากับ  $62.22 \mu A_{peak}$  ซึ่งใกล้เคียงกับค่าที่ได้ออกแบบไว้

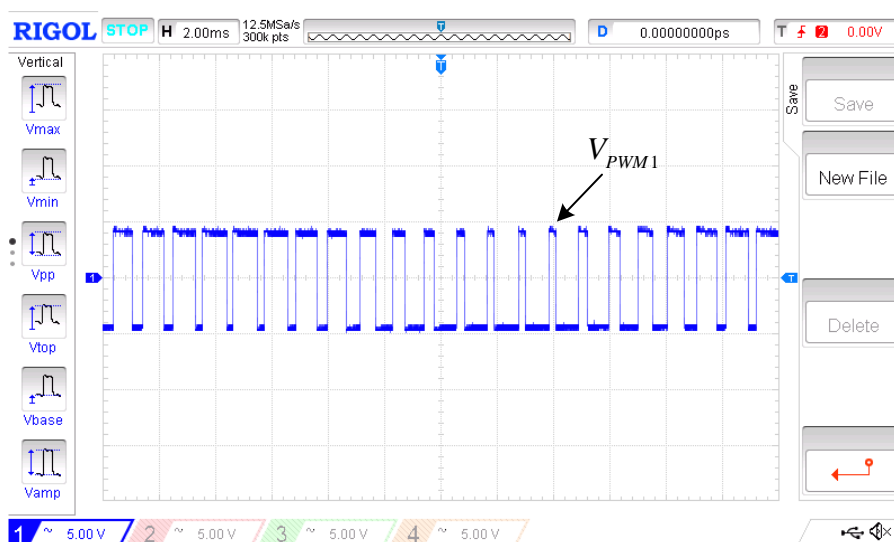


รูปที่ 4.12 รูปคลื่นสัญญาณแรงดันอ้างอิงรูปคลื่นไซน์

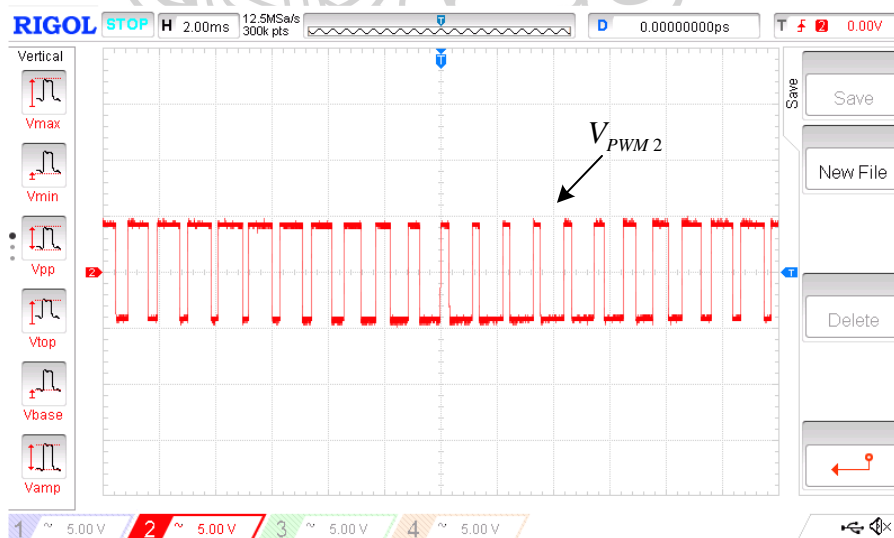
เมื่อสัญญาณพอร์ปคลื่นสามเหลี่ยมเปรียบเทียบกับสัญญาณอ้างอิงตามหลักการในหัวข้อที่ 3.2 ใช้เครื่องออสซิลโลสโคปวัดสัญญาณเอาต์พุตจากวงจรเปรียบเทียบกับสัญญาณ ได้รูปคลื่นสัญญาณแรงดัน PWM ทั้งหมด 4 สัญญาณ ดังรูปที่ 4.13 - 4.16 โดยมีขนาดดังนี้  $|V_{PWM1}| = 4.4V_{peak}$ ,  $|V_{PWM2}| = 4.5V_{peak}$ ,  $|V_{PWM3}| = 4.5V_{peak}$  และ  $|V_{PWM4}| = 4.6V_{peak}$  เมื่อนำขนาดแรงดันของสัญญาณ PWM ทั้ง 4 ค่า หาค่าด้วยค่าความต้านทาน  $20.09k\Omega$  ทำให้ทราบว่าขนาดของกระแสเอาต์พุตจากวงจรเปรียบเทียบกับสัญญาณมีค่าดังนี้  $|I_{PWM1}| = 219\mu A_{peak}$ ,  $|I_{PWM2}| = 224\mu A_{peak}$ ,  $|I_{PWM3}| = 224\mu A_{peak}$  และ  $|I_{PWM4}| = 229\mu A_{peak}$  ซึ่งเบี่ยงเบนไปจากทฤษฎี 9.5%, 12%, 12% และ 14.5% ตามลำดับ รวมสัญญาณ PWM ทั้ง 4 สัญญาณเพื่อสร้างสัญญาณ PS-PWM และใช้ตัวต้านทานขนาด  $10k\Omega$  (ค่าที่ได้จากการวัดเท่ากับ  $9.79k\Omega$ ) เป็นโหลด สำหรับวัดสัญญาณแรงดัน PS-PWM เมื่อใช้เครื่องออสซิลโลสโคปวัดสัญญาณจากโหลด ได้รูปคลื่นสัญญาณแรงดัน PS-PWM แสดงดังรูปที่ 4.17 ซึ่งมีขนาดเท่ากับ  $832.48\mu A_{peak}$  ที่  $I_{SET} = 200\mu A$  โดยเบี่ยงเบนไปจากทฤษฎี 4.06% และมีความถี่หลักมูลเท่ากับ  $50Hz$

จากผลการทดลองในทางปฏิบัติของวงจรมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพอร์ปในโหมดกระแสด้วยไอซีเชิงพาณิชย์ เมื่อกำหนดค่าพารามิเตอร์ให้กับวงจรมอดูเลตความกว้างพัลส์พบว่าอัตรามอดูเลตด้านขนาดและอัตรามอดูเลตด้านความถี่มีความคลาดเคลื่อนไปจากค่าที่ออกแบบสูงสุด 5.67% และ 7.8% ตามลำดับ ซึ่งวงจรมอดูเลตความกว้างพัลส์ที่ออกแบบสามารถให้สัญญาณเอาต์พุตที่มีลักษณะเป็นขั้น ๆ ตรงตามทฤษฎีที่ได้อธิบายไว้ในบทที่ 2 พิจารณา รูปที่ 4.18-4.21 ซึ่งแสดงการเปลี่ยนแปลงค่าดิวิดีไซเคิลของ  $I_{PWM1}$ ,  $I_{PWM2}$ ,  $I_{PWM3}$  และ  $I_{PWM4}$  ในทางปฏิบัติเปรียบเทียบกับทฤษฎีตามสมการ (3.61) – (3.64) พบว่าค่าดิวิดีไซเคิลที่ได้จากการวัดผ่านเครื่องออสซิลโลสโคปมีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้ โดยมีค่าความผิดพลาดสูงสุดเท่ากับ 16.91% การทดสอบปรับขนาดของสัญญาณ PS-PWM แสดงให้เห็นในรูปที่ 4.22 ซึ่งจากรูปแสดงการเปรียบเทียบระหว่างค่าที่ได้จากการวัดกับทฤษฎีในสมการ (3.45) ในการทดสอบปรับ  $I_{SET}$  ในช่วง  $0 - 2000\mu A$  พบว่าวงจรมอดูเลตความกว้างพัลส์ที่ออกแบบสามารถให้ขนาดของสัญญาณ PS-PWM ได้สูงสุดประมาณ  $7.6mA$  พิจารณาจากกราฟดังรูปที่ 4.22 ขนาดของสัญญาณ PS-PWM มีความคลาดเคลื่อนไปจากทฤษฎีสูงขึ้นเรื่อยๆ เมื่อปรับค่า  $I_{SET}$  มากกว่า  $1000\mu A$  ขึ้นไป เนื่องจากระดับของกระแสไบแอสมากเกินไปจนเข้าใกล้ขีดจำกัดของอุปกรณ์จึงส่งผลให้ลักษณะรูปคลื่นของสัญญาณผิดเพี้ยนไปจากทฤษฎีที่ได้กล่าวไว้ เพราะฉะนั้นการปรับระดับของ  $I_{SET}$  ที่เหมาะสำหรับการนำไปใช้งานควรเลือกใช้ในช่วง  $0 - 1000\mu A$  โดยมีความผิดพลาดสูงสุดเท่ากับ

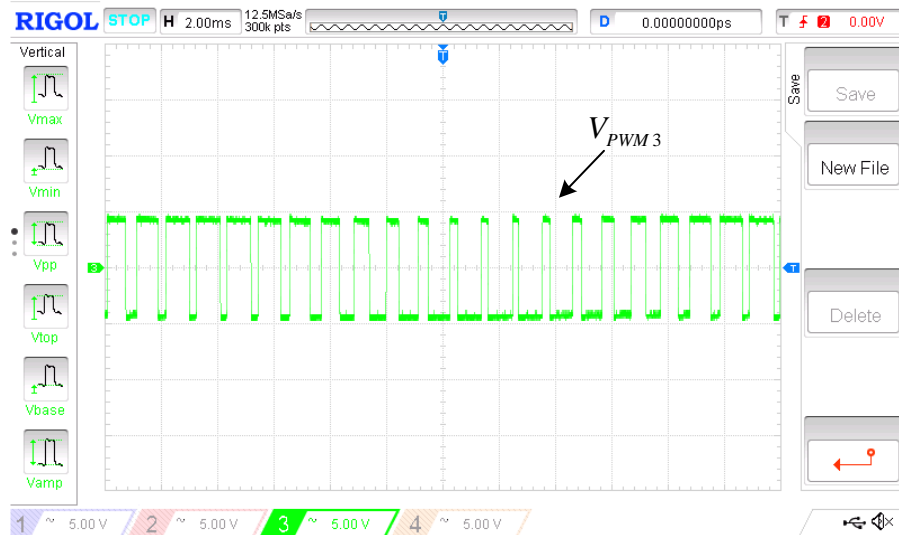
8.09% ค่าความผิดพลาดทั้งหมดที่เกิดขึ้นกับการทดลองในทางปฏิบัติมีสาเหตุมาจาก 2 ปัจจัยหลัก ๆ คือ 1) เกิดจากผลกระทบของความไม่เป็นอุดมคติของอุปกรณ์ที่ได้วิเคราะห์ไว้ในหัวข้อที่ 3.4 2) ความผิดพลาดจากมนุษย์ (Human error) ที่เกิดจากการวัด การอ่านค่า การบันทึกค่าและการคำนวณ



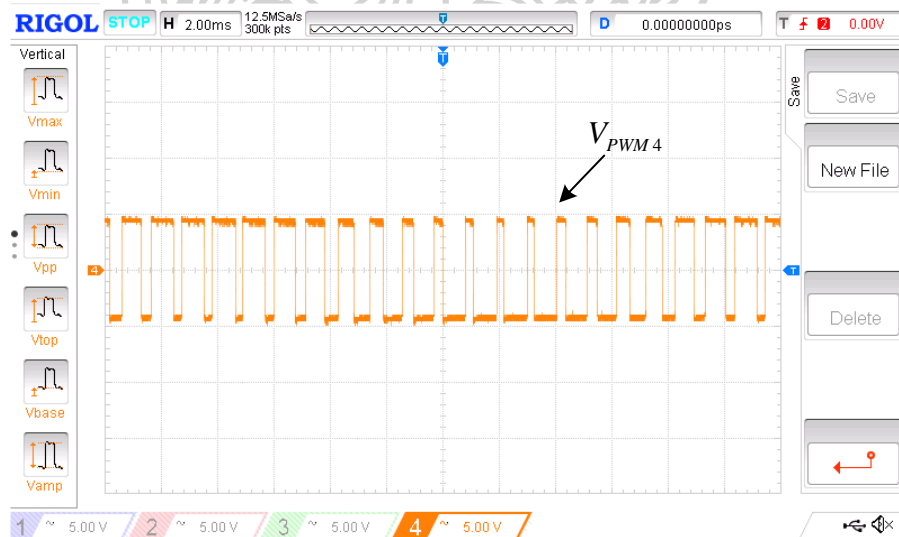
รูปที่ 4.13 รูปคลื่นสัญญาณของ  $V_{PWM1}$  จากวงจรเปรียบเทียบสัญญาณโหมดกระแส



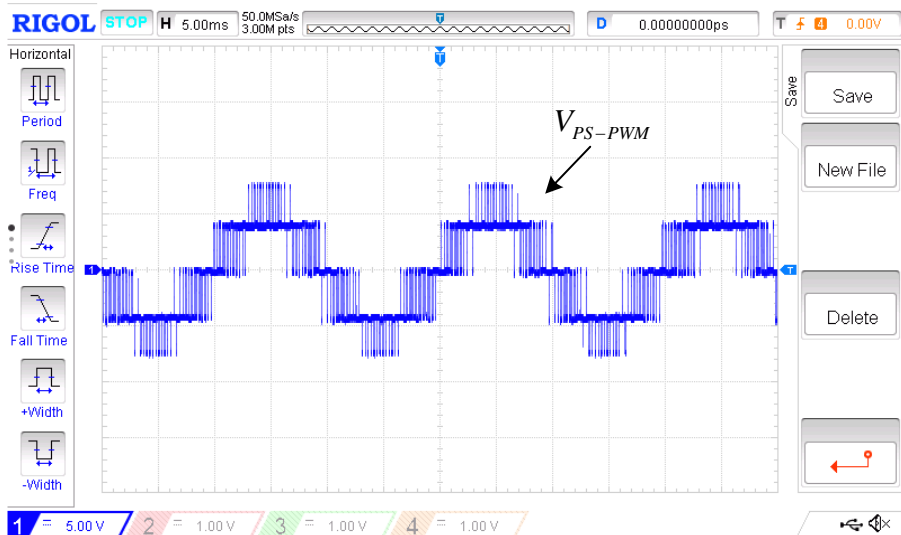
รูปที่ 4.14 รูปคลื่นสัญญาณของ  $V_{PWM2}$  จากวงจรเปรียบเทียบสัญญาณโหมดกระแส



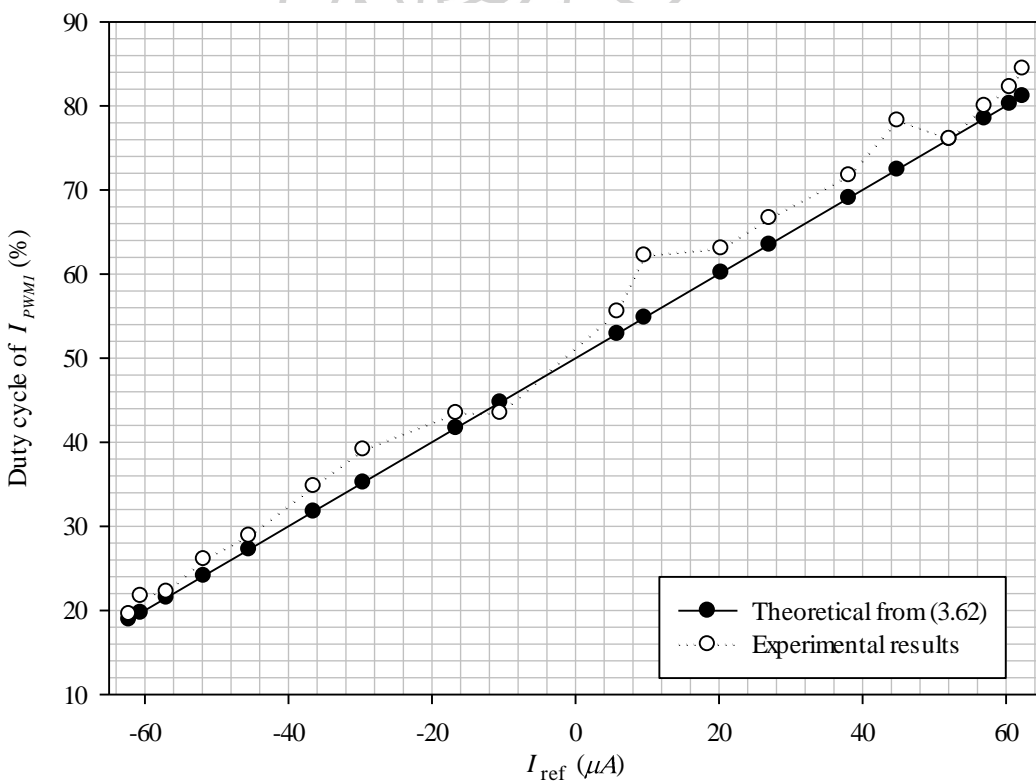
รูปที่ 4.15 รูปคลื่นสัญญาณของ  $V_{PWM3}$  จากวงจรเปรียบเทียบสัญญาณโหมดกระแส



รูปที่ 4.16 รูปคลื่นสัญญาณของ  $V_{PWM4}$  จากวงจรเปรียบเทียบสัญญาณโหมดกระแส

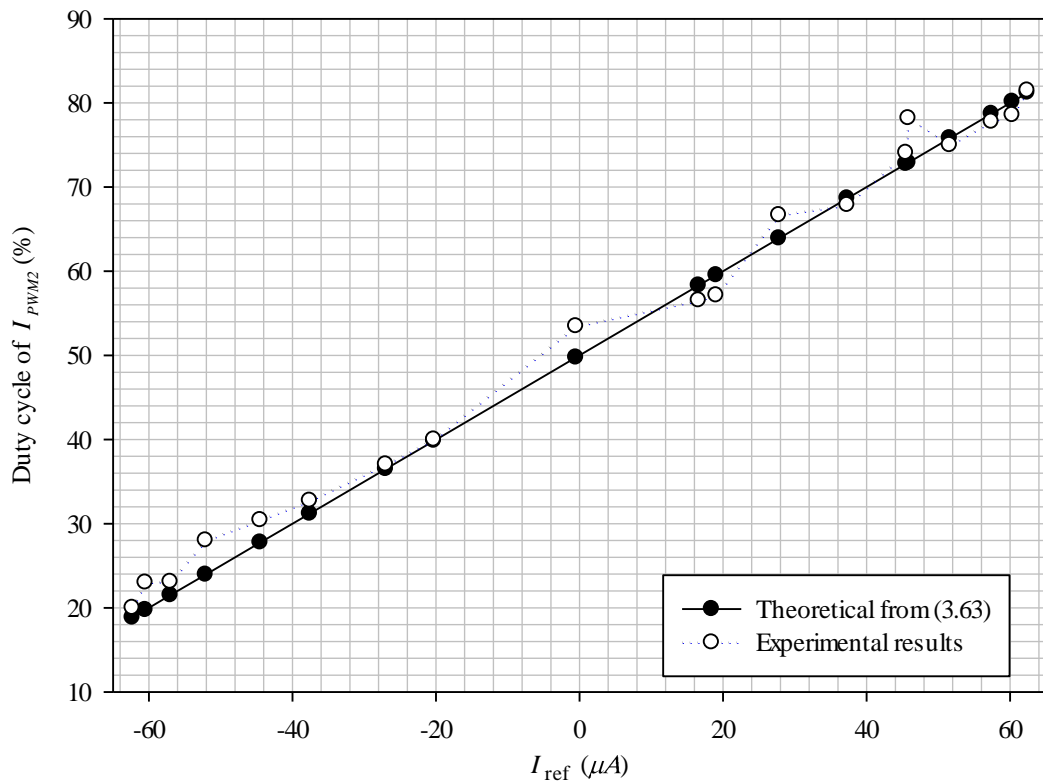


รูปที่ 4.17 รูปคลื่นสัญญาณแรงดัน PS-PWM

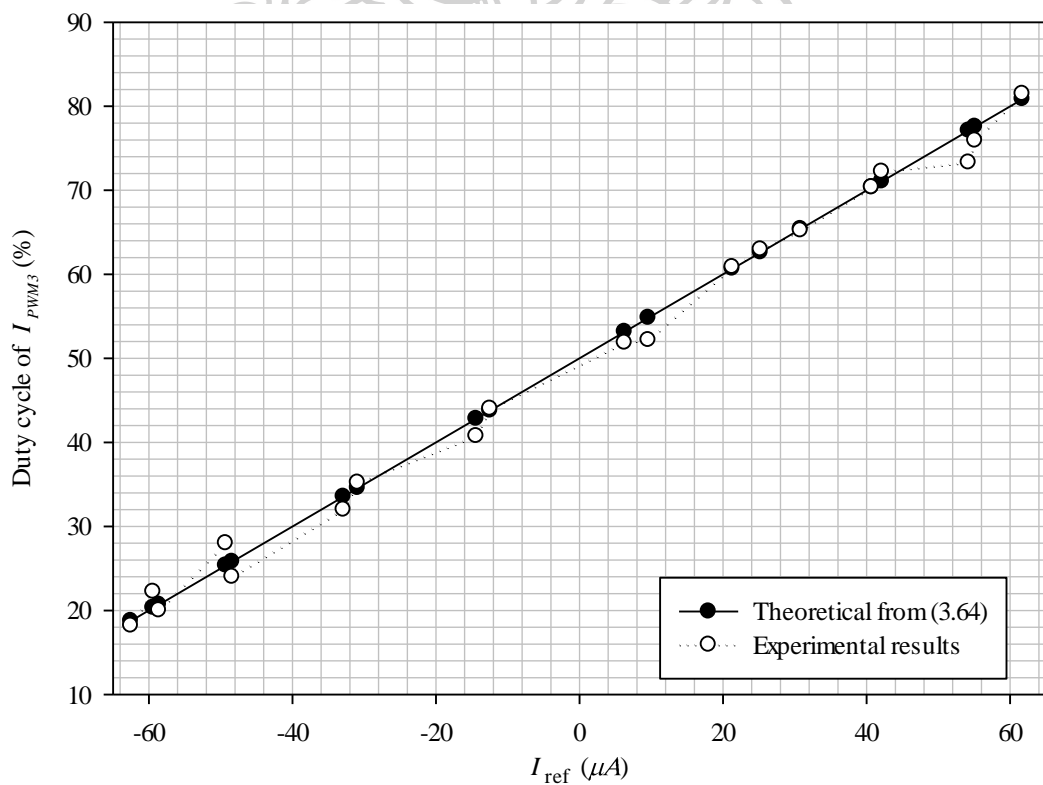


รูปที่ 4.18 การเปลี่ยนแปลงค่าความถี่ของ  $I_{PWM1}$  ในทางปฏิบัติเทียบกับทฤษฎี

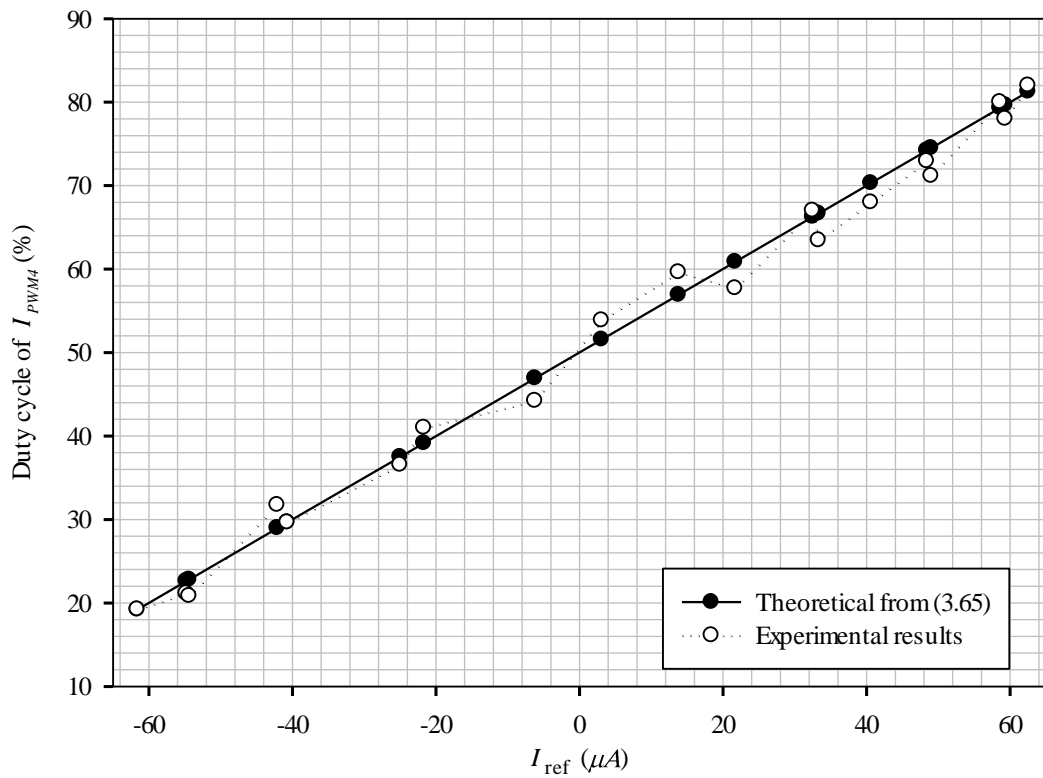




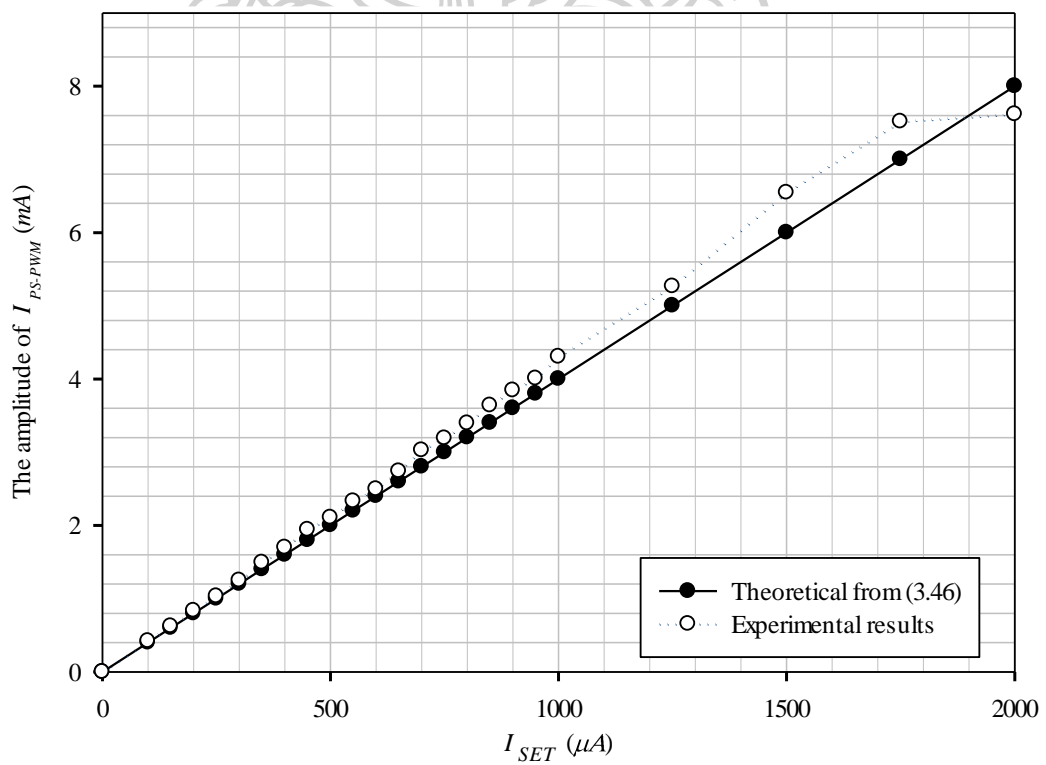
รูปที่ 4.19 การเปลี่ยนแปลงค่าตัวชี้เซคัลของ  $I_{PWM2}$  ในทางปฏิบัติเทียบกับทฤษฎี



รูปที่ 4.20 การเปลี่ยนแปลงค่าตัวชี้เซคัลของ  $I_{PWM3}$  ในทางปฏิบัติเทียบกับทฤษฎี



รูปที่ 4.21 การเปลี่ยนแปลงค่าความถี่ไซเคิลของ  $I_{PWM4}$  ในทางปฏิบัติเทียบกับทฤษฎี



รูปที่ 4.22 การทดสอบปรับขนาดของสัญญาณ PS-PWM ด้วย  $I_{SET}$  ในทางปฏิบัติเทียบกับทฤษฎี

## บทที่ 5

### สรุปผลการวิจัยและข้อเสนอแนะ

#### 5.1 สรุปผลการวิจัย

วงจรมอดูเลตความกว้างพัลส์ที่ได้สังเคราะห์และออกแบบในวิทยานิพนธ์ฉบับนี้ มีจุดประสงค์เพื่อพัฒนาวงจรมอดูเลตความกว้างพัลส์ให้มีประสิทธิภาพมากยิ่งขึ้น โดยใช้เทคนิคการมอดูเลตความกว้างพัลส์ชนิดเลื่อนเฟสหลายสัญญาณพาห์ และสามารถควบคุมด้วยวิธีทางอิเล็กทรอนิกส์ รวมถึงการลดต้นทุนในการผลิตโดยการออกแบบวงจรด้วยอุปกรณ์ไอซีเชิงพาณิชย์ การสังเคราะห์วงจรมอดูเลตความกว้างพัลส์เลือกใช้อุปกรณ์ไอซีเบอร์ LM13700 และ AD844 อย่างละ 8 ตัว ต่อกับตัวเก็บประจุแบบลงกราวด์จำนวน 2 ตัว ซึ่งใช้งบประมาณไม่เกิน 3000 บาท วงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ประกอบไปด้วยวงจรหลัก 2 วงจร คือ 1) วงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟส โหมดกระแส 2) วงจรเปรียบเทียบสัญญาณ โหมดกระแส โดยที่การวิเคราะห์วงจรในกรณีอุดมคติและไม่อุดมคติได้อธิบายไว้ในบทที่ 3 ซึ่งวงจรมอดูเลตความกว้างพัลส์สามเหลี่ยม 4 เฟส โหมดกระแสที่สังเคราะห์ขึ้นมาสำหรับสร้างสัญญาณพาห์รูปคลื่นสามเหลี่ยมมีลักษณะเด่นกว่าวงจรมอดูเลตความกว้างพัลส์สามเหลี่ยมที่ออกแบบด้วยอุปกรณ์ประเภทต่าง ๆ ที่ได้นำเสนอไว้ในบทที่ 2 โดยมีรายละเอียดการเปรียบเทียบแสดงดังตารางที่ 5.1 การทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์แบ่งออกเป็น 2 วิธี คือ 1) จำลองการทำงานผ่านโปรแกรม PSpice 2) การทดลองในทางปฏิบัติ เพื่อยืนยันถึงทฤษฎีที่ได้วิเคราะห์ไว้ในการทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์หรือออกแบบให้อัตรามอดูเลตด้านขนาดและด้านความถี่เท่ากับ 0.625 และ 20 ตามลำดับ โดยใช้สัญญาณพาห์รูปคลื่นสามเหลี่ยม 4 สัญญาณที่มีความต่างเฟส 90 องศา และมีขนาดและความถี่เท่ากับ  $100\mu A_{peak}$  และ  $1kHz$  ตามลำดับ ซึ่งผลการจำลองวงจรมอดูเลตความกว้างพัลส์สามเหลี่ยม 4 เฟส โหมดกระแส โดยขนาด ความถี่ และความต่างเฟสของสัญญาณพาห์สามเหลี่ยมมีความผิดพลาดสูงสุด 6%, 7.43% และ 1.02% ตามลำดับ ส่วนผลการทดลองในทางปฏิบัติขนาด ความถี่ และความต่างเฟสของสัญญาณพาห์สามเหลี่ยมมีความผิดพลาดสูงสุด 5.35%, 5.53% และ 8.22% ตามลำดับ จากผลการทดสอบทั้ง 2 วิธี วงจรมอดูเลตความกว้างพัลส์สามเหลี่ยม 4 เฟสสามารถให้สัญญาณพาห์รูปคลื่นสามเหลี่ยมสอดคล้องกันกับค่าที่ได้ออกแบบไว้เมื่อนำสัญญาณพาห์รูปคลื่นสามเหลี่ยมไปเปรียบเทียบกับสัญญาณอ้างอิงรูปคลื่นไซน์ที่มีขนาดเท่ากับ  $62.5\mu A_{peak}$  และความถี่เท่ากับ  $50Hz$  ผ่านวงจรมอดูเลตความกว้างพัลส์สามเหลี่ยม 4 เฟส โหมดกระแส ได้เป็น

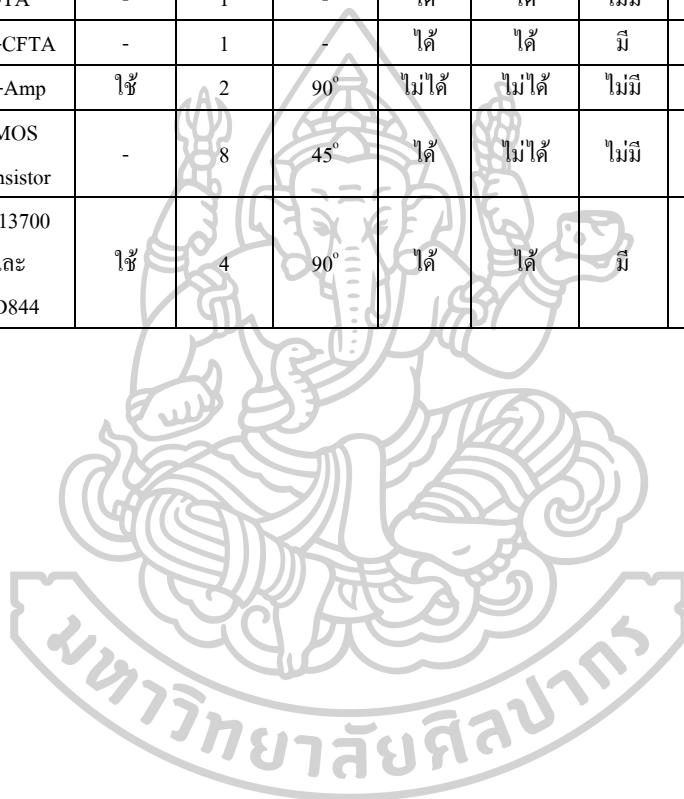
สัญญาณ PWM ทั้งหมด 4 สัญญาณ โดยที่ขนาดและค่าความถี่ไซเคิลเบี่ยงเบนไปจากทฤษฎีสูงสุด 0.84% และ 10.46% ส่วนผลการทดลองในทางปฏิบัติขนาดและค่าความถี่ไซเคิลเบี่ยงเบนไปจากทฤษฎีสูงสุด 14.5% และ 16.91% เมื่อรวมสัญญาณ PWM ทั้ง 4 สัญญาณ ทำให้เกิดเป็นสัญญาณ PS-PWM ซึ่งเป็นสัญญาณเอาต์พุตของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ โดยผลการจำลองการวัดขนาดของสัญญาณ PS-PWM มีค่าเท่ากับ  $806.7 \mu A_{peak}$  ที่  $I_{SET} = 200 \mu A$  มีความผิดพลาดไปจากทฤษฎีเพียง 0.84% และมีความถี่หลักมูลเท่ากับ 50Hz ผลการวัดขนาดของสัญญาณ PS-PWM ในทางปฏิบัติมีค่าเท่ากับ  $832.48 \mu A_{peak}$  ที่  $I_{SET} = 200 \mu A$  โดยเบี่ยงเบนไปจากทฤษฎี 4.06% และมีความถี่หลักมูลเท่ากับ 50Hz ซึ่งลักษณะของรูปคลื่นสัญญาณเป็นไปตามทฤษฎีที่ได้คาดการณ์ไว้ในหัวข้อที่ 2.2.2 การทดสอบปรับขนาดของสัญญาณ PS-PWM ในการจำลองสามารถปรับขนาดได้อย่างเป็นเชิงเส้นและมีค่าสูงสุดถึง  $8 mA_{peak}$  ที่  $I_{SET} = 2000 \mu A$  ซึ่งมีค่าความผิดพลาดสูงสุด 0.84% ส่วนในทางปฏิบัติปรับขนาดได้สูงสุดถึง  $7.6 mA_{peak}$  ที่  $I_{SET} = 2000 \mu A$  และมีความเป็นเชิงเส้นเช่นเดียวกันกับผลการจำลอง ซึ่งมีค่าความผิดพลาดสูงสุด 4.06% ผลการทดสอบสมรรถนะของวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ทั้ง 2 วิธี มีความสอดคล้องกันและเป็นไปตามทฤษฎีที่ได้วิเคราะห์ไว้ นอกจากนี้ขนาดของสัญญาณเอาต์พุตขึ้นอยู่กับอุณหภูมิเพียงเล็กน้อย ยืนยันด้วยผลการจำลองในโปรแกรม PSpice ซึ่งมีค่าเบี่ยงเบนไปจากทฤษฎีที่วิเคราะห์ไว้ในหัวข้อที่ 3.2 เพียง 0.11% ที่อุณหภูมิ 100 องศาเซลเซียส ดังนั้นสามารถสรุปได้ว่าขนาดของสัญญาณ PS-PWM นั้นไม่ขึ้นอยู่กับอุณหภูมิ ค่าความผิดพลาดทั้งหมดที่เกิดขึ้นกับวงจรมอดูเลตความกว้างพัลส์ที่ออกแบบในวิทยานิพนธ์นี้มาจากความไม่เป็นอุดมคติของอุปกรณ์ตามที่ได้วิเคราะห์ไว้และความผิดพลาดที่เกิดขึ้นจากการทดลอง

## 5.2 ข้อเสนอแนะ

- 1) วงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์นี้สามารถนำไปทดลองใช้กับการขับอุปกรณ์สวิตซ์ในวงจรอินเวอร์เตอร์ 5 ระดับสำหรับสายงานทางด้านอิเล็กทรอนิกส์กำลัง
- 2) ควรนำวงจรมอดูเลตความกว้างพัลส์ที่สังเคราะห์ไปออกแบบเป็นวงจรพิมพ์หรือ PCB เพื่อประยุกต์ใช้กับสายงานที่เกี่ยวข้อง
- 3) พัฒนางจรให้มีขนาดเล็กลงโดยการลดจำนวนอุปกรณ์พาสซีฟหรืออุปกรณ์แอคทีฟ

ตารางที่ 5.1 การเปรียบเทียบระหว่างวงจรกำเนิดสัญญาณสามเหลี่ยม 4 เฟสในรูปที่ 3.4 กับวงจรกำเนิดสัญญาณสามเหลี่ยมด้วยอุปกรณ์ต่าง ๆ จากงานวิจัยที่ผ่านมา

เอกสารอ้างอิง	อุปกรณ์ที่ใช้	ไอซีเชิงพาณิชย์	สัญญาณเอาต์พุตสามเหลี่ยม		การปรับค่าทางอิเล็กทรอนิกส์		ผลกระทบทางอุณหภูมิ		การทดสอบประสิทธิภาพ	
			จำนวน	ความต่างเฟส	ความถี่	ขนาด	ความถี่	ขนาด	การจำลอง	ทางปฏิบัติ
[33]	CFOA	-	1	-	ไม่ได้	ไม่ได้	ไม่มี	ไม่มี	มี	ไม่มี
[34]	CCII	-	1	-	ไม่ได้	ไม่ได้	ไม่มี	ไม่มี	มี	ไม่มี
[35]	OTA	-	1	-	ได้	ได้	ไม่มี	ไม่มี	มี	ไม่มี
[36]	MO-CFTA	-	1	-	ได้	ได้	มี	ไม่มี	มี	ไม่มี
[37]	Op-Amp	ใช่	2	90°	ไม่ได้	ไม่ได้	ไม่มี	ไม่มี	ไม่มี	มี
[38]	CMOS Transistor	-	8	45°	ได้	ไม่ได้	ไม่มี	ไม่มี	มี	ไม่มี
วงจรในรูปที่ 3.4	LM13700 และ AD844	ใช่	4	90°	ได้	ได้	มี	ไม่มี	มี	มี



## รายการอ้างอิง

1. A. K. Gupta, M.S.J.a.V.A., "Novel Multicarrier PWM Scheme for a Reconfigurable Single-Phase Inverter to Achieve Manifold Higher Effective Switching Frequency," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2020, vol.8, no.3 : p.2340-2349.
2. J. Tang, M.W., M. Chen and L. Jang, "Glucose detection using an electro-optical fluidic device based on pulse width modulation," *Seventh International Conference on Sensing Technology (ICST)*, 2013, Wellington : p. 325-329.
3. J. Zhu, L.M.a.X.Z. , "PWM-based dimmable hybrid optical OFDM for visible-light communications," *IET Communications*, 2020, vol.14, no.6 : p. 930-936.
4. al, S.Y.e., "A dual-level dual-phase pulse-width modulation class-D amplifier with 0.001% THD, 112 dB SNR," *IEEE International Symposium on Circuits and Systems (ISCAS)*, 2014, Melbourne VIC : p. 2676-2679.
5. P. Khluabwannarat, C.T., S. Tadsuan and S. Bunjongjit, "An analysis of iron loss supplied by sinusoidal, square wave, bipolar PWM inverter and unipolar PWM inverter," *International Power Engineering Conference (IPEC 2007)* , 2007 , Singapore : p. 1185-1190.
6. B. Reznikov, M.S., Y. L. Familant, G. Grandi and A. Ruderman, "Simple Time Averaging Current Quality Evaluation of a Single-Phase Multilevel PWM Inverter," *IEEE Transactions on Industrial Electronics*, 2016, vol.63, no.6 : p. 3605-3615.
7. A. Radan, A.H.S.a.M.F., "Evaluation of Carrier-Based PWM Methods for Multi-level Inverters," *IEEE International Symposium on Industrial Electronics*, 2007 , Vigo : p. 389-394.
8. E. L. Soares, L.F.M.d.L., N. Rocha, C. B. Jacobina and E. R. C. da Silva, "Enhanced Phase-Shifted Carrier PWM Applied to 3-Phase Multilevel Coupled Inductors Inverters," *IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC)*, 2019, Santos, Brazil : p. 1-6.
9. Al-Ghumaiz, M.T.A.a.a.A.A., "Novel CCI-based single-element-controlled oscillators employing grounded resistors and capacitors," *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, 1996, vol.43, no.2 : p. 153-155.

10. D. Moro-Frias, E.T.-C.a.M.F., "Design of CCI-based tuneable active filters and sinusoidal oscillator," 2008 *7th International Caribbean Conference on Devices, Circuits and Systems*, 2008, Cancun : p. 1-4.
11. M. Kumngern, P.P.a.K.D., "Tunable sinusoidal oscillator using CCII with variable current gain," 2013 *Eleventh International Conference on ICT and Knowledge Engineering*, 2013, Bangkok : p. 1-4.
12. S. Junnapiya, M. Kumngern, "Tunable Quadrature Sinusoidal Oscillator Using Single-Ended OTAs," 2012 *Fourth International Conference on Computational Intelligence, Communication Systems and Networks*, 2012, Phuket : p. 74-77.
13. Z. N. Zafar, M.A.M.a.M.S.H., "A new adjustable square/triangular-wave generator using CCII/CCCII and OTA," 2014 *26th International Conference on Microelectronics (ICM)*, 2014, Doha : p. 104-107.
14. W. Jaikla, S.A., P. Suwanjan and M. Kumngern, "Current/Voltage Controlled Quadrature Sinusoidal Oscillators for Phase Sensitive Detection Using Commercially Available IC," 2020, *Sensors*, vol.22 : no.1319.
15. W. Jaikla, F.K., T. Kulej, and K. Pitaksuttayaprot, "Universal Filter Based on Compact CMOS Structure of VDDDA," 2021, *Sensors*, vol. 21 : p.1683.
16. W. Jaikla, S.S., F. Khateb, R. Sotner, P. Silapan, P. Suwanjan, et al, "Synthesis of biquad filters using two VD-DIBAs with independent control of quality factor and natural frequency," *AEU - International Journal of Electronics and Communications*, 2021, vol. 132 : p.153601.
17. W. Jaikla, R.S., and F. Khateb, "Design and analysis of floating inductance simulators using VDDDA and their applications," *AEU - International Journal of Electronics and Communications*, 2019, vol. 112 : p.152937.
18. มนตรี ศิริปรัชญานันท์, การศึกษาวงจรกำเนิดสัญญาณและวงจรมอดูเลชัน *PWM* ที่สามารถควบคุมด้วยกระแสอย่างเป็นอิสระต่อกัน โดยอาศัยหลักการวงจรรวม, 2547, วิทยานิพนธ์วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
19. Sandler, J.M.G.a.M.B., "New high accuracy pulse width modulation based digital-to-analogue convertor/power amplifier," *IEE Proceedings - Circuits, Devices and Systems*,

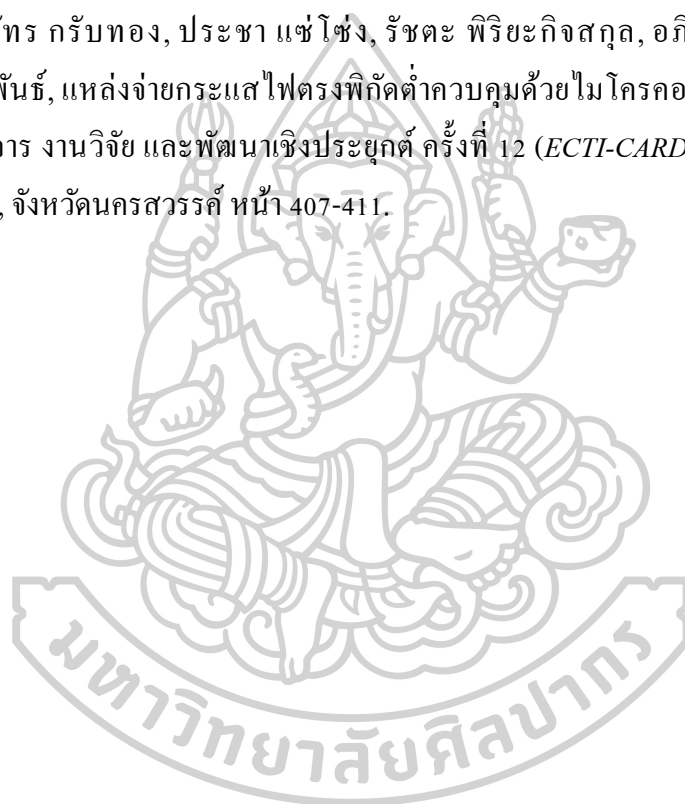
- 1994, vol.141, no.4 : p. 315-324.
20. Holtz, J., "Pulsewidth modulation – A survey," *IEEE trans on Industrial Electronics*, 1992, vol.39, no.5 : p. 410-420.
  21. P. H. Mellor, S.P.L.a.B.M.G.C., "Reduction of spectral distortion in class D amplifiers by an enhanced pulse width modulation sampling process," *IEE Proc.-G*, 1991, vol.138, no.4 : p. 441-448.
  22. H. Bresch, M.S.a.W.M., "About the demodulation of PWM-signals with application to audio amplifiers," *Proc. Circuits and Systems*, 1998, vol.1 : p. 205–208.
  23. Couch, L.W., *Digital and Analog Communication Systems*. New York : Prentice - Hall, Inc., 1997 : p. 209-214.
  24. Roden, M.S., *Analog and Digital Communication Systems*. New York : Prentice - Hall, Inc., 1996 : p. 176-183.
  25. Schoenbeck, R.J., *Electronic Communications Modulation and Transmission*. New York : Max. Macmillan, Inc., 1992 : p. 51-53.
  26. Stremler, F.G., *Introduction to Communication Systems*. New York : Addison-Wesley, Inc., 1982 : p. 370-386.
  27. วีระเชษฐ ชันเงิน, วุฒิพล ธาราธิรเศรษฐ์, เล็กทรอนิกส์กำลัง (*Power Electronics*), กรุงเทพมหานคร:ห้างหุ้นส่วนจำกัด วิ.เจ.พรีนติ้ง, 2557, หน้าที่ 424-434.
  28. วรพงศ์ ตั้งศรีรัตน์, ออปแอมป์และการประมวลผลสัญญาณอนาลอก, กรุงเทพมหานคร: ว.เพ็ชรสกุล, 2545, หน้าที่ 104-106.
  29. ไชยยันต์ ชนะพรมา, มนตรี ศิริปรัชญานันท์, รายงานการวิจัยการออกแบบวงจรชนิดตรีกรเกอร์โหมดกระแสโดยใช้ *CC-CFA* และการประยุกต์ใช้งาน, 2551, ภาควิชาครุศาสตร์ไฟฟ้า คณะครุศาสตร์อุตสาหกรรม มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ.
  30. R. G. Coughlin, F.F.D., *Operational Amplifier & Linear Integrated Circuits*. 5th Ed., New York, Prentice-Hall, Inc., 1998. Ch. 6.
  31. D. R. Choudhury, S.J., *Linear Integrated Circuits*. Wiley Eastern, Inc., 1994. Ch. 5.
  32. Gayakwad, R.A., *Op-Amps and Linear Integrated Circuits*. 3rd Ed., New York, PrenticeHall, Inc., 1993. Ch. 8.
  33. A. S. Haque, M.M.H., W. A. Davis, H. T. Russell and R. L. Carter, "Design of Sinusoidal, Triangular, and Square wave Generator Using Current Feedback Operational Amplifier



- (CFOA)," 2008 *IEEE Region 5 Conference*, 2008, Kansas City : p. 1-5.
34. D. Pal, A.S., B. B. Pal, A. Demosthenous and B. N. Das, "Current Conveyor-Based Square/Triangular Waveform Generators With Improved Linearity," *IEEE Transactions on Instrumentation and Measurement*, July 2009, vol. 58, no. 7 : p. 2174-2180.
  35. Won-Sup Chung, H.K., Hyeong-Woo Cha and Hee-Jun Kim, "Triangular/square-wave generator with independently controllable frequency and amplitude," *IEEE Transactions on Instrumentation and Measurement*, 2005, vol. 54, no. 1 : p. 105-109.
  36. S. Inchan, P.S., P. Pipatthitikorn and M. Siripruchyanun, "An electronically controlled current-mode triangular/square wave generator employing MO-CFTAs," 2013 10th *International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology*, 15-17 May 2013, Krabi, Thailand : p. 1-4:
  37. Stork, M., "Control of triangular wave quadrature oscillator," 2017 27th *International Conference Radioelektronika (RADIOELEKTRONIKA)*, 2017, Brno : p. 1-4.
  38. H. Lv, B.Z., W. Rhee, Y. Li and Z. Wang, "A relaxation oscillator with multi-phase triangular waveform generation," 2011 *IEEE International Symposium of Circuits and Systems (ISCAS)*, 2011, Rio de Janeiro : p. 2837-2840.
  39. W. Rhee, "A low power, wide linear-range CMOS voltage-controlled oscillator," *ISCAS'98. Proceedings of the 1998 IEEE International Symposium on Circuits and Systems*, 1998 : p. 85-88.
  40. Chabloz, J., Ruffieux, D., Vouilloz, A., Tortori, P., Pengg, F., Muller, C., & Enz, C., "Frequency synthesis for a low-power 2.4 GHz receiver using a BAW oscillator and a relaxation oscillator," *ESSCIRC 2007 - 33rd European Solid-State Circuits Conference*, 2007 : p. 492-495.
  41. Geraedts, P.F.J., van Tuijl, E., Klumperink, E. A. M., Wienk, G. J. M., & Nauta, B., "A 90uW 12MHz Relaxation Oscillator with a -162dB FOM," 2008 *IEEE International Solid-State Circuits Conference - Digest of Technical Papers*, 2008.
  42. Bo Zhou, R.H., Jian Qiao, Jinghui Liu, Woogeun Rhee, & Zhihua Wang., "A low data rate FM-UWB transmitter with-based sub-carrier modulation and quasi-continuous frequency-locked loop," 2010 *IEEE Asian Solid-State Circuits Conference*, 8-10 November 2010,

Beijing, China.

43. Texas Instruments, LM1 3 7 0 0 : Dual operational transconductance amplifiers with linearizing diodes and buffers, Available online: <https://www.ti.com/product/LM13700?qgpn=lm13700>, (revised on November 2015).
44. Analog Devices, AD844: 60 MHz, 2000 V/ $\mu$ s, Monolithic Op Amp with Quad Low Noise, Available online: <https://www.analog.com/media/en/technicaldocumentation/data-sheets/AD844.pdf> (revised on May 2017).
45. ธนภัทร กรับทอง, ประชา แซ่โซ้ง, รัชตะ พิริยะกิจสกุล, อภิวัฒน์ ต้นทอง และภมร ศิลาพันธ์, แหล่งจ่ายกระแสไฟตรงพิกัดต่ำควบคุมด้วยไมโครคอนโทรลเลอร์, การประชุมวิชาการ งานวิจัย และพัฒนาเชิงประยุกต์ ครั้งที่ 12 (ECTI-CARD 2020), 26-27 พฤษภาคม 2563, จังหวัดนครสวรรค์ หน้า 407-411.





ภาคผนวก





The 2021 18th International Conference on Electrical Engineering/Electronics,  
Computer, Telecommunications and Information Technology  
On May 19-22, 2021 (Virtual Conference Platform)

# Certificate of Attendance

for the paper

“A Current-mode Phase-shifted Multicarrier PWM based on  
Commercially Available IC”

authored by

Pawich Choykhuntod, Rapeepan Kaew-on, and Phamorn Silapan

(Assoc. Prof. Dr. Yuttana Kumsuwan)  
General Chair

(Assoc. Prof. Dr. Nipon Theera-Umpon)  
Technical Program Chair



2021 18th International Conference on Electrical Engineering/Electronics,  
Computer, Telecommunications and Information Technology

## Smart Electrical Systems & Technology

**MAY 19-22, 2021**

Virtual Conference Hosted by  
Department of Electrical Engineering,  
Faculty of Engineering, Chiang Mai University

*Proceedings & Program Book*





2021 18th International Conference on Electrical Engineering/Electronics,  
Computer, Telecommunications and Information Technology

## **Smart Electrical Systems & Technology**

**MAY 19-22, 2021**

Virtual Conference Hosted by  
Department of Electrical Engineering,  
Faculty of Engineering, Chiang Mai University

**Editor**

Assoc. Prof. Dr. Yuttana Kumsuwan



**COPYRIGHT 2021**  
**BY ELECTRICAL ENGINEERING/ELECTRONICS, COMPUTER,**  
**TELECOMMUNICATIONS AND INFORMATION TECHNOLOGY**

---

Copyright and Reprint Permission: Abstracting is permitted with credit to the source. Libraries are permitted to photocopy beyond the limit of U.S. copyright law for private use of patrons those articles in this volume that carry a code at the bottom of the first page, provided the per-copy fee indicated in the code is paid through Copyright Clearance Center, 222 Rosewood Drive, Danvers, MA 01923. For reprint or republication permission, email to IEEE Copyrights Manager at [pubs-permissions@ieee.org](mailto:pubs-permissions@ieee.org). All rights reserved. Copyright ©2021 by IEEE.

Conference Record Number: 51831

IEEE Catalog Number: CFP2106E-ART

ISBN: 978-0-7381-1127-8





## CONTENTS

Masked Face Recognition Using Principal component analysis and Deep learning ( <i>Susanta Malakar, Werapon Chiracharit, Kosin Chamnongthai, Theekapun Charoenpong</i> ) .....	785
Electrochemical Portable Mini-Potentiostat for Graphene-Carbon Paste Electrochemical Sensor ( <i>Kessarat Ugsornrat, Assawapong Sappat, Chakrit Sriprachuabwong, Adisorn Tuantranont</i> ) .....	789
<b>Parallel Session 7 Room 1 PE (IV): Power Electronics</b>	
Magnetic Field Distribution Using FEM for Permanent Magnet Generators with Various Magnet Configurations ( <i>Peerawat Meesuk, Vijit Kinnares</i> ) .....	798
Cascaded H-bridge Multilevel Inverter for Induction Motor Drive with Improved Grid Current Quality ( <i>Prayad Kongsuk, Sakdawut Boontua, Vijit Kinnares, Jongrak Boonseng</i> ) .....	802
Study of Three-phase Self-excited Induction Generator and Operating as Single-phase Induction Generator Supplying Non-linear Load ( <i>Panurak Nakorn, Parinya Machot, Vijit Kinnares, Chalermchat Manop</i> ) .....	806
Application of D-STATCOM for Voltage Sag Mitigation and Power Oscillation Damping ( <i>Yewn Leukhampeng, Panumat Sanpoung, Kittaya Somsai</i> ) .....	810
Investigation of the operating point effect on commandable zones of a two-modular DC-DC converter based on a three-level boost converter ( <i>Mohammad Afkar, Seyyed Amin Sadat Sakkak, Roghayeh Gavagsaz-Ghoachani, Matheepot Phattanasak, Wiset Saksiri, Serge Pierfederici, Panarit Sethakul</i> ) .....	816
<b>Parallel Session 7 Room 2 DCS (II): Devices, Circuit and Systems</b>	
Single-Phase, Single-Loop PLL-Based BPSK, QPSK, 8-PSK Demodulators ( <i>Chutpipat Chaichomnan, Phanumas Khumsat, Apisak Worapishet</i> ) .....	821
A Wide Linearity Range of LVDT Using Approximate Function ( <i>Krit Angkeaw, Surachai Chunchay, Preecha Thongdit</i> ) .....	825
A 20-MHz 0.323-mW 23.9-dBm-IIP3 4 <sup>th</sup> -order Current-Reuse Lowpass Filter ( <i>Surachoke Thanapitak, Tatcha Chulajata, Pongsatorn Sedtheetorn, Khaled Hayatleh, Wanlop Surakampontorn</i> ) .....	829
A Square Wave and Sinusoidal Quadrature Oscillator Based-on LT1228 ( <i>Karan Angkun, Rapeepan Kaew-on, Phamorn Silapan</i> ) .....	833
A Current-mode Phase-shifted Multicarrier PWM based on Commercially Available IC ( <i>Pawich Choykhuntod, Rapeepan Kaew-on, Phamorn Silapan</i> ) .....	837
<b>Parallel Session 7 Room 3 SP (II): Signal Processing</b>	
Improving automatic transcription of call center speech using data simulation ( <i>Vataya Chunwijitra, Nattapong Kurpukdee</i> ) .....	842
Multimodal Signals Subject Authentication System ( <i>Turky N. Alotaiby, Saleh A. Alshebeili, Gaseb Alotaibi</i> ) .....	846
Proportionate Adaptive Sub-Filters for Nonlinear Acoustic Echo Cancellation ( <i>Srikanth Burra, Asutosh Kar</i> ) .....	849
Automated Media Segmentation in Intravascular Ultrasound Images using Geometric Principal Component Analysis ( <i>Janya Onpans, Watcharaphong Yookwan, Supawadee Srikamdee</i> ) .....	853
<b>Parallel Session 7 Room 4 CIM (II): Controls Instrumentation and Measurements</b>	
Optimal PID Controller Design for Antenna Azimuth Position Control System by Lévy-Flight Intensified Current Search Algorithm ( <i>Wattanawong Romsai, Auttarat Nawikavatan, Kittisak Lurang, Deacha Puangdownreong</i> ) .....	858
Improving Support Vector Classification Efficiency with Principal Component Analysis ( <i>Auapong Yaicharoen, Kuo Yamada</i> ) .....	862
PI Controller Design for ZETA Converter ( <i>Surattikarn Suwannaprom</i> ) .....	866
A Single-phase Smart Meter With Autocalibration and Load Control Conformed to OpenADR Protocol ( <i>Noppameth Pavitpanich, Wanchalerm Pora, Napong Panitantum</i> ) .....	870
State Space Model for Speed Control BLDC Motor Tuning by Combination of PI - Artificial Neural Network Controller ( <i>Sompod Wongkhead</i> ) .....	874

# A Current-mode Phase-shifted Multicarrier PWM based on Commercially Available IC

Pawich Choykhuntod  
 Department of Electrical Engineering, Faculty of Engineering and  
 Industrial Technology  
 Silpakorn University (Sanam Chandra Palace Campus)  
 Nakhonpathom 73000, Thailand  
 choychoykhuntod@gmail.com

Rapeepan Kaew-on, Phamorn Silapan  
 Department of Electrical Engineering, Faculty of Engineering and  
 Industrial Technology  
 Silpakorn University (Sanam Chandra Palace Campus)  
 Nakhonpathom 73000, Thailand  
 silapan\_p@su.ac.th

**Abstract**— This research presents a current-mode phase-shifted multicarrier PWM circuit designed by the commercially available ICs (LM13700 and AD844) and grounded capacitor of a current-mode multi-phase triangular wave generator and a current-mode comparator circuit. An external DC current can electrically control the amplitude of the output signal. Experimental results confirm the theoretical analysis. The maximum error of amplitude is 1.33%. Moreover, the amplitude is independent of temperature.

**Keywords**—Current-Mode, Phase-shifted multicarrier PWM, Electrically controlled, Commercially available IC.

## I. INTRODUCTION

A pulse width modulation (PWM) is used in a wide range of electrical engineering applications such as power electronic [1], communication [2], and class-D amplifier [3]. Especially in the electronics field, it uses a PWM signal to control the switching device of inverters. PWM can usually be created by comparing the sinusoidal waveform signal and the triangular waveform signal, known as a sinusoidal pulse width modulation (SPWM). An SPWM has the following advantages: easily implemented, uncomplicated circuit. However, the methods mentioned above still have problems with noise and Total harmonic distortion (THD). Subsequently, a multi-level PWM method is developed for solving THD problems and improving the efficiency of the output signal.

From inverter circuits, A multicarrier PWM is a high-frequency switching process for generating a multi-level PWM signal. The two additional methods available: 1). Level shifted PWM (LSPWM) 2) Phase-shifted PWM (PSPWM) [4]. Both methods are reduced the THD of the output signal, which gives a more near sine wave than SPWM. An interesting way to do this is with a phase-shifted PWM using a multi-phase triangular signal as a carrier that has the same frequency and amplitude. Moreover, it has a simple application, including a low distortion factor in all modulation indexes. A phase-shifted PWM has an advantage over the level-shifted PWM follow as: It does not require an elevation of the DC current or DC voltage signal. Easily control the amplitude of the carrier signal without considering the overlap of the carrier signal level.

The commercially available IC has been widely used in electronic circuits, such as various types of filter circuits [5] [6], oscillator circuits [7], and inductance simulators [8]. It has the advantage as provides signal quality similar to the chip. Furthermore, it is still more convenient and cheaper. As mentioned above, the researchers create a phase-shifted multicarrier PWM circuit in current-mode using the commercially available ICs to increase the modulation

efficiency and reduce the harmonic distortion. The output signal can be controlled electronically for various related applications.

## II. PROPERTIES OF ACTIVE DEVICE

### A. LM13700

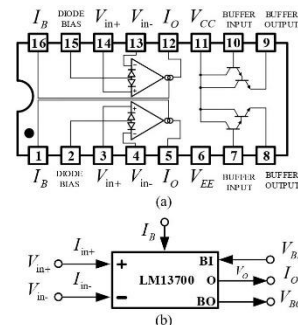


Fig.1. (a) The connection diagram of LM13700 (b) The symbol.

The LM13700 [9] is commercially manufactured by Texas instruments Inc that consists of two current-controlled transconductance amplifiers and two high impedance voltage buffers in one package. The connection diagram and the symbol are shown in Fig.1. Two amplifiers in the LM13700 share a standard power supply but otherwise operate independently for each other. The relationship between voltage and current of the LM13700 is given by

$$\begin{bmatrix} I_{in+} \\ I_{in-} \\ I_o \\ V_{BI} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_{in+} \\ V_{in-} \\ V_o \\ V_{BO} \end{bmatrix} \quad (1)$$

$$g_m = \frac{I_B}{2V_T} \quad (2)$$

In (2), the  $g_m$  is a transconductance gain controlled by the input bias current ( $I_B$ ) but still depends on the thermal voltage ( $V_T$ ). At room temperature (25°C),  $V_T$  is about 26mV.

B. AD844

Analog device Inc produces the AD844 [10]. A current feedback amplifier (CFA) has advantages: low distortion, low noise, high slew rate, wide bandwidth, and high linearity, etc. The pin and the electrical symbol are displayed in Fig.2. The AD844 can be operated from  $\pm 4.5 V$  to  $\pm 18 V$ . It is applied to convert the current to the voltage or the voltage into the current. The relationship between voltage and current of the AD844 is given by

$$\begin{bmatrix} I_+ \\ V_- \\ I_{TZ} \\ V_{OUT} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_+ \\ I_- \\ V_{TZ} \\ I_{OUT} \end{bmatrix} \quad (3)$$

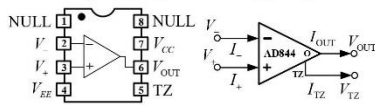


Fig.2. The pin (left) and the symbol (right) of the AD844.

III. THE PROPOSED PHASE-SHIFTED MULTICARRIER PWM

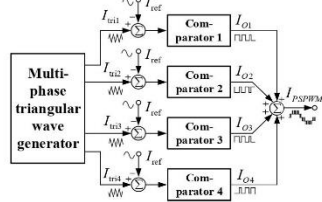


Fig.3. Block diagram of the proposed phase-shifted multicarrier PWM.

The block diagram in Fig.3 shows that the proposed phase-shifted multicarrier PWM consists of a multi-phase triangular wave generator and comparator from the block diagram. All principles of the block diagram are explained in this section.

A. Saturation-Mode on LM13700 and AD844

The LM13700 is an operational transconductance amplifier (OTA), designed by bipolar junction transistors technology. So that, the output current ( $I_O$ ) is a first-order approximately of Taylor's series, which can be found by

$$I_O = I_B \tanh\left(\frac{V_{in+} - V_{in-}}{2V_T}\right), \quad (4)$$

where  $V_{in+}$  and  $V_{in-}$  are positive and negative voltage inputs of LM13700. When  $V_{in+} - V_{in-} \gg 2V_T$  or  $V_{in+} - V_{in-} \ll -2V_T$  at  $25^\circ C$ . So,  $\tanh(V_{in+} - V_{in-} / 2V_T)$  is approximated to 1 or -1, respectively. Thus, the output current of LM13700 can be rewritten as

$$I_O = \begin{cases} I_B & \text{if } V_{in+} - V_{in-} \gg 2V_T \\ -I_B & \text{if } V_{in+} - V_{in-} \ll -2V_T \end{cases}. \quad (5)$$

From the AD844, If we take the input current ( $I_{in}$ ) into pin 2 with pin 3 and pin 5 are grounded and floated, respectively. Thus, the voltage output on pin 5 ( $V_{TZ}$ ) is as follows:

$$V_{TZ} \approx \begin{cases} V_{CC} & \text{if } I_{in} \geq 0 \\ V_{EE} & \text{if } I_{in} \leq 0 \end{cases} \quad (6)$$

where  $V_{CC}$  and  $V_{EE}$  are positive and negative voltage power supply, respectively.

B. The Proposed Current-Mode Multi-phase Triangular Wave Generator Circuit

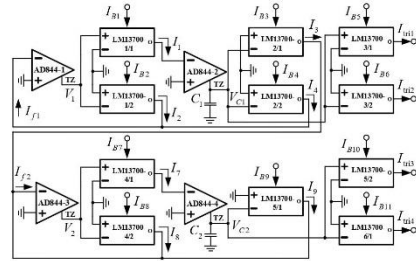


Fig.4. The proposed current-mode multi-phase triangular wave generator.

From Fig.4, The TZ port of the AD844-1 and AD844-2 are connected to the OTA's input which is qualified as high impedance. So, they are floating.  $V_1$  and  $V_2$  are given by

$$V_i \approx \begin{cases} V_{CC} & \text{if } I_{f1} \geq 0 \\ V_{EE} & \text{if } I_{f1} \leq 0 \end{cases}, \text{ and } V_2 \approx \begin{cases} V_{CC} & \text{if } I_{f2} \geq 0 \\ V_{EE} & \text{if } I_{f2} \leq 0 \end{cases}. \quad (7)$$

The LM13700-1 and LM13700-4 execute in saturation-mode that are explained in Section III, thus  $I_1, I_2, I_7$  and  $I_8$  can be depended on  $I_{B1}, I_{B2}, I_{B7}$  and  $I_{B8}$ , respectively. The voltage inputs of LM13700-2, LM13700-3, LM13700-5, and LM13700-6 are the voltage capacitor ( $V_{C1}$ ). The output current of those devices is demonstrated following as:

$$I_3 = -g_{m3}V_{C1}, I_4 = -g_{m4}V_{C1}, I_{in1} = g_{m5}V_{C1}, I_{in2} = -g_{m6}V_{C1}. \quad (8)$$

$$I_9 = -g_{m9}V_{C2}, I_{in3} = g_{m10}V_{C2}, \text{ and } I_{in4} = -g_{m11}V_{C2}. \quad (9)$$

The amplitude voltage of the 1<sup>st</sup> capacitor ( $|V_{C1}|$ ), that equals to  $2V_T I_{B2} / I_{B4}$ . So the amplitude of  $I_{in1}$  and  $I_{in2}$  can be found follow as

$$|I_{in1}| = \frac{I_{B2} I_{B5}}{I_{B4}}, \text{ and } |I_{in2}| = \frac{I_{B2} I_{B6}}{I_{B4}}. \quad (10)$$

Using Fig.5, the period of the triangular output signal can be explained by

$$\frac{T}{2} = \frac{C_1}{I_{B1}} \int_{-V_{C1}}^{+V_{C1}} dV_{C1}, \quad (11)$$

$$T = \frac{8I_{B2} V_{C1} C_1}{I_{B1} I_{B4}}. \quad (12)$$

Then, the frequency of the triangular output signal can be express as

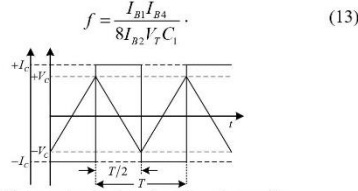


Fig.5 The current and voltage signal from the capacitor

Considering the amplitude voltage of 2<sup>nd</sup> capacitor ( $|V_{C2}|$ ), which is calculated by

$$|V_{C2}| = \frac{I_{B2}}{C_2} \int_0^{T/4} dt = \frac{2V_T I_{B2} I_{B7} C_1}{I_{B1} I_{B4} C_2}. \quad (14)$$

Let  $C_1$  equal to  $C_2$ . So that, the amplitude of  $I_{in3}$  and  $I_{in4}$

$$|I_{in3}| = \frac{I_{B2} I_{B7} I_{B10}}{I_{B1} I_{B4}}, \text{ and } |I_{in4}| = \frac{I_{B2} I_{B7} I_{B11}}{I_{B1} I_{B4}}. \quad (15)$$

### C. Current-mode Comparator

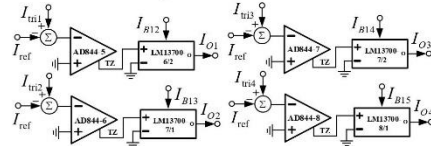


Fig.6 The proposed current-mode comparator with LM13700 and AD844

This section presents the current-mode comparator, which LM13700 and AD844 design, to compare the triangular carrier signal ( $I_{in}$ ) and the reference signal ( $I_{ref}$ ). The comparator uses the principle of LM13700 and AD844 in the saturation mode that the proposed circuit is shown in Fig.6.

$$V_{TZ} = \begin{cases} V_{CC} & \text{if } I_{in}(t) \geq I_{ref}(t) \\ V_{EE} & \text{if } I_{in}(t) \leq I_{ref}(t) \end{cases}. \quad (16)$$

Using Fig.5 and (16),  $V_{TZ}$  is the input voltage of LM13700. So, All LM13700 in Fig.5 are operated in saturation mode which the output current can be obtained by

$$I_{O1} = \begin{cases} I_{B12} & \text{if } I_{in1} \geq I_{ref} \\ -I_{B12} & \text{if } I_{in1} \leq I_{ref} \end{cases}, I_{O2} = \begin{cases} I_{B13} & \text{if } I_{in2} \geq I_{ref} \\ -I_{B13} & \text{if } I_{in2} \leq I_{ref} \end{cases}. \quad (17)$$

$$I_{O3} = \begin{cases} I_{B14} & \text{if } I_{in3} \geq I_{ref} \\ -I_{B14} & \text{if } I_{in3} \leq I_{ref} \end{cases}, I_{O4} = \begin{cases} I_{B15} & \text{if } I_{in4} \geq I_{ref} \\ -I_{B15} & \text{if } I_{in4} \leq I_{ref} \end{cases}. \quad (18)$$

### D. The Proposed Current-mode PWM

From Fig.7, The duty cycle of the PWM signal ( $I_{PWM}$ ) depends on the reference signal and the triangular signal ( $I_{in}$ ). Thus,  $\Delta_2$  that can be given as

$$\Delta_2 = \frac{T}{2} - (\Delta_1 + \Delta_3), \quad (19)$$

where the period of triangular carrier ( $T$ ) is  $8V_T I_{B2} C_1 / I_{B1} I_{B4}$ , the triangular carrier's slope ( $m$ ) is  $4|I_{in}|/T$ . So,  $\Delta_1$  and  $\Delta_3$  can be calculated as follows:

$$\Delta_1 = \frac{1}{m} \int_0^{I_{ref}(t_1)} dI_{in} = \frac{1}{m} (I_{ref}(t_1) - 0) = \frac{2V_T I_{B2} C_1 I_{ref}(t_1)}{I_{B1} I_{B4} |I_{in}|}. \quad (20)$$

$$\Delta_3 = \frac{1}{-m} \int_{I_{ref}(t_2)}^0 dI_{in} = \frac{1}{-m} (0 - I_{ref}(t_2)) = \frac{2V_T I_{B2} C_1 I_{ref}(t_2)}{I_{B1} I_{B4} |I_{in}|}. \quad (21)$$

Substitute,  $T$ , (20) and (21) into (19),  $\Delta_2$  is become to

$$\Delta_2 = \frac{4V_T I_{B2} C_1}{I_{B1} I_{B4}} \left( 1 - \frac{I_{ref}(t_1) + I_{ref}(t_2)}{2|I_{in}|} \right). \quad (22)$$

The frequency of the triangular carrier signal is much higher than the reference signal. Therefore, an approximation of the reference signal is  $I_{ref}(t_1) \approx I_{ref}(t_2) = I_{ref}(t)$ . Thus, the above equation can be rewritten by

$$\Delta_2 = \frac{4V_T I_{B2} C_1}{I_{B1} I_{B4}} \left( 1 - \frac{I_{ref}(t)}{|I_{in}|} \right). \quad (23)$$

Consequently, the duty cycle of  $I_O$  can be obtained by

$$D = \frac{1}{2} \left( 1 - \frac{I_{ref}(t)}{|I_{in}|} \right) \times 100\%. \quad (24)$$

Aforesaid, the output current of PSPWM is generated by a combination of the output signal from four comparator circuits, as shown in Fig.3. Let  $I_{B12} = I_{B3} = I_{B4} = I_{B15} = I_{SET}$ . Thus, the amplitude of the PWM signal can be expressed as

$$|I_{PSPWM}| = 4I_{SET}. \quad (25)$$

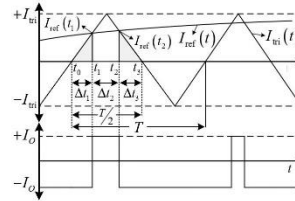


Fig.7. The waveform of the phase-shifted multicarrier PWM.

## IV. EXPERIMENTAL RESULTS

TABLE I. THE PARAMETER OF THE PROPOSED PHASE-SHIFTED MULTICARRIER PWM.

Parameter	Value
$V_{CC}$ and $V_{EE}$	+9V and -9V
$C_1, C_2$	1 $\mu F$
$I_{B5}, I_{B6}, I_{B10}, I_{B11}$	250 $\mu A$
$I_{B1}, I_{B3}, I_{B7}$	100 $\mu A$
$I_{B4}, I_{B9}, I_{B12}, I_{B13}, I_{B14}, I_{B15}$	50 $\mu A$
$I_{B2}, I_{B8}$	10 $\mu A$
$I_{ref}$	40 $\mu A$

Testing the proposed PSPWM's performance is confirmed by the actual circuit implementation. The parameters define as shown in Table 1. Measuring the output signal used a RIGOL DS1054 oscilloscope. The output PSPWM signal can be seen as Fig.8, and four triangular signals created it with the phase

difference of 90-degree at 2.21 kHz, the sinusoidal reference signal with the frequency of 50 Hz, and the PSPWM wave. Fig.9 shows the comparison between the duty cycle of the theory and the experimental results. To confirm the theoretical consistency in (24) with the maximum error of 17%. The amplitude of PSPWM relative to the setting current ( $I_{SET}$ ) is illustrated in Fig.10. It can be adjusted electronically from 0 to 500  $\mu A$  with the maximum error is not more than 1.33%.

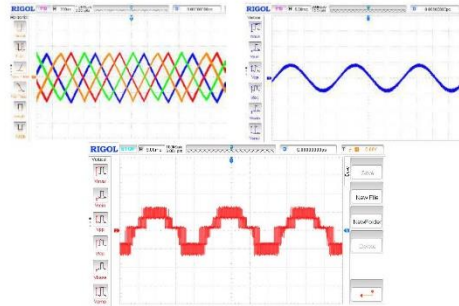


Fig.8. The four triangular output signals, the sinusoidal reference signal, and the PSPWM signal.

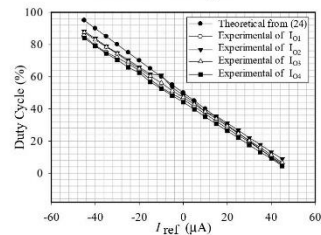


Fig.9. Duty cycle against the reference current.

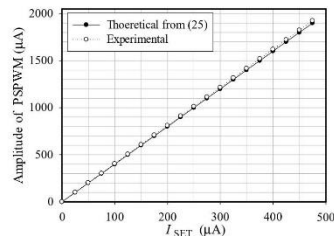


Fig.10. The amplitude of PSPWM versus  $I_{SET}$ .

Also, the experimental result in Fig.10 is seen as linear and corresponding with theory. The temperature affecting the amplitude of PSPWM is shown in Fig.11, which has a maximum error of less than 0.12%. It is summarized that it has slightly depended on temperature.

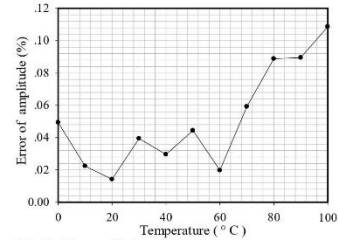


Fig.11. The amplitude of PSPWM versus temperature.

V. CONCLUSION

The current-mode phase-shifted multicarrier PWM circuit is designed via LM13700s, AD844s, and grounded capacitor without external. The experimental results show that external current biases can electronically control the output amplitude, which can be adjusted to 500  $\mu A$ . Furthermore, the amplitude is temperature insensitive, which the maximum error is less than 0.12%. The results of the duty cycle are corresponding to the theoretical.

REFERENCES

- [1] A. K. Gupta, M.S.J.a.V.A., "Novel Multicarrier PWM Scheme for a ReconFigurable Single-Phase Inverter to Achieve Manifold Higher Effective Switching Frequency". IEEE Journal of Emerging and Selected Topics in Power Electronics, vol.8, no.3, 2020.
- [2] J. Zhu, L.M.a.X.Z., "PWM-based dimmable hybrid optical OFDM for visible-light communications" in IET Communications, vol.14, no.6, pp. 930-936, 2020.
- [3] S. Yang et al., "A dual-level dual-phase pulse-width modulation class-D amplifier with 0.001% THD, 112 dB SNR", in IEEE International Symposium on Circuits and Systems (ISCAS). Melbourne, VIC, Australia, pp. 2676-2679, 2014.
- [4] W.Kongnun, A.Aurasopon, "A novel electronically controllable of current-mode level shifted multicarrier PWM based on MO-CFTA". Radioengineering, vol.22, pp.907-915, 2013.
- [5] W. Jaikla, F. Khateb, T. Kulej, and K. Pitaksuttayaprot, "Universal Filter Based on Compact CMOS Structure of VDDDA." Sensors, vol. 21, p. 1683, 2021.
- [6] W. Jaikla, S. Siripongdee, F. Khateb, R. Sotner, P. Silapan, P. Suwanjan, et al., "Synthesis of biquad filters using two VD-DIBAs with independent control of quality factor and natural frequency." AEU - International Journal of Electronics and Communications, vol. 132, p. 153601, 2021.
- [7] W. Jaikla, S.Adhan, P. Suwanjan and M. Kummgerm, "Current/Voltage Controlled Quadrature Sinusoidal Oscillators for Phase Sensitive Detection Using Commercially Available IC." Sensors, vol.22: no.1319, 2020.
- [8] W. Jaikla, R. Sotner, and F. Khateb, "Design and analysis of floating inductance simulators using VDDDA and their applications," AEU - International Journal of Electronics and Communications, vol. 112, p. 152937, 2019.
- [9] Texas Instruments, LM13700: Dual operational transconductance amplifiers with linearizing diodes and buffers, Available online: <https://www.ti.com/product/LM13700?ggn=lm13700>, (revised on November 2015).
- [10] Analog Devices, AD844: 60 MHz, 2000 V/ $\mu s$ , Monolithic Op Amp with Quad Low Noise, Available online: <https://www.analog.com/media/en/technicaldocumentation/data-sheets/AD844.pdf> (revised on May 2017)





LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

## LM13700 Dual Operational Transconductance Amplifiers With Linearizing Diodes and Buffers

### 1 Features

- $g_m$  Adjustable Over 6 Decades
- Excellent  $g_m$  Linearity
- Excellent Matching Between Amplifiers
- Linearizing Diodes for reduced output distortion
- High Impedance Buffers
- High Output Signal-to-Noise Ratio

### 2 Applications

- Current-Controlled Amplifiers
- Stereo Audio Amplifiers
- Current-Controlled Impedances
- Current-Controlled Filters
- Current-Controlled Oscillators
- Multiplexers
- Timers
- Sample-and-Hold Circuits

### 3 Description

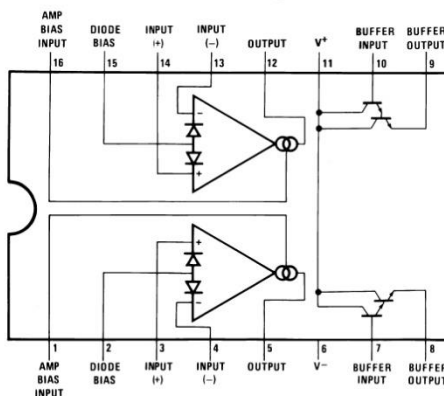
The LM13700 series consists of two current-controlled transconductance amplifiers, each with differential inputs and a push-pull output. The two amplifiers share common supplies but otherwise operate independently. Linearizing diodes are provided at the inputs to reduce distortion and allow higher input levels. The result is a 10-dB signal-to-noise improvement referenced to 0.5 percent THD. High impedance buffers are provided which are especially designed to complement the dynamic range of the amplifiers. The output buffers of the LM13700 differ from those of the LM13600 in that their input bias currents (and thus their output DC levels) are independent of  $I_{ABC}$ . This may result in performance superior to that of the LM13600 in audio applications.

#### Device Information<sup>(1)</sup>

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM13700	SOIC (16)	3.91 mm × 9.90 mm
	PDIP (16)	6.35 mm × 19.304 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.

#### Connection Diagram



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.



LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

## Table of Contents

<b>1 Features</b> .....	<b>1</b>	7.4 Device Functional Modes .....	10
<b>2 Applications</b> .....	<b>1</b>	<b>8 Application and Implementation</b> .....	<b>11</b>
<b>3 Description</b> .....	<b>1</b>	8.1 Application Information .....	11
<b>4 Revision History</b> .....	<b>2</b>	8.2 Typical Application .....	11
<b>5 Pin Configuration and Functions</b> .....	<b>3</b>	8.3 System Examples .....	12
<b>6 Specifications</b> .....	<b>4</b>	<b>9 Power Supply Recommendations</b> .....	<b>29</b>
6.1 Absolute Maximum Ratings .....	4	<b>10 Layout</b> .....	<b>29</b>
6.2 Recommended Operating Conditions .....	4	10.1 Layout Guidelines .....	29
6.3 Thermal Information .....	4	10.2 Layout Example .....	29
6.4 Electrical Characteristics .....	5	<b>11 Device and Documentation Support</b> .....	<b>30</b>
6.5 Typical Characteristics .....	6	11.1 Community Resources .....	30
<b>7 Detailed Description</b> .....	<b>9</b>	11.2 Trademarks .....	30
7.1 Overview .....	9	11.3 Electrostatic Discharge Caution .....	30
7.2 Functional Block Diagram .....	9	11.4 Glossary .....	30
7.3 Feature Description .....	9	<b>12 Mechanical, Packaging, and Orderable Information</b> .....	<b>30</b>

## 4 Revision History

NOTE: Page numbers for previous revisions may differ from page numbers in the current version.

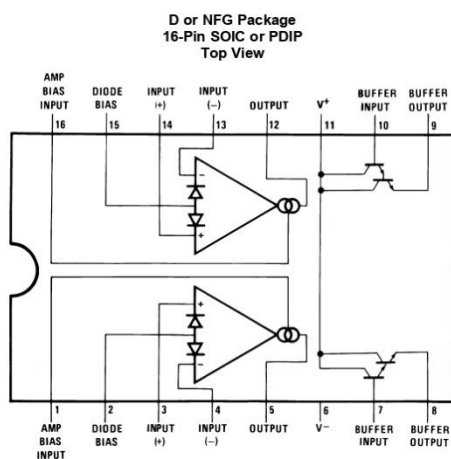
Changes from Revision E (March 2013) to Revision F	Page
• Added ESD Ratings table, Feature Description section, Device Functional Modes, Application and Implementation section, Power Supply Recommendations section, Layout section, Device and Documentation Support section, and Mechanical, Packaging, and Orderable Information section. ....	1
• Removed soldering information in Absolute Maximum Ratings table .....	4

Changes from Revision D (March 2013) to Revision E	Page
• Changed layout of National Data Sheet to TI format .....	27



## 5 Pin Configuration and Functions



**Pin Functions**

PIN		I/O	DESCRIPTION
NAME	NO.		
Amp bias input	1, 16	A	Current bias input
Buffer input	7, 10	A	Buffer amplifier input
Buffer output	8, 9	A	Buffer amplifier output
Diode bias	2, 15	A	Linearizing diode bias input
Input+	3, 14	A	Positive input
Input-	4, 13	A	Negative input
Output	5, 12	A	Unbuffered output
V <sup>+</sup>	11	P	Positive power supply
V <sup>-</sup>	6	P	Negative power supply



## LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

## 6 Specifications

### 6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)<sup>(1)</sup>

	MIN	MAX	UNIT
Supply voltage		36 V <sub>DC</sub> or ±18	V
DC input voltage	+V <sub>S</sub>	-V <sub>S</sub>	V
Differential input voltage		±5	V
Diode bias current (I <sub>D</sub> )		2	mA
Amplifier bias current (I <sub>ABC</sub> )		2	mA
Buffer output current <sup>(2)</sup>		20	mA
Power dissipation <sup>(3)</sup> T <sub>A</sub> = 25°C – LM13700N		570	mW
Output short circuit duration		Continuous	
Storage temperature, T <sub>stg</sub>	-65	150	°C

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

(2) Buffer output current should be limited so as to not exceed package dissipation.

(3) For operation at ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a thermal resistance, junction to ambient, as follows: LM13700N, 90°C/W; LM13700M, 110°C/W.

### 6.2 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT	
V+ (single-supply configuration)	9.5	32	V	
V+ (dual-supply configuration)	4.75	16	V	
V- (dual-supply configuration)	-16	-4.75	V	
Operating temperature, T <sub>A</sub>	LM13700N	0	70	°C

### 6.3 Thermal Information

THERMAL METRIC <sup>(1)</sup>	LM13700		UNIT	
	D (SOIC)	NFG (PDIP)		
	16 PINS	16 PINS		
R <sub>θJA</sub>	Junction-to-ambient thermal resistance	83.0	43.8	°C/W
R <sub>θJC(top)</sub>	Junction-to-case (top) thermal resistance	44.0	34.9	°C/W
R <sub>θJB</sub>	Junction-to-board thermal resistance	40.5	28.3	°C/W
ψ <sub>JT</sub>	Junction-to-top characterization parameter	11.5	19.1	°C/W
ψ <sub>JB</sub>	Junction-to-board characterization parameter	40.2	28.2	°C/W

(1) For more information about traditional and new thermal metrics, see the *Semiconductor and IC Package Thermal Metrics* application report, SPRA953.



LM13700

www.ti.com

SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

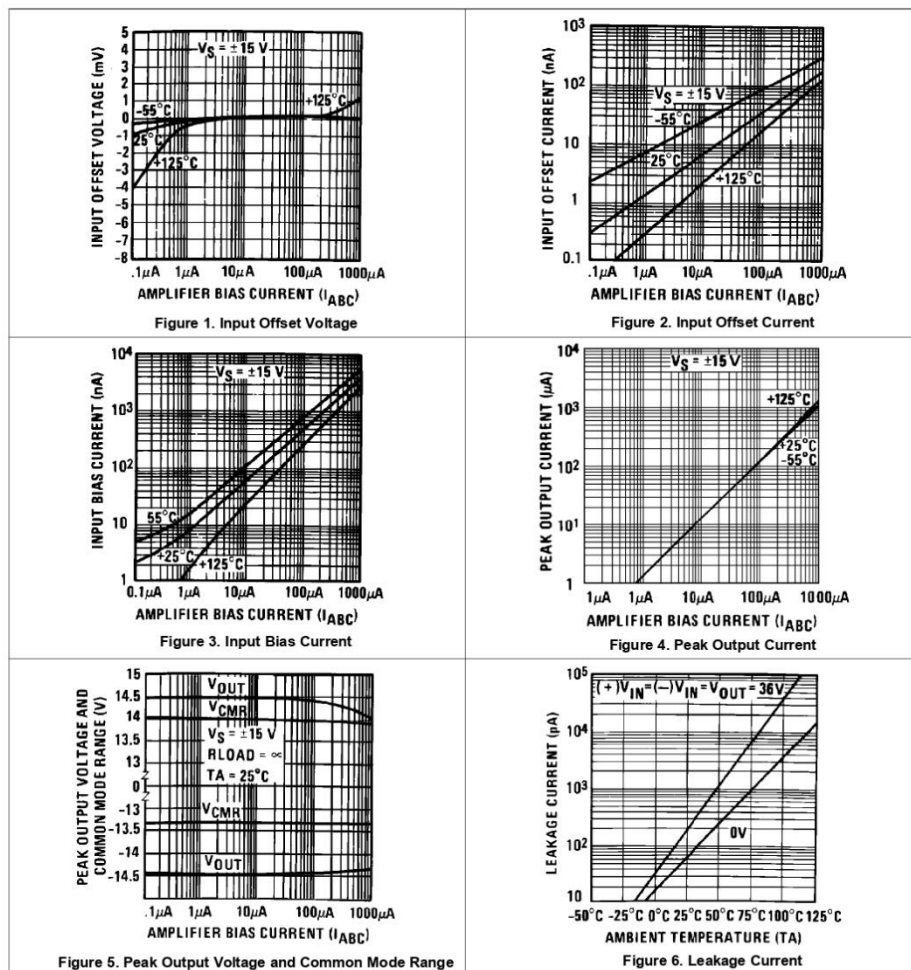
## 6.4 Electrical Characteristics

These specifications apply for  $V_S = \pm 15\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , amplifier bias current ( $I_{ABC} = 500\ \mu\text{A}$ , pins 2 and 15 open unless otherwise specified. The inputs to the buffers are grounded and outputs are open.

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Input offset voltage ( $V_{OS}$ )	Over specified temperature range		0.4	4	mV
	$I_{ABC} = 5\ \mu\text{A}$		0.3	4	
$V_{OS}$ including diodes	Diode bias current ( $I_D$ ) = 500 $\mu\text{A}$		0.5	5	mV
Input offset change	$5\ \mu\text{A} \leq I_{ABC} \leq 500\ \mu\text{A}$		0.1	3	mV
Input offset current			0.1	0.6	$\mu\text{A}$
Input bias current			0.4	5	$\mu\text{A}$
	Over specified temperature range		1	8	
Forward transconductance ( $g_m$ )		6700	9600	13000	$\mu\text{S}$
	Over specified temperature range	5400			
$g_m$ tracking			0.3		dB
Peak output current	$R_L = 0$ , $I_{ABC} = 5\ \mu\text{A}$		5		$\mu\text{A}$
	$R_L = 0$ , $I_{ABC} = 500\ \mu\text{A}$	350	500	650	
	$R_L = 0$ , Over Specified Temp Range	300			
Supply current	$I_{ABC} = 500\ \mu\text{A}$ , both channels		2.6		mA
CMRR		80	110		dB
Common-mode range		$\pm 12$	$\pm 13.5$		V
Crosstalk	Referred to input <sup>(1)</sup> 20 Hz < f < 20 kHz		100		dB
Differential input current	$I_{ABC} = 0$ , input = $\pm 4\text{ V}$		0.02	100	nA
Leakage current	$I_{ABC} = 0$ (refer to test circuit)		0.2	100	nA
Input resistance		10	26		k $\Omega$
Open-loop bandwidth			2		MHz
Slew rate	Unity gain compensated		50		V/ $\mu\text{s}$
Buffer input current	See <sup>(1)</sup>		0.5	2	$\mu\text{A}$
Peak buffer output voltage	See <sup>(1)</sup>	10			V
<b>PEAK OUTPUT VOLTAGE</b>					
Positive	$R_L = \infty$ , $5\ \mu\text{A} \leq I_{ABC} \leq 500\ \mu\text{A}$	12	14.2		V
Negative	$R_L = \infty$ , $5\ \mu\text{A} \leq I_{ABC} \leq 500\ \mu\text{A}$	-12	-14.4		V
<b><math>V_{OS}</math> SENSITIVITY</b>					
Positive	$\Delta V_{OS}/\Delta V^+$		20	150	$\mu\text{V}/\text{V}$
Negative	$\Delta V_{OS}/\Delta V^-$		20	150	$\mu\text{V}/\text{V}$

(1) These specifications apply for  $V_S = \pm 15\text{ V}$ ,  $I_{ABC} = 500\ \mu\text{A}$ ,  $R_{OUT} = 5\text{-k}\Omega$  connected from the buffer output to  $-V_S$  and the input of the buffer is connected to the transconductance amplifier output.

6.5 Typical Characteristics



Typical Characteristics (continued)

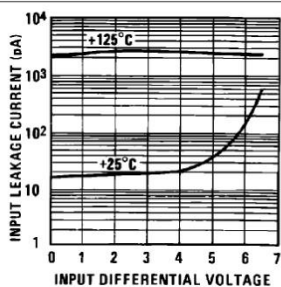


Figure 7. Input Leakage

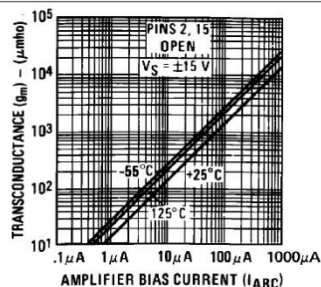


Figure 8. Transconductance

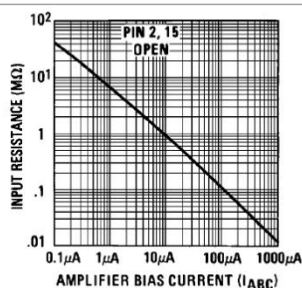


Figure 9. Input Resistance

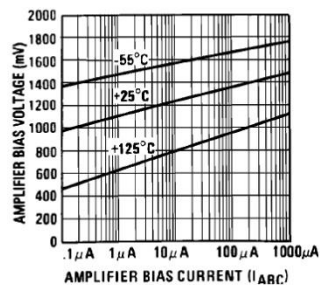


Figure 10. Amplifier Bias Voltage vs. Amplifier Bias Current

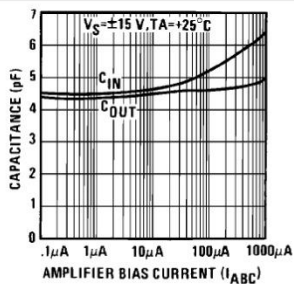


Figure 11. Input and Output Capacitance

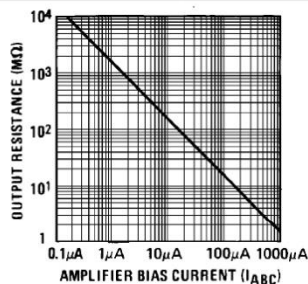


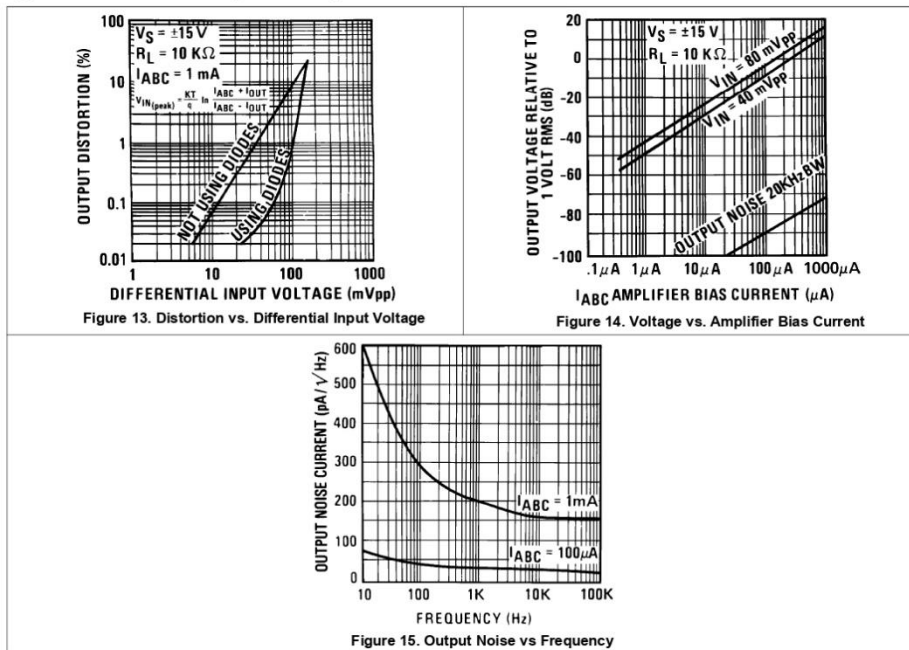
Figure 12. Output Resistance

LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

Typical Characteristics (continued)



## 7 Detailed Description

### 7.1 Overview

The LM13700 is a two channel current controlled differential input transconductance amplifier with additional output buffers. The inputs include linearizing diodes to reduce distortion, and the output current is controlled by a dedicated pin. The outputs can sustain a continuous short to ground.

### 7.2 Functional Block Diagram

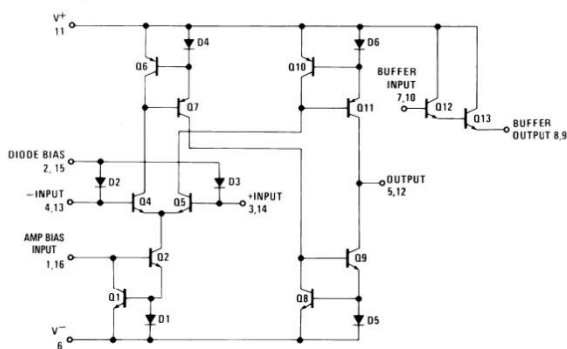


Figure 16. One Operational Transconductance Amplifier

### 7.3 Feature Description

#### 7.3.1 Circuit Description

The differential transistor pair  $Q_4$  and  $Q_5$  form a transconductance stage in that the ratio of their collector currents is defined by the differential input voltage according to the transfer function:

$$V_{IN} = \frac{kT}{q} \ln \frac{I_5}{I_4} \quad (1)$$

where  $V_{IN}$  is the differential input voltage,  $kT/q$  is approximately 26 mV at 25°C and  $I_5$  and  $I_4$  are the collector currents of transistors  $Q_5$  and  $Q_4$  respectively. With the exception of  $Q_{12}$  and  $Q_{13}$ , all transistors and diodes are identical in size. Transistors  $Q_1$  and  $Q_2$  with Diode  $D_1$  form a current mirror which forces the sum of currents  $I_4$  and  $I_5$  to equal  $I_{ABC}$ :

$$I_4 + I_5 = I_{ABC} \quad (2)$$

where  $I_{ABC}$  is the amplifier bias current applied to the gain pin.

For small differential input voltages the ratio of  $I_4$  and  $I_5$  approaches unity and the Taylor series of the  $\ln$  function is approximated as:

$$\frac{kT}{q} \ln \frac{I_5}{I_4} \approx \frac{kT}{q} \frac{I_5 - I_4}{I_4} \quad (3)$$

$$I_4 \approx I_5 \approx \frac{I_{ABC}}{2} \quad (3)$$

$$V_{IN} \left[ \frac{I_{ABC}^2}{2kT} \right] = I_5 - I_4 \quad (4)$$



## LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

### Feature Description (continued)

Collector currents  $I_4$  and  $I_5$  are not very useful by themselves and it is necessary to subtract one current from the other. The remaining transistors and diodes form three current mirrors that produce an output current equal to  $I_5$  minus  $I_4$  thus:

$$V_{IN} \left[ \frac{I_{ABC}^2}{2KT} \right] = I_{OUT} \quad (5)$$

The term in brackets is then the transconductance of the amplifier and is proportional to  $I_{ABC}$ .

#### 7.3.2 Linearizing Diodes

For differential voltages greater than a few millivolts, Equation 3 becomes less valid and the transconductance becomes increasingly nonlinear. Figure 19 demonstrates how the internal diodes can linearize the transfer function of the amplifier. For convenience assume the diodes are biased with current sources and the input signal is in the form of current  $I_S$ . Since the sum of  $I_4$  and  $I_5$  is  $I_{ABC}$  and the difference is  $I_{OUT}$ , currents  $I_4$  and  $I_5$  is written as follows:

$$I_4 = \frac{I_{ABC}}{2} - \frac{I_{OUT}}{2}, \quad I_5 = \frac{I_{ABC}}{2} + \frac{I_{OUT}}{2} \quad (6)$$

Since the diodes and the input transistors have identical geometries and are subject to similar voltages and temperatures, the following is true:

$$\begin{aligned} \frac{KT}{q} \ln \frac{I_D + I_S}{I_D - I_S} &= \frac{KT}{q} \ln \frac{I_{ABC} + I_{OUT}}{I_{ABC} - I_{OUT}} \\ \therefore I_{OUT} &= I_S \left( \frac{2I_{ABC}}{I_D} \right) \text{ for } |I_S| < \frac{I_D}{2} \end{aligned} \quad (7)$$

Notice that in deriving Equation 7 no approximations have been made and there are no temperature-dependent terms. The limitations are that the signal current not exceed  $I_D / 2$  and that the diodes be biased with currents. In practice, replacing the current sources with resistors will generate insignificant errors.

### 7.4 Device Functional Modes

Use in single ended or dual supply systems requires minimal changes. The outputs can support a sustained short to ground. Note that use of the LM13700 in  $\pm 5$  V supply systems requires will reduce signal dynamic range; this is due to the PNP transistors having a higher  $V_{BE}$  than the NPN transistors.

#### 7.4.1 Output Buffers

Each channel includes a separate output buffer which consists of a Darlington pair transistor that can drive up to 20mA.



## 8 Application and Implementation

### NOTE

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes. Customers should validate and test their design implementation to confirm system functionality.

### 8.1 Application Information

An OTA is a versatile building block analog component that can be considered an ideal transistor. The LM13700 can be used in a wide variety of applications, from voltage-controlled amplifiers and filters to VCOs. The 2 well-matched, independent channels make the LDC13700 well suited for stereo audio applications.

### 8.2 Typical Application

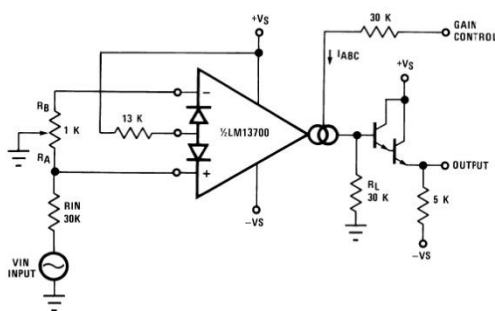


Figure 17. Voltage Controlled Amplifier

#### 8.2.1 Design Requirements

For this example application, the system requirements provide a volume control for a 1 V<sub>P</sub> input signal with a THD < 0.1% using ±15 V supplies. The volume control varies between -13 V and 15 V and needs to provide an adjustable gain range of >30dB.

#### 8.2.2 Detailed Design Procedure

Using the linearizing diodes is recommended for most applications, as they greatly reduce the output distortion. It is required that the diode bias current, I<sub>D</sub> be greater than twice the input current, I<sub>S</sub>. As the input voltage has a DC level of 0 V, the Diode Bias input pins are 1 diode drop above 0 V, which is +0.7 V. Tying the bias to the clean V<sub>+</sub> supply, results in a voltage drop of 14.3 V across R<sub>D</sub>. Using the recommended 1mA for I<sub>D</sub> is appropriate here, and with V<sub>S</sub>=+15 V, the voltage drop is 14.3 V, and so using the standard value of 13-kΩ is acceptable and will provide the desired gain control.

To obtain the <0.1% THD requirement, the differential input voltage must be <60mV<sub>pp</sub> when the linearizing diodes are used. The input divider on the input will reduce the 1 V<sub>P</sub> input to 33mV<sub>pp</sub>, which is within the desired spec.

Next, set I<sub>BIAS</sub>. The Bias Input pins (pins 1 or 16), are 2 diode drops above the negative supply, and therefore V<sub>BIAS</sub> = 2(V<sub>BE</sub>) + V<sub>-</sub>, which for this application is -13.6 V. To set I<sub>BIAS</sub> to 1mA when V<sub>C</sub> = 15 V requires a 28.6-kΩ; 30-kΩ is a standard value and is used for this application. The gain will be linear with the applied voltage.

**LM13700**

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

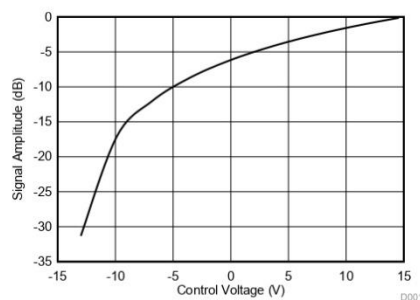
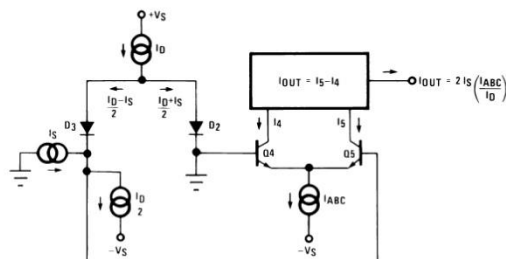
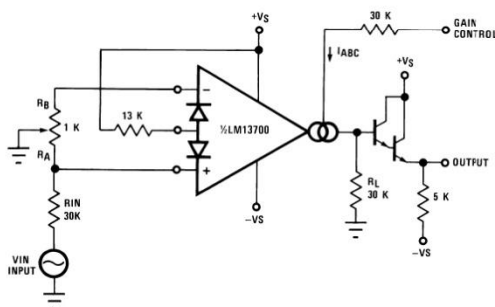
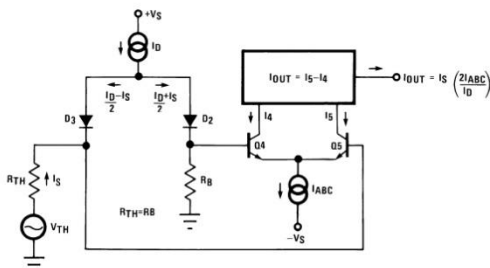
**Typical Application (continued)****8.2.3 Application Curve****Figure 18. Signal Amplitude vs Control Voltage****8.3 System Examples****8.3.1 Voltage-Controlled Amplifiers**

Figure 20 shows how the linearizing diodes is used in a voltage-controlled amplifier. To understand the input biasing, it is best to consider the 13-k $\Omega$  resistor as a current source and use a Thevenin equivalent circuit as shown in Figure 21. This circuit is similar to Figure 19 and operates the same. The potentiometer in Figure 20 is adjusted to minimize the effects of the control signal at the output.

**Figure 19. Linearizing Diodes**

For optimum signal-to-noise performance,  $I_{ABC}$  should be as large as possible as shown by the Output Voltage vs Amplifier Bias Current graph. Larger amplitudes of input signal also improve the S/N ratio. The linearizing diodes help here by allowing larger input signals for the same output distortion as shown by the Distortion vs. Differential Input Voltage graph. S/N may be optimized by adjusting the magnitude of the input signal via  $R_{IN}$  (Figure 20) until the output distortion is below the desired level. The output voltage swing can then be set at any level by selecting  $R_L$ .

Although the noise contribution of the linearizing diodes is negligible relative to the contribution of the amplifier's internal transistors,  $I_D$  should be as large as possible. This minimizes the dynamic junction resistance of the diodes ( $r_e$ ) and maximizes their linearizing action when balanced against  $R_{IN}$ . A value of 1 mA is recommended for  $I_D$  unless the specific application demands otherwise.

**System Examples (continued)****Figure 20. Voltage-Controlled Amplifier****Figure 21. Equivalent VCA Input Circuit****8.3.2 Stereo Volume Control**

The circuit of [Figure 22](#) uses the excellent matching of the two LM13700 amplifiers to provide a Stereo Volume Control with a typical channel-to-channel gain tracking of 0.3 dB.  $R_P$  is provided to minimize the output offset voltage and may be replaced with two 510 $\Omega$  resistors in AC-coupled applications. For the component values given, amplifier gain is derived for [Figure 20](#) as being:

$$\frac{V_O}{V_{IN}} = 940 \times I_{ABC} \quad (8)$$

If  $V_C$  is derived from a second signal source then the circuit becomes an amplitude modulator or two-quadrant multiplier as shown in [Figure 23](#), where:

$$I_O = \frac{-2I_S}{I_D} (I_{ABC}) = \frac{-2I_S}{I_D} \frac{V_{IN2}}{R_C} - \frac{2I_S}{I_D} \frac{(V^- + 1.4V)}{R_C} \quad (9)$$

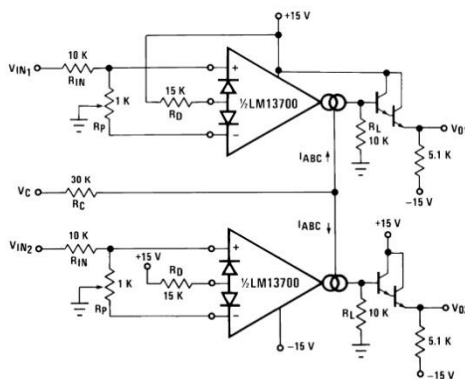
The constant term in the above equation may be cancelled by feeding  $I_S \times I_D R_C / 2(V^- + 1.4V)$  into  $I_O$ . The circuit of [Figure 24](#) adds  $R_M$  to provide this current, resulting in a four-quadrant multiplier where  $R_C$  is trimmed such that  $V_O = 0V$  for  $V_{IN2} = 0V$ .  $R_M$  also serves as the load resistor for  $I_O$ .

**LM13700**

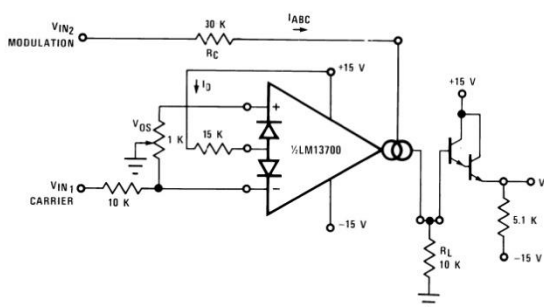
SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

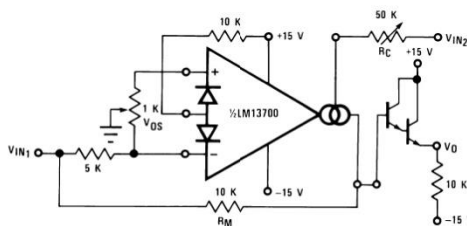
**System Examples (continued)**



**Figure 22. Stereo Volume Control**



**Figure 23. Amplitude Modulator**



**Figure 24. Four-Quadrant Multiplier**

### System Examples (continued)

Noting that the gain of the LM13700 amplifier of Figure 21 may be controlled by varying the linearizing diode current  $I_D$  as well as by varying  $I_{ABC}$ , Figure 25 shows an AGC Amplifier using this approach. As  $V_O$  reaches a high enough amplitude ( $3 V_{BE}$ ) to turn on the Darlington transistors and the linearizing diodes, the increase in  $I_D$  reduces the amplifier gain so as to hold  $V_O$  at that level.

#### 8.3.3 Voltage-Controlled Resistors

An Operational Transconductance Amplifier (OTA) may be used to implement a Voltage Controlled Resistor as shown in Figure 26. A signal voltage applied at  $R_X$  generates a  $V_{IN}$  to the LM13700 which is then multiplied by the  $g_m$  of the amplifier to produce an output current, thus:

$$R_X = \frac{R + R_A}{g_m R_A} \quad (10)$$

where  $g_m \approx 19.2 I_{ABC}$  at 25°C. Note that the attenuation of  $V_O$  by  $R$  and  $R_A$  is necessary to maintain  $V_{IN}$  within the linear range of the LM13700 input.

Figure 27 shows a similar VCR where the linearizing diodes are added, essentially improving the noise performance of the resistor. A floating VCR is shown in Figure 28, where each "end" of the "resistor" may be at any voltage within the output voltage range of the LM13700.

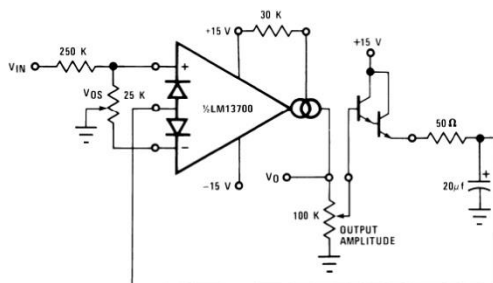


Figure 25. AGC Amplifier

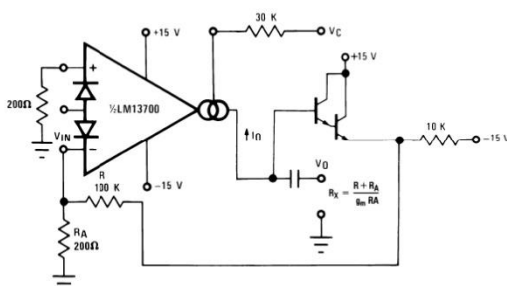
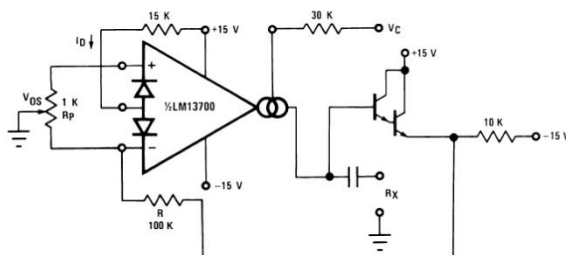


Figure 26. Voltage-Controlled Resistor, Single-Ended

**LM13700**

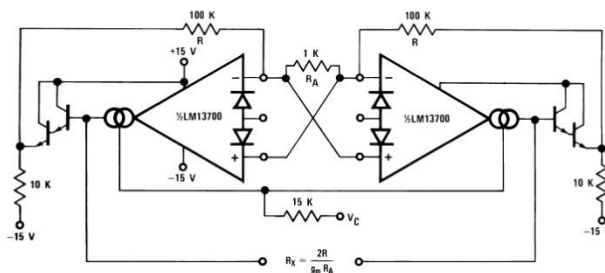
SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

**System Examples (continued)****Figure 27. Voltage-Controlled Resistor with Linearizing Diodes****8.3.4 Voltage-Controlled Filters**

OTA's are extremely useful for implementing voltage controlled filters, with the LM13700 having the advantage that the required buffers are included on the I.C. The VC Lo-Pass Filter of [Figure 29](#) performs as a unity-gain buffer amplifier at frequencies below cut-off, with the cut-off frequency being the point at which  $X_C/g_m$  equals the closed-loop gain of  $(R/R_A)$ . At frequencies above cut-off the circuit provides a single RC roll-off (6 dB per octave) of the input signal amplitude with a -3 dB point defined by the given equation, where  $g_m$  is again  $19.2 \times I_{ABC}$  at room temperature. [Figure 30](#) shows a VC High-Pass Filter which operates in much the same manner, providing a single RC roll-off below the defined cut-off frequency.

Additional amplifiers may be used to implement higher order filters as demonstrated by the two-pole Butterworth Lo-Pass Filter of [Figure 31](#) and the state variable filter of [Figure 32](#). Due to the excellent  $g_m$  tracking of the two amplifiers, these filters perform well over several decades of frequency.

**Figure 28. Floating Voltage-Controlled Resistor**

System Examples (continued)

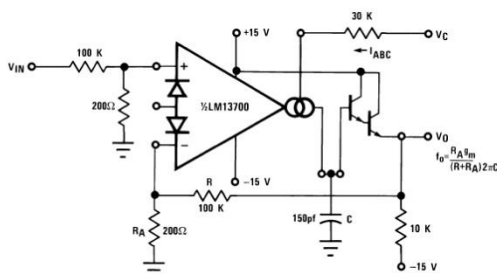
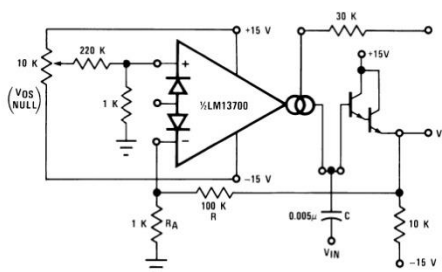


Figure 29. Voltage-Controlled Low-Pass Filter



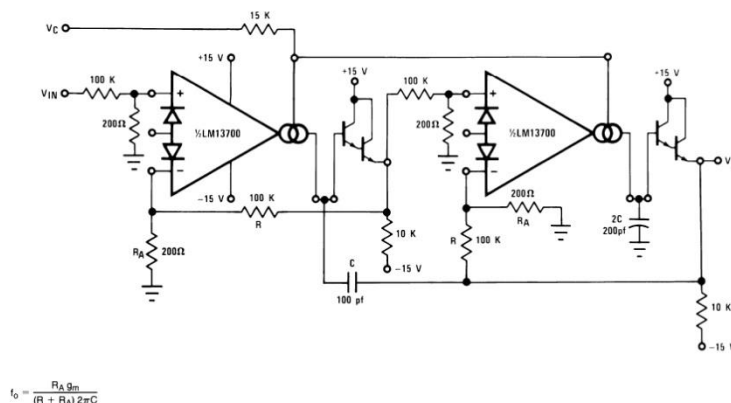
$$f_c = \frac{R_A g_m}{(R + R_A) 2\pi C}$$

Figure 30. Voltage-Controlled Hi-Pass Filter

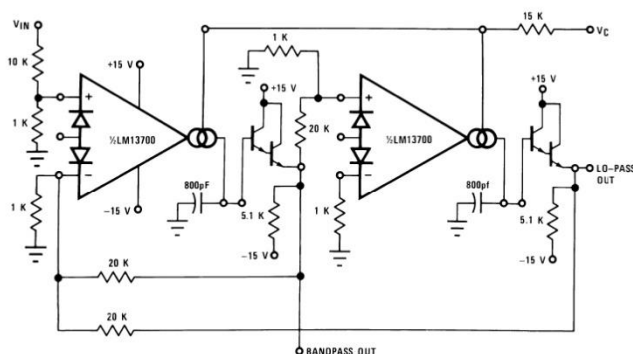
**LM13700**

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

**System Examples (continued)**

$$f_0 = \frac{R_A g_m}{(R + R_A) 2\pi C}$$

**Figure 31. Voltage-Controlled 2-Pole Butterworth Lo-Pass Filter****Figure 32. Voltage-Controlled State Variable Filter****8.3.5 Voltage-Controlled Oscillators**

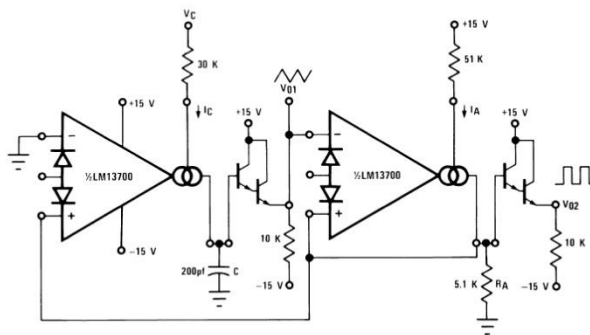
The classic Triangular/Square Wave VCO of [Figure 33](#) is one of a variety of Voltage Controlled Oscillators which may be built utilizing the LM13700. With the component values shown, this oscillator provides signals from 200 kHz to below 2 Hz as  $I_C$  is varied from 1 mA to 10 nA. The output amplitudes are set by  $I_A \times R_A$ . Note that the peak differential input voltage must be less than 5 V to prevent zenering the inputs.

A few modifications to this circuit produce the ramp/pulse VCO of [Figure 34](#). When  $V_{O2}$  is high,  $I_F$  is added to  $I_C$  to increase amplifier A1's bias current and thus to increase the charging rate of capacitor C. When  $V_{O2}$  is low,  $I_F$  goes to zero and the capacitor discharge current is set by  $I_C$ .



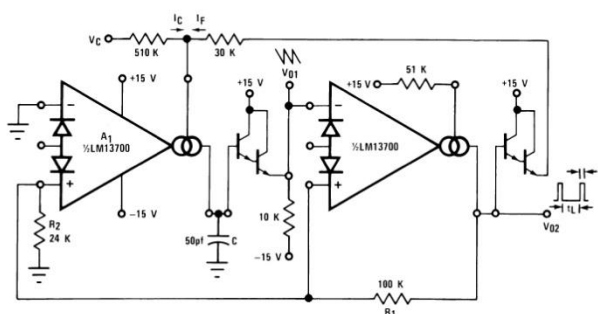
**System Examples (continued)**

The VC Lo-Pass Filter of Figure 29 may be used to produce a high-quality sinusoidal VCO. The circuit of Figure 34 employs two LM13700 packages, with three of the amplifiers configured as lo-pass filters and the fourth as a limiter/inverter. The circuit oscillates at the frequency at which the loop phase-shift is 360° or 180° for the inverter and 60° per filter stage. This VCO operates from 5 Hz to 50 kHz with less than 1% THD.



$$f_{osc} = \frac{I_C}{4C_I A_R A_L}$$

**Figure 33. Triangular/Square-Wave VCO**



$$V_{PK} = \frac{(V^+ \pm 0.8V) R_2}{R_1 + R_2}$$

$$t_H \approx \frac{2V_{PK}C}{I_F}$$

$$t_L \approx \frac{2V_{PK}C}{I_C}$$

$$f_0 \approx \frac{I_C}{2V_{PK}C} \text{ for } t_C \ll t_F$$

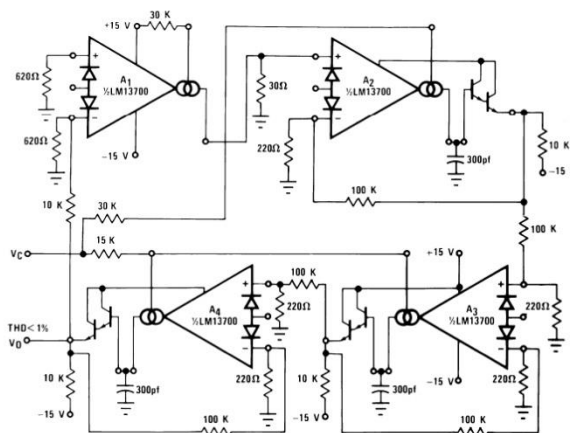
**Figure 34. Ramp/Pulse VCO**

**LM13700**

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

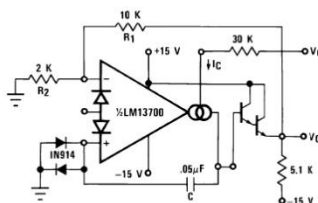
www.ti.com

**System Examples (continued)**



**Figure 35. Sinusoidal VCO**

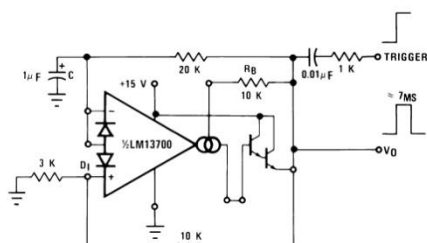
Figure 36 shows how to build a VCO using one amplifier when the other amplifier is needed for another function.



**Figure 36. Single Amplifier VCO**

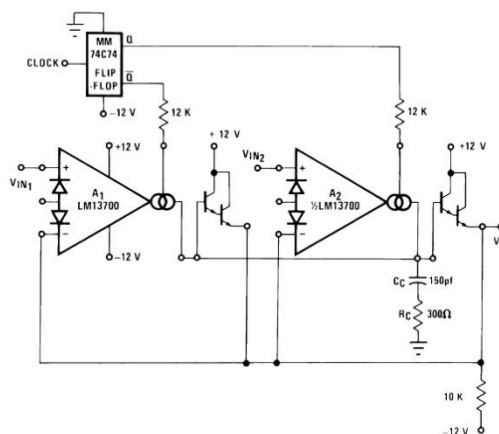
**8.3.6 Additional Applications**

Figure 37 presents an interesting one-shot which draws no power supply current until it is triggered. A positive-going trigger pulse of at least 2 V amplitude turns on the amplifier through  $R_B$  and pulls the non-inverting input high. The amplifier regenerates and latches its output high until capacitor C charges to the voltage level on the non-inverting input. The output then switches low, turning off the amplifier and discharging the capacitor. The capacitor discharge rate is speeded up by shunting the diode bias pin to the inverting input so that an additional discharge current flows through  $D_1$  when the amplifier output switches low. A special feature of this timer is that the other amplifier, when biased from  $V_O$ , can perform another function and draw zero stand-by power as well.

**System Examples (continued)****Figure 37. Zero Stand-By Power Timer**

The operation of the multiplexer of Figure 38 is very straightforward. When A1 is turned on it holds  $V_O$  equal to  $V_{IN1}$  and when A2 is supplied with bias current then it controls  $V_O$ .  $C_C$  and  $R_C$  serve to stabilize the unity-gain configuration of amplifiers A1 and A2. The maximum clock rate is limited to about 200 kHz by the LM13700 slew rate into 150 pF when the  $(V_{IN1}-V_{IN2})$  differential is at its maximum allowable value of 5 V.

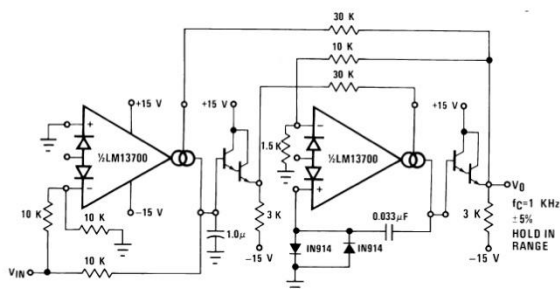
The Phase-Locked Loop of Figure 39 uses the four-quadrant multiplier of Figure 24 and the VCO of Figure 36 to produce a PLL with a  $\pm 5\%$  hold-in range and an input sensitivity of about 300 mV.

**Figure 38. Multiplexer**

**LM13700**

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

**System Examples (continued)****Figure 39. Phase Lock Loop**

The Schmitt Trigger of Figure 40 uses the amplifier output current into R to set the hysteresis of the comparator; thus  $V_H = 2 \times R \times I_B$ . Varying  $I_B$  will produce a Schmitt Trigger with variable hysteresis.

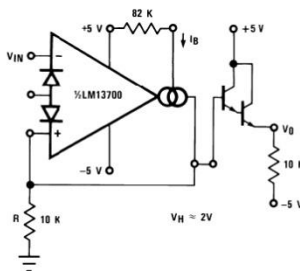
**Figure 40. Schmitt Trigger**

Figure 41 shows a Tachometer or Frequency-to-Voltage converter. Whenever A1 is toggled by a positive-going input, an amount of charge equal to  $(V_H - V_L) C_1$  is sourced into  $C_1$  and  $R_1$ . This once per cycle charge is then balanced by the current of  $V_O/R_1$ . The maximum  $F_{IN}$  is limited by the amount of time required to charge  $C_1$  from  $V_L$  to  $V_H$  with a current of  $I_B$ , where  $V_L$  and  $V_H$  represent the maximum low and maximum high output voltage swing of the LM13700. D1 is added to provide a discharge path for  $C_1$  when A1 switches low.

The Peak Detector of Figure 42 uses A2 to turn on A1 whenever  $V_{IN}$  becomes more positive than  $V_O$ . A1 then charges storage capacitor C to hold  $V_O$  equal to  $V_{IN}$  PK. Pulling the output of A2 low through D1 serves to turn off A1 so that  $V_O$  remains constant.

## System Examples (continued)

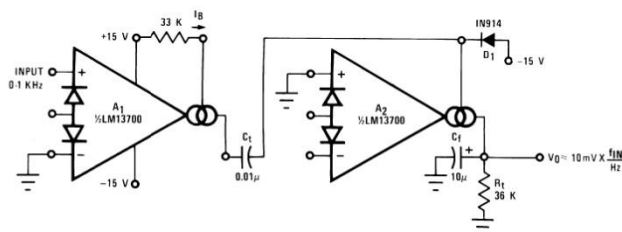


Figure 41. Tachometer

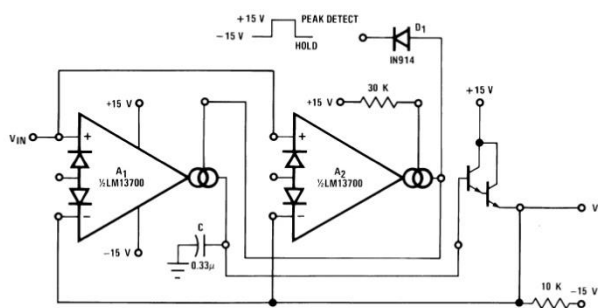


Figure 42. Peak Detector and Hold Circuit

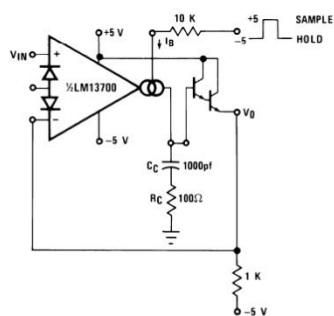
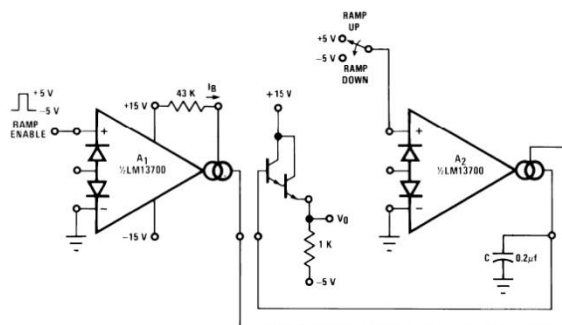
The Ramp-and-Hold of Figure 44 sources  $I_B$  into capacitor C whenever the input to A1 is brought high, giving a ramp-rate of about 1 V/ms for the component values shown.

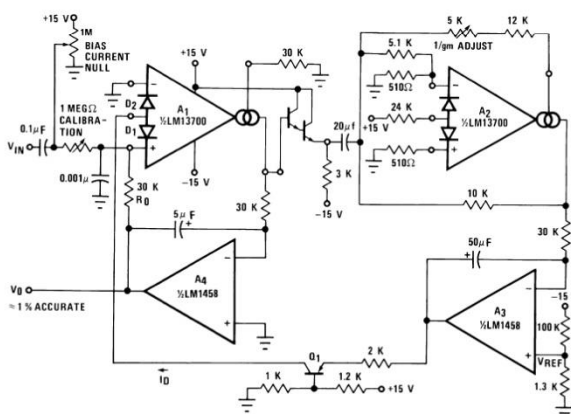
The true-RMS converter of Figure 45 is essentially an automatic gain control amplifier which adjusts its gain such that the AC power at the output of amplifier A1 is constant. The output power of amplifier A1 is monitored by squaring amplifier A2 and the average compared to a reference voltage with amplifier A3. The output of A3 provides bias current to the diodes of A1 to attenuate the input signal. Because the output power of A1 is held constant, the RMS value is constant and the attenuation is directly proportional to the RMS value of the input voltage. The attenuation is also proportional to the diode bias current. Amplifier A4 adjusts the ratio of currents through the diodes to be equal and therefore the voltage at the output of A4 is proportional to the RMS value of the input voltage. The calibration potentiometer is set such that  $V_O$  reads directly in RMS volts.

**LM13700**

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

**System Examples (continued)****Figure 43. Sample-Hold Circuit****Figure 44. Ramp and Hold**

**System Examples (continued)****Figure 45. True RMS Converter**

The circuit of [Figure 46](#) is a voltage reference of variable Temperature Coefficient. The 100-kΩ potentiometer adjusts the output voltage which has a positive TC above 1.2 V, zero TC at about 1.2 V, and negative TC below 1.2 V. This is accomplished by balancing the TC of the A2 transfer function against the complementary TC of D1.

The wide dynamic range of the LM13700 allows easy control of the output pulse width in the Pulse Width Modulator of [Figure 47](#).

For generating  $I_{ABC}$  over a range of 4 to 6 decades of current, the system of [Figure 48](#) provides a logarithmic current out for a linear voltage in.

Since the closed-loop configuration ensures that the input to A2 is held equal to 0 V, the output current of A1 is equal to  $I_3 = -V_C/R_C$ .

The differential voltage between Q1 and Q2 is attenuated by the R1,R2 network so that A1 may be assumed to be operating within its linear range. From [Equation 5](#), the input voltage to A1 is:

$$V_{IN1} = \frac{-2kT I_3}{q I_2} = \frac{-2kTV_C}{q I_2 R_C} \quad (11)$$

The voltage on the base of Q1 is then

$$V_{B1} = \frac{(R_1 + R_2) V_{IN1}}{R_1} \quad (12)$$

The ratio of the Q1 and Q2 collector currents is defined by:

$$V_{B1} = \frac{kT}{q} \ln \frac{I_{C2}}{I_{C1}} \approx \frac{kT}{q} \ln \frac{I_{ABC}}{I_1} \quad (13)$$

Combining and solving for  $I_{ABC}$  yields:

$$I_{ABC} = I_1 \exp \frac{2(R_1 + R_2) V_C}{R_1 I_2 R_C} \quad (14)$$

This logarithmic current is used to bias the circuit of [Figure 22](#) to provide temperature independent stereo attenuation characteristic.

**LM13700**

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

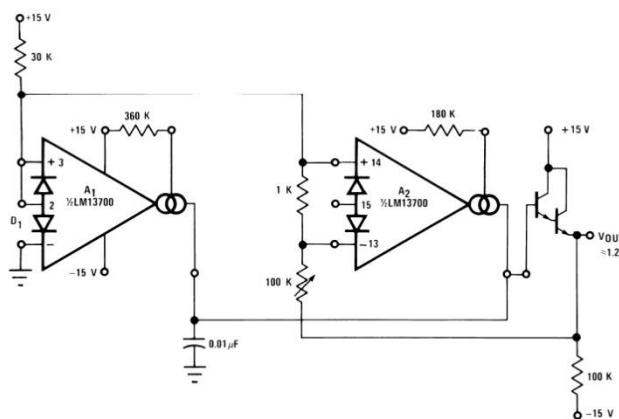
**System Examples (continued)**

Figure 46. Delta VBE Reference

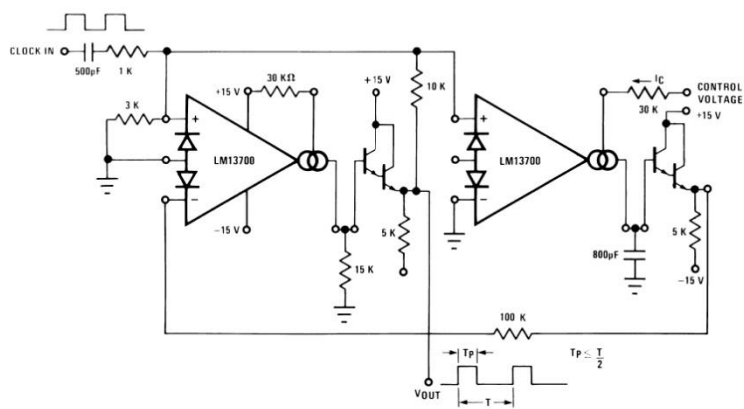
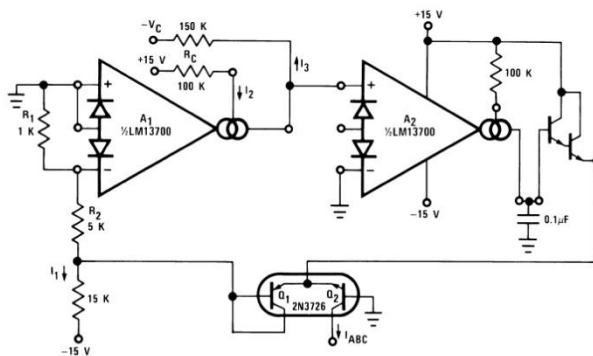


Figure 47. Pulse Width Modulator



System Examples (continued)



$$I_{ABC} = I_1 \exp \frac{-C_{I2}}{I_2}$$

Figure 48. Logarithmic Current Source

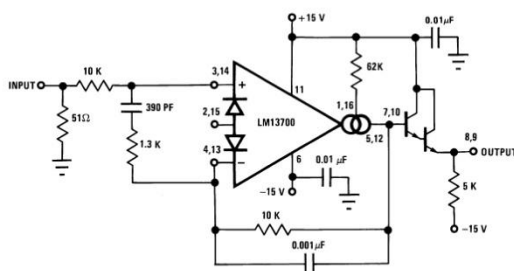


Figure 49. Unity Gain Follower

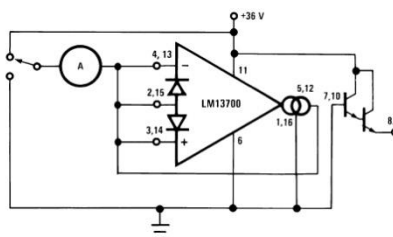
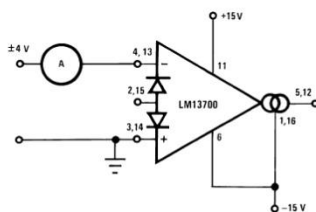


Figure 50. Leakage Current Test Circuit

**LM13700**

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

[www.ti.com](http://www.ti.com)**System Examples (continued)****Figure 51. Differential Input Current Test Circuit**

## 9 Power Supply Recommendations

The LM13700 can operate with either a single-ended supply or a dual supplies. The supplies should be low impedance sources with sufficient bypassing. Use of low-ESR sufficiently rated voltage ceramic capacitors is recommended. When bypassing dual supply configurations, the supply bypass capacitors should couple to ground.

## 10 Layout

### 10.1 Layout Guidelines

Place supply bypass capacitors as close to the appropriate supply pins as possible. When multiple bypass capacitors are used, the smallest value capacitor should be closest to the supply pin.

Use of a ground plane to minimize ground impedance and provide constant signal impedance is recommended. Avoid routing signal traces over any gaps in the ground plane.

Feedback components and passives should be placed close to the device pins to minimize parasitic impedances. When using capacitors to limit bandwidth, the capacitor should be closer to the device pin than any ballasting or gain resistors.

### 10.2 Layout Example

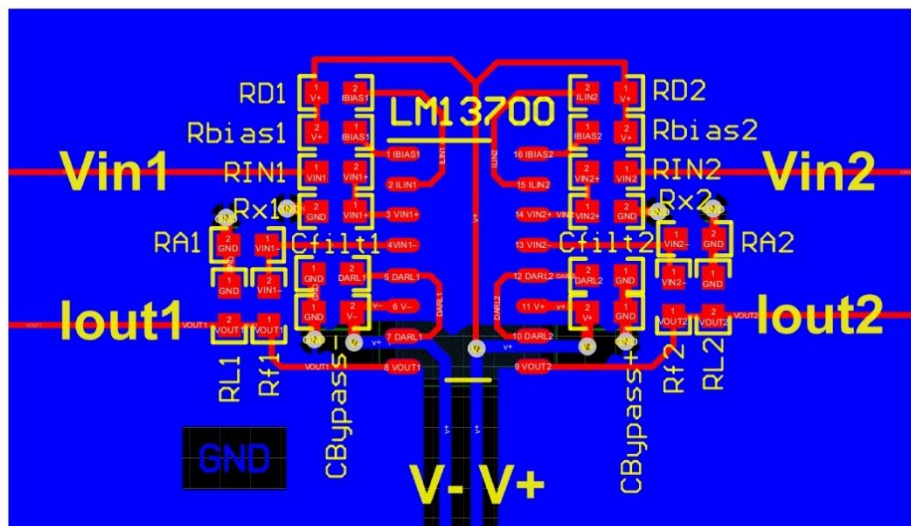


Figure 52. Layout Recommendation



LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

## 11 Device and Documentation Support

### 11.1 Community Resources

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

**TI E2E™ Online Community** *TI's Engineer-to-Engineer (E2E) Community*. Created to foster collaboration among engineers. At [e2e.ti.com](http://e2e.ti.com), you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

**Design Support** *TI's Design Support* Quickly find helpful E2E forums along with design support tools and contact information for technical support.

### 11.2 Trademarks

E2E is a trademark of Texas Instruments.  
All other trademarks are the property of their respective owners.

### 11.3 Electrostatic Discharge Caution



These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

### 11.4 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

## 12 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.



www.ti.com

## PACKAGE OPTION ADDENDUM

19-May-2021

## PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4,5)	Samples
LM13700MNOPB	ACTIVE	SOIC	D	16	48	RoHS & Green	SN	Level-1-260C-UNLIM	0 to 70	LM13700M	Samples
LM13700MXNOPB	ACTIVE	SOIC	D	16	2500	RoHS & Green	SN	Level-1-260C-UNLIM	0 to 70	LM13700M	Samples
LM13700UNOPB	LIFEBUY	PDIP	NFG	16	25	RoHS & Green	SN	Level-1-1A-UNLIM	0 to 70	LM13700N	

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) **MSL, Peak Temp. -** The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) **Lead finish/Ball material -** Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

Addendum-Page 1



www.ti.com

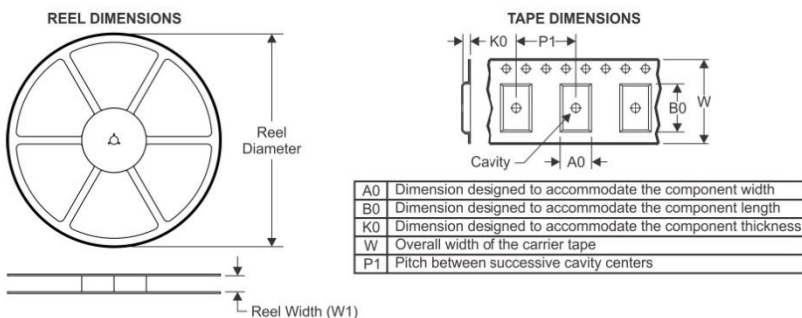
## PACKAGE OPTION ADDENDUM

19-May-2021

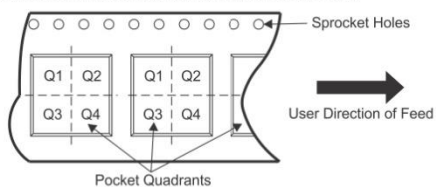
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

Addendum-Page 2

TAPE AND REEL INFORMATION

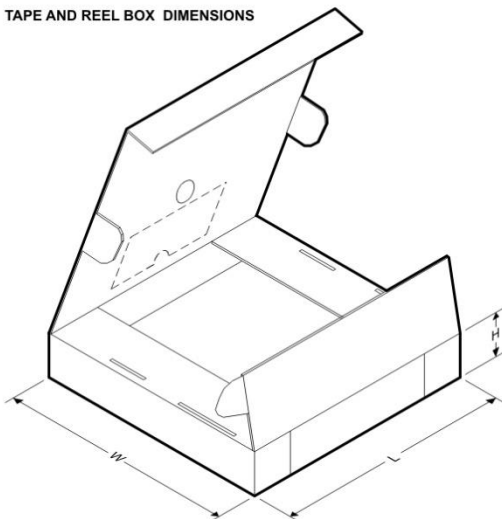


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM13700MX/NOPB	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.3	8.0	16.0	Q1

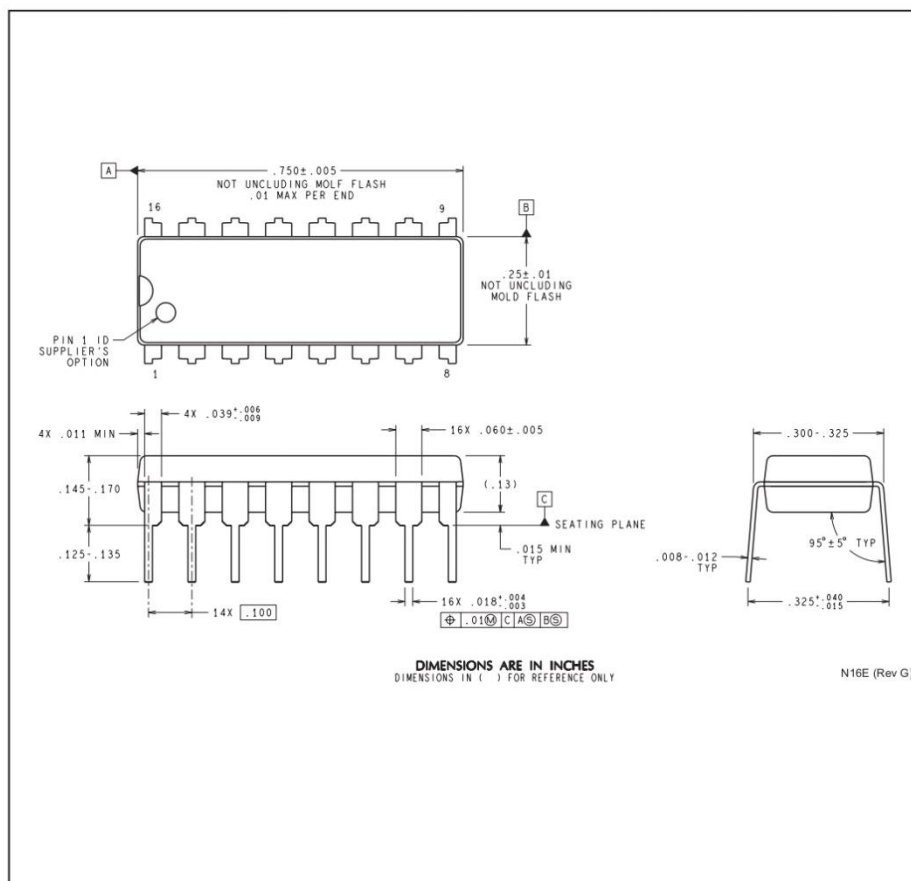
**TAPE AND REEL BOX DIMENSIONS**

\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM13700MX/NOPB	SOIC	D	16	2500	367.0	367.0	35.0

MECHANICAL DATA

NFG0016E

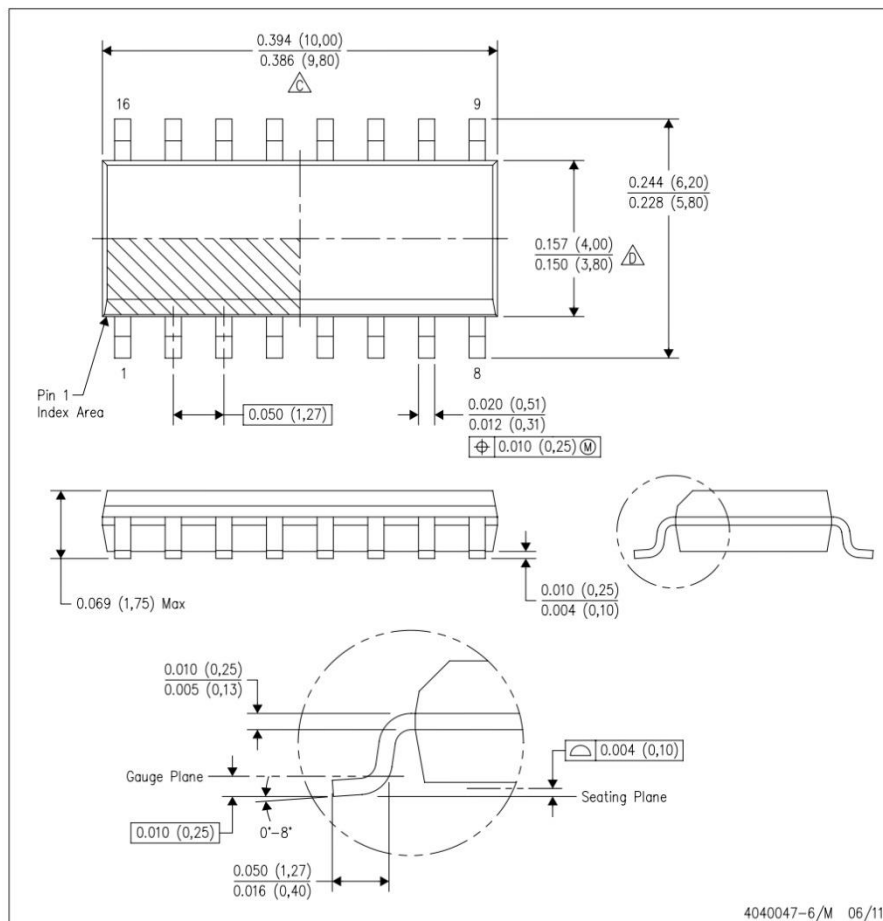




## MECHANICAL DATA

D (R-PDSO-G16)

PLASTIC SMALL OUTLINE



4040047-6/M 06/11

- NOTES:
- All linear dimensions are in inches (millimeters).
  - This drawing is subject to change without notice.
  - Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
  - Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
  - Reference JEDEC MS-012 variation AC.

**IMPORTANT NOTICE AND DISCLAIMER**

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATASHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, or other requirements. These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to TI's Terms of Sale (<https://www.ti.com/legal/termsofsale.html>) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2021, Texas Instruments Incorporated



ภาคผนวก ค  
คุณสมบัติไอซีเบอร์ AD844



# 60 MHz, 2000 V/ $\mu$ s, Monolithic Op Amp with Quad Low Noise

Data Sheet

**AD844****FEATURES**

**Wide bandwidth**  
 60 MHz at gain of  $-1$   
 33 MHz at gain of  $-10$   
**Slew rate:** 2000 V/ $\mu$ s  
**20 MHz full power bandwidth, 20 V p-p,  $R_L = 500 \Omega$**   
**Fast settling:** 100 ns to 0.1% (10 V step)  
**Differential gain error:** 0.03% at 4.4 MHz  
**Differential phase error:** 0.16° at 4.4 MHz  
**Low offset voltage:** 150  $\mu$ V maximum (B Grade)  
**Low quiescent current:** 6.5 mA  
**Available in tape and reel in accordance with EIA-481-A standard**

**APPLICATIONS**

**Flash ADC input amplifiers**  
**High speed current DAC interfaces**  
**Video buffers and cable drivers**  
**Pulse amplifiers**

**GENERAL DESCRIPTION**

The AD844 is a high speed monolithic operational amplifier fabricated using the Analog Devices, Inc., junction isolated complementary bipolar (CB) process. It combines high bandwidth and very fast large signal response with excellent dc performance. Although optimized for use in current-to-voltage applications and as an inverting mode amplifier, it is also suitable for use in many noninverting applications.

The AD844 can be used in place of traditional op amps, but its current feedback architecture results in much better ac performance, high linearity, and an exceptionally clean pulse response.

This type of op amp provides a closed-loop bandwidth that is determined primarily by the feedback resistor and is almost independent of the closed-loop gain. The AD844 is free from the slew rate limitations inherent in traditional op amps and other current-feedback op amps. Peak output rate of change can be over 2000 V/ $\mu$ s for a full 20 V output step. Settling time is typically 100 ns to 0.1%, and essentially independent of gain. The AD844 can drive 50  $\Omega$  loads to  $\pm 2.5$  V with low distortion and is short-circuit protected to 80 mA.

The AD844 is available in four performance grades and three package options. In the 16-lead SOIC (RW) package, the AD844J is specified for the commercial temperature range of 0°C to 70°C.

Rev. G

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

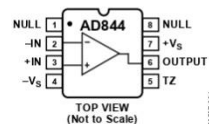
**FUNCTIONAL BLOCK DIAGRAMS**

Figure 1. 8-Lead PDIP (N) and 8-Lead CERDIP (Q) Packages

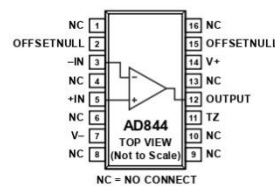


Figure 2. 16-Lead SOIC (R) Package

The AD844A and AD844B are specified for the industrial temperature range of  $-40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$  and are available in the CERDIP (Q) package. The AD844A is also available in an 8-lead PDIP (N). The AD844S is specified over the military temperature range of  $-55^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$ . It is available in the 8-lead CERDIP (Q) package. A and S grade chips and devices processed to MIL-STD-883B, Rev. C are also available.

**PRODUCT HIGHLIGHTS**

1. The AD844 is a versatile, low cost component providing an excellent combination of ac and dc performance.
2. It is essentially free from slew rate limitations. Rise and fall times are essentially independent of output level.
3. The AD844 can be operated from  $\pm 4.5$  V to  $\pm 18$  V power supplies and is capable of driving loads down to 50  $\Omega$ , as well as driving very large capacitive loads using an external network.
4. The offset voltage and input bias currents of the AD844 are laser trimmed to minimize dc errors;  $V_{OS}$  drift is typically 1  $\mu\text{V}/^{\circ}\text{C}$  and bias current drift is typically 9 nA/ $^{\circ}\text{C}$ .
5. The AD844 exhibits excellent differential gain and differential phase characteristics, making it suitable for a variety of video applications with bandwidths up to 60 MHz.
6. The AD844 combines low distortion, low noise, and low drift with wide bandwidth, making it outstanding as an input amplifier for flash analog-to-digital converters (ADCs).

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
 Tel: 781.329.4700 ©1989-2017 Analog Devices, Inc. All rights reserved.  
 Technical Support [www.analog.com](http://www.analog.com)

**AD844****Data Sheet****TABLE OF CONTENTS**

Features .....	1	Response as an Inverting Amplifier .....	12
Applications .....	1	Response as an I-V Converter .....	13
Functional Block Diagrams .....	1	Circuit Description of the AD844 .....	13
General Description .....	1	Response as a Noninverting Amplifier .....	14
Product Highlights .....	1	Noninverting Gain of 100 .....	14
Revision History .....	2	Using the AD844 .....	15
Specifications .....	3	Board Layout .....	15
Absolute Maximum Ratings .....	5	Input Impedance .....	15
Metallization Photograph .....	5	Driving Large Capacitive Loads .....	15
ESD Caution .....	5	Settling Time .....	15
Typical Performance Characteristics .....	6	DC Error Calculation .....	16
Inverting Gain-of-1 AC Characteristics .....	8	Noise .....	16
Inverting Gain-of-10 AC Characteristics .....	9	Video Cable Driver Using $\pm 5$ V Supplies .....	16
Inverting Gain-of-10 Pulse Response .....	10	High Speed DAC Buffer .....	17
Noninverting Gain-of-10 AC Characteristics .....	11	20 MHz Variable Gain Amplifier .....	17
Understanding the AD844 .....	12	Outline Dimensions .....	19
Open-Loop Behavior .....	12	Ordering Guide .....	20

**REVISION HISTORY**

<b>5/2017—Rev. F to Rev. G</b>		<b>1/2003—Rev. D to Rev. E</b>	
Change to Figure 32 .....	14	Updated Features .....	1
<b>2/2009—Rev. E to Rev F</b>		Edit to TPC 18 .....	7
Updated Format .....	Universal	Edits to Figure 13 and Figure 14 .....	13
Changes to Features Section .....	1	Updated Outline Dimensions .....	15
Changes to Differential Phase Error Parameter, Table 1 .....	3	<b>11/2001—Rev. C to Rev. D</b>	
Changes to Figure 13 .....	8	Edits to Specifications .....	2
Changes to Figure 18 .....	9	Edits to Absolute Maximum Ratings .....	3
Changes to Figure 23 and Figure 24 .....	11	Edits to Ordering Guide .....	3
Changes to Figure 42 and High Speed DAC Buffer Section .....	17		
Updated Outline Dimensions .....	19		
Changes to Ordering Guide .....	20		

## SPECIFICATIONS

$T_A = 25^\circ\text{C}$  and  $V_S = \pm 15\text{ V dc}$ , unless otherwise noted.

Table 1.

Parameter	Conditions	AD844J/AD844A			AD844B			AD844S			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE <sup>1</sup>											
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			50	300		50	150		50	300	$\mu\text{V}$
vs. Temperature			75	500		75	200		125	500	$\mu\text{V}/^\circ\text{C}$
vs. Supply	5 V to 18 V		1			1	5		1	5	$\mu\text{V}/\text{V}$
Initial			4	20		4	10		4	20	$\mu\text{V}/\text{V}$
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			4			4	10		4	20	$\mu\text{V}/\text{V}$
vs. Common Mode	$V_{\text{CM}} = \pm 10\text{ V}$										
Initial			10	35		10	20		10	35	$\mu\text{V}/\text{V}$
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			10			10	20		10	35	$\mu\text{V}/\text{V}$
INPUT BIAS CURRENT											
Negative Input Bias Current <sup>1</sup>			200	450		150	250		200	450	nA
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			800	1500		750	1100		1900	2500	nA
vs. Temperature			9			9	15		20	30	$\text{nA}/^\circ\text{C}$
vs. Supply	5 V to 18 V										
Initial			175	250		175	200		175	250	$\text{nA}/\text{V}$
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			220			220	240		220	300	$\text{nA}/\text{V}$
vs. Common Mode	$V_{\text{CM}} = \pm 10\text{ V}$										
Initial			90	160		90	110		90	160	$\text{nA}/\text{V}$
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			110			110	150		120	200	$\text{nA}/\text{V}$
Positive Input Bias Current <sup>1</sup>			150	400		100	200		100	400	nA
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			350	700		300	500		800	1300	nA
vs. Temperature			3			3	7		7	15	$\text{nA}/^\circ\text{C}$
vs. Supply	5 V to 18 V										
Initial			80	150		80	100		80	150	$\text{nA}/\text{V}$
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			100			100	120		120	200	$\text{nA}/\text{V}$
vs. Common Mode	$V_{\text{CM}} = \pm 10\text{ V}$										
Initial			90	150		90	120		90	150	$\text{nA}/\text{V}$
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			130			130	190		140	200	$\text{nA}/\text{V}$
INPUT CHARACTERISTICS											
Input Resistance											$\Omega$
Negative Input			7	50	65		7	50	65		$\text{M}\Omega$
Positive Input											
Input Capacitance											pF
Negative Input				2			2		2		pF
Positive Input				2			2		2		pF
Input Common-Mode Voltage Range			$\pm 10$			$\pm 10$		$\pm 10$			V
INPUT VOLTAGE NOISE	$f \geq 1\text{ kHz}$		2			2		2			$\text{nV}/\sqrt{\text{Hz}}$
INPUT CURRENT NOISE											
Negative Input	$f \geq 1\text{ kHz}$		10			10		10			$\text{pV}/\sqrt{\text{Hz}}$
Positive Input	$f \geq 1\text{ kHz}$		12			12		12			$\text{pV}/\sqrt{\text{Hz}}$
OPEN-LOOP TRANSRESISTANCE	$V_{\text{OUT}} = \pm 10\text{ V}$ $R_L = 500\ \Omega$		2.2	3.0		2.8	3.0		2.2	3.0	$\text{M}\Omega$
$T_{\text{MIN}}$ to $T_{\text{MAX}}$			1.3	2.0		1.6	2.0		1.3	1.6	$\text{M}\Omega$
Transcapacitance				4.5			4.5			4.5	pF
DIFFERENTIAL GAIN ERROR <sup>2</sup>	$f = 4.4\text{ MHz}$		0.03			0.03		0.03			%
DIFFERENTIAL PHASE ERROR <sup>2</sup>	$f = 4.4\text{ MHz}$		0.16			0.16		0.16			Degree

<b>AD844</b>	<b>Data Sheet</b>
--------------	-------------------

Parameter	Conditions	AD844J/AD844A			AD844B			AD844S			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
FREQUENCY RESPONSE											
Small Signal Bandwidth <sup>3,4</sup>											
Gain = -1			60			60			60		MHz
Gain = -10			33			33			33		MHz
TOTAL HARMONIC DISTORTION	f = 100 kHz, 2 V rms <sup>5</sup>		0.005			0.005			0.005		%
SETTLING TIME											
10 V Output Step	±15 V supplies										
Gain = -1, to 0.1% <sup>5</sup>			100			100			100		ns
Gain = -10, to 0.1% <sup>6</sup>			100			100			100		ns
2 V Output Step	±5 V supplies										
Gain = -1, to 0.1% <sup>5</sup>			110			110			110		ns
Gain = -10, to 0.1% <sup>6</sup>			100			100			100		ns
OUTPUT SLEW RATE	Overdriven input	1200	2000		1200	2000		1200	2000		V/μs
FULL POWER BANDWIDTH	THD = 3% V <sub>OUT</sub> = 20 V p-p <sup>5</sup> V <sub>S</sub> = ±15 V V <sub>S</sub> = ±5 V		20			20			20		MHz
			20			20			20		MHz
OUTPUT CHARACTERISTICS											
Voltage	R <sub>L</sub> = 500 Ω	±10	±11		±10	±11		±10	±11		V
Short-Circuit Current			80			80			80		mA
T <sub>MIN</sub> to T <sub>MAX</sub>			60			60			60		mA
Output Resistance	Open loop		15			15			15		Ω
POWER SUPPLY											
Operating Range		±4.5		±18	±4.5		±18	±4.5		±18	V
Quiescent Current			6.5	7.5		6.5	7.5		6.5	7.5	mA
T <sub>MIN</sub> to T <sub>MAX</sub>			7.5	8.5		7.5	8.5		7.5	8.5	mA

<sup>1</sup> Rated performance after a 5 minute warm-up at T<sub>A</sub> = 25°C.

<sup>2</sup> Input signal 285 mV p-p carrier (40 IRE) riding on 0 mV to 642 mV (90 IRE) ramp. R<sub>L</sub> = 100 Ω; R<sub>1</sub>, R<sub>2</sub> = 300 Ω.

<sup>3</sup> For gain = -1, input signal = 0 dBm, C<sub>L</sub> = 10 pF, R<sub>L</sub> = 500 Ω, R<sub>1</sub> = 500 Ω, and R<sub>2</sub> = 500 Ω in Figure 29.

<sup>4</sup> For gain = -10, input signal = 0 dBm, C<sub>L</sub> = 10 pF, R<sub>L</sub> = 500 Ω, R<sub>1</sub> = 500 Ω, and R<sub>2</sub> = 50 Ω in Figure 29.

<sup>5</sup> C<sub>L</sub> = 10 pF, R<sub>L</sub> = 500 Ω, R<sub>1</sub> = 1 kΩ, R<sub>2</sub> = 1 kΩ in Figure 29.

<sup>6</sup> C<sub>L</sub> = 10 pF, R<sub>L</sub> = 500 Ω, R<sub>1</sub> = 500 Ω, R<sub>2</sub> = 50 Ω in Figure 29.

## ABSOLUTE MAXIMUM RATINGS

Table 2.

Parameter	Ratings
Supply Voltage	$\pm 18$ V
Power Dissipation <sup>1</sup>	1.1 W
Output Short-Circuit Duration	Indefinite
Input Common-Mode Voltage	$\pm V_S$
Differential Input Voltage	6 V
Inverting Input Current	
Continuous	5 mA
Transient	10 mA
Storage Temperature Range (Q)	$-65^\circ\text{C}$ to $+150^\circ\text{C}$
Storage Temperature Range (N, RW)	$-65^\circ\text{C}$ to $+125^\circ\text{C}$
Lead Temperature (Soldering, 60 sec)	$300^\circ\text{C}$
ESD Rating	1000 V

<sup>1</sup> 28-lead PDIP package:  $\theta_{JA} = 90^\circ\text{C}/\text{W}$ .  
 8-lead CERDIP package:  $\theta_{JA} = 110^\circ\text{C}/\text{W}$ .  
 16-lead SOIC package:  $\theta_{JA} = 100^\circ\text{C}/\text{W}$ .

Stresses at or above those listed under Absolute Maximum Ratings may cause permanent damage to the product. This is a stress rating only; functional operation of the product at these or any other conditions above those indicated in the operational section of this specification is not implied. Operation beyond the maximum operating conditions for extended periods may affect product reliability.

## METALLIZATION PHOTOGRAPH

Contact factory for latest dimensions.

Dimensions shown in inches and (millimeters).

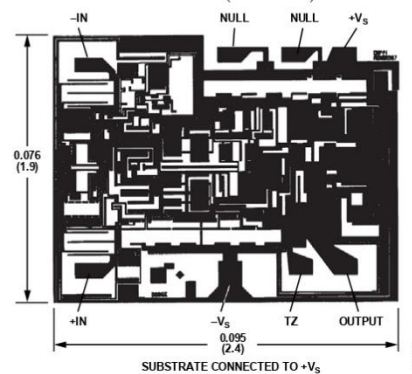


Figure 3. Die Photograph

## ESD CAUTION



**ESD (electrostatic discharge) sensitive device.** Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.



**TYPICAL PERFORMANCE CHARACTERISTICS**

$T_A = 25^\circ\text{C}$  and  $V_S = \pm 15\text{ V}$ , unless otherwise noted.

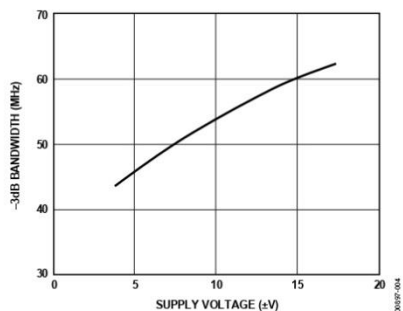


Figure 4. -3 dB Bandwidth vs. Supply Voltage,  $R_1 = R_2 = 500\ \Omega$

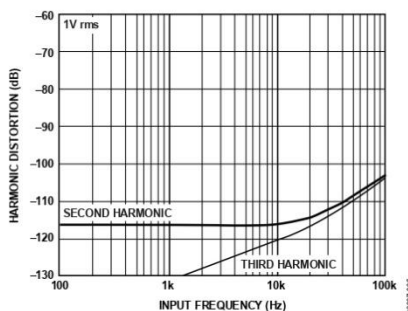


Figure 5. Harmonic Distortion vs. Input Frequency,  $R_1 = R_2 = 1\ \text{k}\Omega$

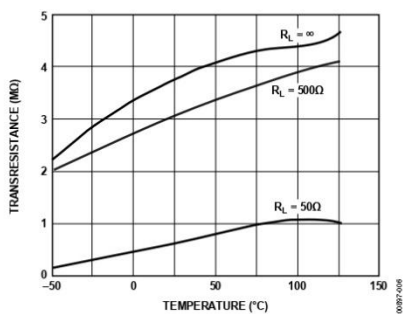


Figure 6. Transresistance vs. Temperature

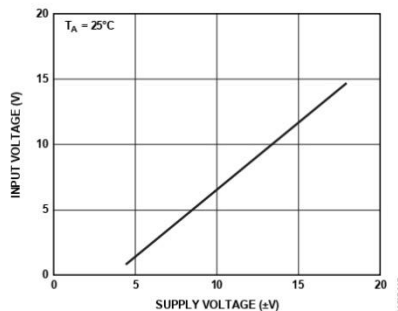


Figure 7. Noninverting Input Voltage Swing vs. Supply Voltage

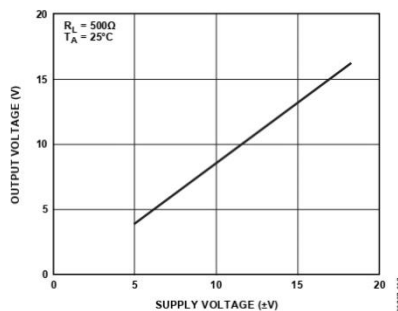


Figure 8. Output Voltage Swing vs. Supply Voltage

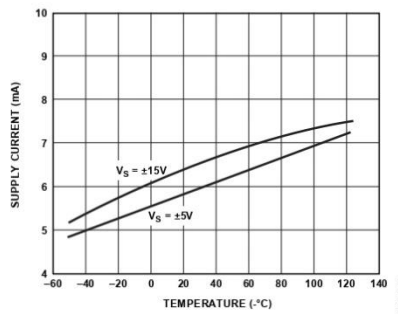


Figure 9. Quiescent Supply Current vs. Temperature and Supply Voltage

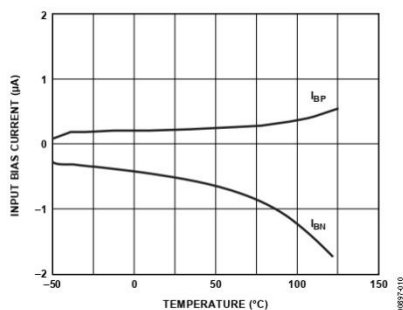


Figure 10. Inverting Input Bias Current ( $I_{BN}$ ) and Noninverting Input Bias Current ( $I_{BP}$ ) vs. Temperature

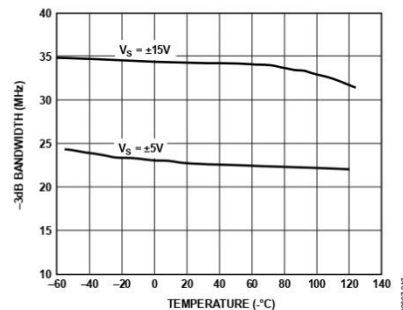


Figure 12. -3 dB Bandwidth vs. Temperature, Gain = -1,  $R_1 = R_2 = 1\text{ k}\Omega$

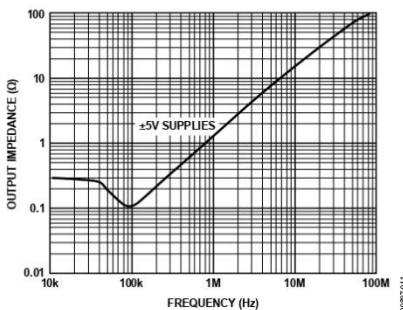


Figure 11. Output Impedance vs. Frequency, Gain = -1,  $R_1 = R_2 = 1\text{ k}\Omega$

AD844

Data Sheet

INVERTING GAIN-OF-1 AC CHARACTERISTICS

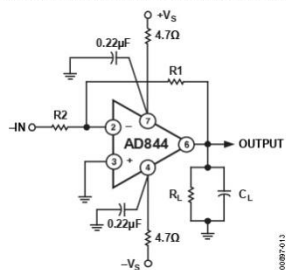


Figure 13. Inverting Amplifier, Gain of -1 ( $R1 = R2$ )

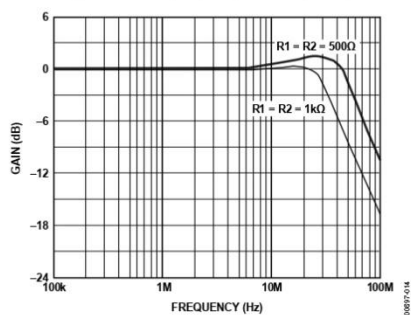


Figure 14. Gain vs. Frequency for Gain = -1,  $R_i = 500 \Omega$ ,  $C_i = 0 \text{ pF}$

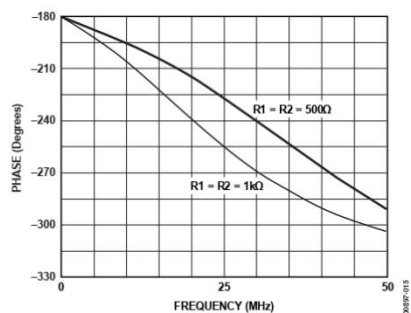


Figure 15. Phase vs. Frequency for Gain = -1,  $R_i = 500 \Omega$ ,  $C_i = 0 \text{ pF}$

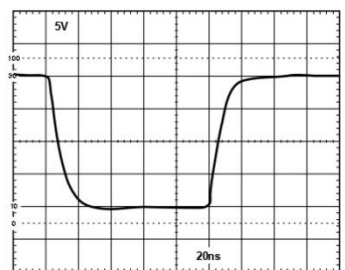


Figure 16. Large Signal Pulse Response, Gain = -1,  $R1 = R2 = 1 \text{ k}\Omega$

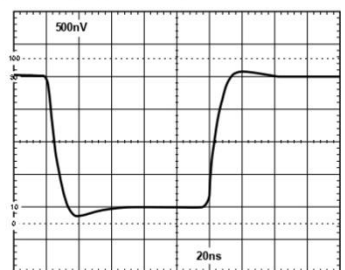


Figure 17. Small Signal Pulse Response, Gain = -1,  $R1 = R2 = 1 \text{ k}\Omega$

**INVERTING GAIN-OF-10 AC CHARACTERISTICS**

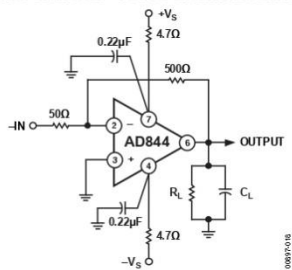


Figure 18. Gain of -10 Amplifier

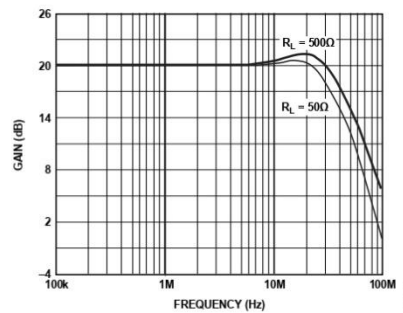


Figure 19. Gain vs. Frequency, Gain = -10

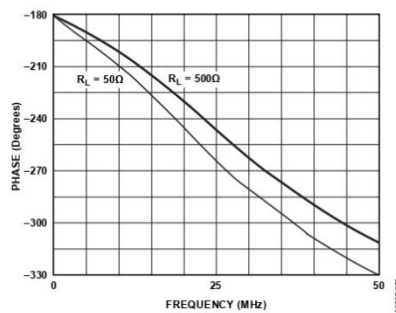
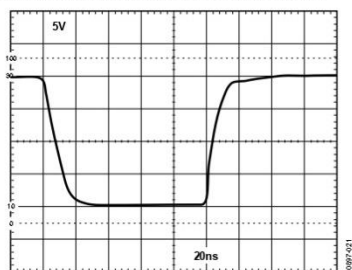
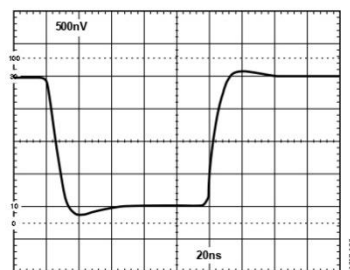


Figure 20. Phase vs. Frequency, Gain = -10

AD844

Data Sheet

## INVERTING GAIN-OF-10 PULSE RESPONSE

Figure 21. Large Signal Pulse Response, Gain = -10,  $R_i = 500 \Omega$ Figure 22. Small Signal Pulse Response, Gain = -10,  $R_i = 500 \Omega$

**NONINVERTING GAIN-OF-10 AC CHARACTERISTICS**

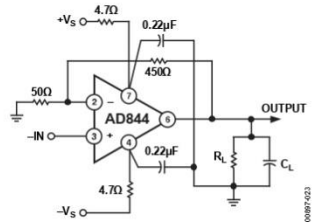


Figure 23. Noninverting Gain of +10 Amplifier

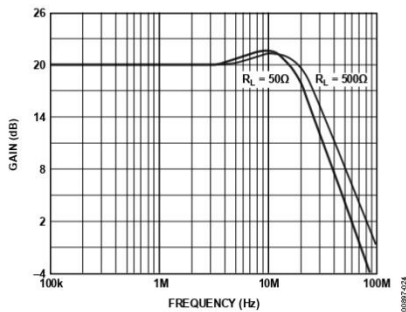


Figure 24. Gain vs. Frequency, Gain = +10

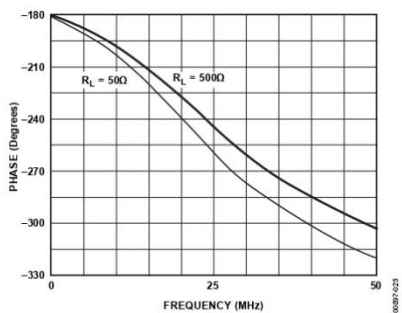


Figure 25. Phase vs. Frequency, Gain = +10

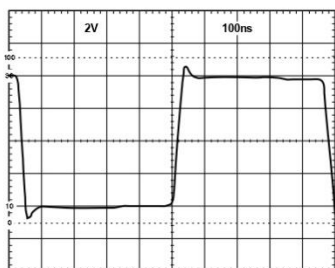


Figure 26. Noninverting Amplifier Large Signal Pulse Response, Gain = +10,  $R_L = 500\ \Omega$

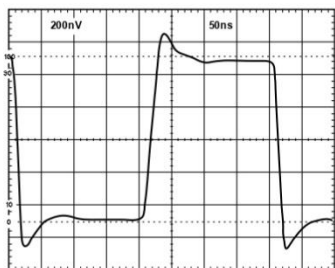


Figure 27. Small Signal Pulse Response, Gain = +10,  $R_L = 500\ \Omega$

## UNDERSTANDING THE AD844

The AD844 can be used in ways similar to a conventional op amp while providing performance advantages in wideband applications. However, there are important differences in the internal structure that need to be understood to optimize the performance of the AD844 op amp.

### OPEN-LOOP BEHAVIOR

Figure 28 shows a current feedback amplifier reduced to essentials. Sources of fixed dc errors, such as the inverting node bias current and the offset voltage, are excluded from this model. The most important parameter limiting the dc gain is the transresistance,  $R_t$ , which is ideally infinite. A finite value of  $R_t$  is analogous to the finite open-loop voltage gain in a conventional op amp.

The current applied to the inverting input node is replicated by the current conveyor to flow in Resistor  $R_f$ . The voltage developed across  $R_f$  is buffered by the unity gain voltage follower. Voltage gain is the ratio  $R_f/R_{IN}$ . With typical values of  $R_f = 3\text{ M}\Omega$  and  $R_{IN} = 50\ \Omega$ , the voltage gain is about 60,000. The open-loop current gain, another measure of gain that is determined by the beta product of the transistors in the voltage follower stage (see Figure 31), is typically 40,000.

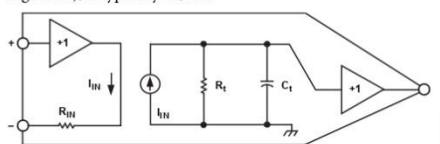


Figure 28. Equivalent Schematic

The important parameters defining ac behavior are the transcapacitance,  $C_t$ , and the external feedback resistor (not shown). The time constant formed by these components is analogous to the dominant pole of a conventional op amp and thus cannot be reduced below a critical value if the closed-loop system is to be stable. In practice,  $C_t$  is held to as low a value as possible (typically 4.5 pF) so that the feedback resistor can be maximized while maintaining a fast response. The finite  $R_{IN}$  also affects the closed-loop response in some applications.

The open-loop ac gain is also best understood in terms of the transimpedance rather than as an open-loop voltage gain. The open-loop pole is formed by  $R_t$  in parallel with  $C_t$ . Because  $C_t$  is typically 4.5 pF, the open-loop corner frequency occurs at about 12 kHz. However, this parameter is of little value in determining the closed-loop response.

### RESPONSE AS AN INVERTING AMPLIFIER

Figure 29 shows the connections for an inverting amplifier. Unlike a conventional amplifier, the transient response and the small signal bandwidth are determined primarily by the value of the external feedback resistor,  $R_1$ , rather than by the ratio of  $R_1/R_2$  as is customarily the case in an op amp application. This is a direct result of the low impedance at the inverting input. As with conventional op amps, the closed-loop gain is  $-R_1/R_2$ .

The closed-loop transresistance is the parallel sum of  $R_1$  and  $R_t$ . Because  $R_1$  is generally in the range of 500  $\Omega$  to 2 k $\Omega$  and  $R_t$  is about 3 M $\Omega$ , the closed-loop transresistance is only 0.02% to 0.07% lower than  $R_1$ . This small error is often less than the resistor tolerance.

When  $R_1$  is fairly large (above 5 k $\Omega$ ) but still much less than  $R_t$ , the closed-loop HF response is dominated by the time constant  $R_1 C_t$ . Under such conditions, the AD844 is overdamped and provides only a fraction of its bandwidth potential. Because of the absence of slew rate limitations under these conditions, the circuit exhibits a simple single-pole response even under large signal conditions.

In Figure 29,  $R_3$  is used to properly terminate the input if desired.  $R_3$  in parallel with  $R_2$  gives the terminated resistance. As  $R_1$  is lowered, the signal bandwidth increases, but the time constant  $R_1 C_t$  becomes comparable to higher order poles in the closed-loop response. Therefore, the closed-loop response becomes complex, and the pulse response shows overshoot. When  $R_2$  is much larger than the input resistance,  $R_{IN}$ , at Pin 2, most of the feedback current in  $R_1$  is delivered to this input, but as  $R_2$  becomes comparable to  $R_{IN}$ , less of the feedback is absorbed at Pin 2, resulting in a more heavily damped response. Consequently, for low values of  $R_2$ , it is possible to lower  $R_1$  without causing instability in the closed-loop response. Table 3 lists combinations of  $R_1$  and  $R_2$  and the resulting frequency response for the circuit of Figure 29. Figure 16 shows the very clean and fast  $\pm 10\text{ V}$  pulse response of the AD844.

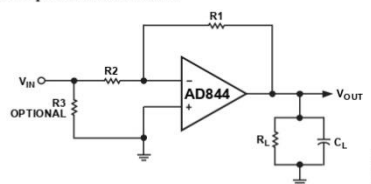


Figure 29. Inverting Amplifier

Table 3. Gain vs. Bandwidth

Gain	R1	R2	BW (MHz)	GBW (MHz)
-1	1 kΩ	1 kΩ	35	35
-1	500 Ω	500 Ω	60	60
-2	2 kΩ	1 kΩ	15	30
-2	1 kΩ	500 Ω	30	60
-5	5 kΩ	1 kΩ	5.2	26
-5	500 Ω	100 Ω	49	245
-10	1 kΩ	100 Ω	23	230
-10	500 Ω	50 Ω	33	330
-20	1 kΩ	50 Ω	21	420
-100	5 kΩ	50 Ω	3.2	320

**RESPONSE AS AN I-V CONVERTER**

The AD844 works well as the active element in an operational current-to-voltage converter, used in conjunction with an external scaling resistor, R1, in Figure 30. This analysis includes the stray capacitance, Cs, of the current source, which may be a high speed DAC. Using a conventional op amp, this capacitance forms a nuisance pole with R1 that destabilizes the closed-loop response of the system. Most op amps are internally compensated for the fastest response at unity gain, so the pole due to R1 and Cs reduces the already narrow phase margin of the system. For example, if R1 is 2.5 kΩ, a Cs of 15 pF places this pole at a frequency of about 4 MHz, well within the response range of even a medium speed operational amplifier. In a current feedback amp, this nuisance pole is no longer determined by R1 but by the input resistance, Rin. Because this is about 50 Ω for the AD844, the same 15 pF forms a pole at 212 MHz and causes little trouble. It can be shown that the response of this system is:

$$V_{OUT} = I_{sig} \frac{KR1}{(1+s_{Td})(1+s_{Tn})}$$

where:

K is a factor very close to unity and represents the finite dc gain of the amplifier.

Td is the dominant pole.

Tn is the nuisance pole.

$$K = \frac{R_i}{R_i + R1}$$

$$Td = KR1C_s$$

$$Tn = R_{IN}C_s \text{ (assuming } R_{IN} \ll R1 \text{)}$$

Using typical values of R1 = 1 kΩ and Ri = 3 MΩ, K = 0.9997; in other words, the gain error is only 0.03%. This is much less than the scaling error of virtually all DACs and can be absorbed, if necessary, by the trim needed in a precise system.

In the AD844, Ri is fairly stable with temperature and supply voltages, and consequently the effect of finite gain is negligible unless high value feedback resistors are used. Because that results in slower response times than are possible, the relatively low value of Ri in the AD844 is rarely a significant source of error.

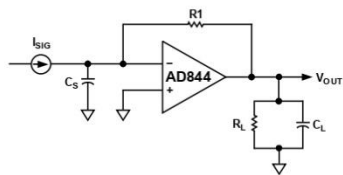


Figure 30. Current-to-Voltage Converter

**CIRCUIT DESCRIPTION OF THE AD844**

A simplified schematic is shown in Figure 31. The AD844 differs from a conventional op amp in that the signal inputs have radically different impedance. The noninverting input (Pin 3) presents the usual high impedance. The voltage on this input is transferred to the inverting input (Pin 2) with a low offset voltage, ensured by the close matching of like polarity transistors operating under essentially identical bias conditions. Laser trimming nulls the residual offset voltage, down to a few tens of microvolts. The inverting input is the common emitter node of a complementary pair of grounded base stages and behaves as a current summing node. In an ideal current feedback op amp, the input resistance is zero. In the AD844, it is about 50 Ω.

A current applied to the inverting input is transferred to a complementary pair of unity-gain current mirrors that deliver the same current to an internal node (Pin 5) at which the full output voltage is generated. The unity-gain complementary voltage follower then buffers this voltage and provides the load driving power. This buffer is designed to drive low impedance loads, such as terminated cables, and can deliver ±50 mA into a 50 Ω load while maintaining low distortion, even when operating at supply voltages of only ±6 V. Current limiting (not shown) ensures safe operation under short-circuited conditions.

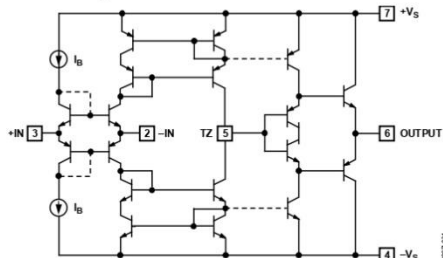


Figure 31. Simplified Schematic



## AD844

## Data Sheet

It is important to understand that the low input impedance at the inverting input is locally generated and does not depend on feedback. This is very different from the virtual ground of a conventional operational amplifier used in the current summing mode, which is essentially an open circuit until the loop settles. In the AD844, transient current at the input does not cause voltage spikes at the summing node while the amplifier is settling. Furthermore, all of the transient current is delivered to the slewing (TZ) node (Pin 5) via a short signal path (the grounded base stages and the wideband current mirrors).

The current available to charge the capacitance (about 4.5 pF) at the TZ node is always proportional to the input error current, and the slew rate limitations associated with the large signal response of the op amps do not occur. For this reason, the rise and fall times are almost independent of signal level. In practice, the input current eventually causes the mirrors to saturate. When using  $\pm 15$  V supplies, this occurs at about 10 mA (or  $\pm 2200$  V/ $\mu$ s). Because signal currents are rarely this large, classical slew rate limitations are absent.

This inherent advantage is lost if the voltage follower used to buffer the output has slew rate limitations. The AD844 is designed to avoid this problem, and as a result, the output buffer exhibits a clean large signal transient response, free from anomalous effects arising from internal saturation.

#### RESPONSE AS A NONINVERTING AMPLIFIER

Because current feedback amplifiers are asymmetrical with regard to their two inputs, performance differs markedly in noninverting and inverting modes. In noninverting modes, the large signal high speed behavior of the AD844 deteriorates at low gains because the biasing circuitry for the input system (not shown in Figure 31) is not designed to provide high input voltage slew rates.

However, good results can be obtained with some care. The noninverting input does not tolerate a large transient input; it must be kept below  $\pm 1$  V for best results. Consequently, this mode is better suited to high gain applications (greater than  $\times 10$ ). Figure 23 shows a noninverting amplifier with a gain of 10 and a bandwidth of 30 MHz. The transient response is shown in Figure 26 and Figure 27. To increase the bandwidth at higher gains, a capacitor can be added across R2 whose value is approximately  $(R1/R2) \times C_c$ .

#### NONINVERTING GAIN OF 100

The AD844 provides very clean pulse response at high noninverting gains. Figure 32 shows a typical configuration providing a gain of 100 with high input resistance. The feedback resistor is kept as low as practicable to maximize bandwidth, and a peaking capacitor ( $C_{PK}$ ) can optionally be added to further extend the bandwidth. Figure 33 shows the small signal response with  $C_{PK} = 3$  nF,  $R_L = 500 \Omega$ , and supply voltages of either  $\pm 5$  V or  $\pm 15$  V. Gain bandwidth products of up to 900 MHz can be achieved in this way.

The offset voltage of the AD844 is laser trimmed to the  $50 \mu$ V level and exhibits very low drift. In practice, there is an additional offset term due to the bias current at the inverting input ( $I_{BI}$ ), which flows in the feedback resistor (R1). This can optionally be nulled by the trimming potentiometer shown in Figure 32.

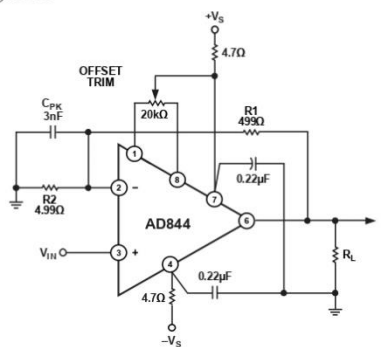


Figure 32. Noninverting Amplifier Gain = 100, Optional Offset Trim Is Shown

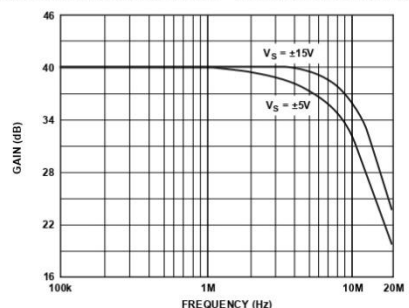


Figure 33. AC Response for Gain = 100, Configuration Shown in Figure 32

## USING THE AD844

### BOARD LAYOUT

As with all high frequency circuits considerable care must be used in the layout of the components surrounding the AD844. A ground plane, to which the power supply decoupling capacitors are connected by the shortest possible leads, is essential to achieving clean pulse response. Even a continuous ground plane exhibits finite voltage drops between points on the plane, and this must be kept in mind when selecting the grounding points. In general, decoupling capacitors should be taken to a point close to the load (or output connector) because the load currents flow in these capacitors at high frequencies. The +IN and -IN circuits (for example, a termination resistor and Pin 3) must be taken to a common point on the ground plane close to the amplifier package.

Use low impedance 0.22  $\mu\text{F}$  capacitors (AVX SR305C224KAA or equivalent) wherever ac coupling is required. Include either ferrite beads and/or a small series resistance (approximately 4.7  $\Omega$ ) in each supply line.

### INPUT IMPEDANCE

At low frequencies, negative feedback keeps the resistance at the inverting input close to zero. As the frequency increases, the impedance looking into this input increases from near zero to the open-loop input resistance, due to bandwidth limitations, making the input seem inductive. If it is desired to keep the input impedance flatter, a series RC network can be inserted across the input. The resistor is chosen so that the parallel sum of it and  $R_2$  equals the desired termination resistance. The capacitance is set so that the pole determined by this RC network is about half the bandwidth of the op amp. This network is not important if the input resistor is much larger than the termination used, or if frequencies are relatively low. In some cases, the small peaking that occurs without the network can be of use in extending the -3 dB bandwidth.

### DRIVING LARGE CAPACITIVE LOADS

Capacitive drive capability is 100 pF without an external network. With the addition of the network shown in Figure 34, the capacitive drive can be extended to over 10,000 pF, limited by internal power dissipation. With capacitive loads, the output speed becomes a function of the overdriven output current limit. Because this is roughly  $\pm 100$  mA, under these conditions, the maximum slew rate into a 1000 pF load is  $\pm 100$  V/ $\mu\text{s}$ . Figure 35 shows the transient response of an inverting amplifier ( $R_1 = R_2 = 1$  k $\Omega$ ) using the feedforward network shown in Figure 34, driving a load of 1000 pF.

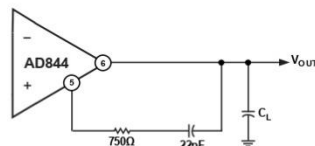


Figure 34. Feedforward Network for Large Capacitive Loads

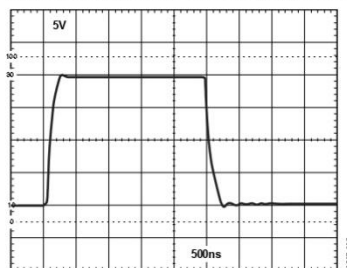
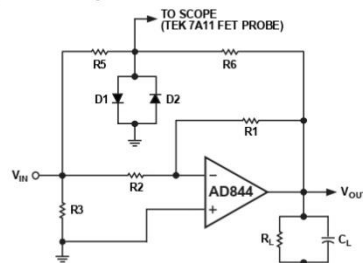


Figure 35. Driving 1000 pF  $C_L$  with Feedforward Network of Figure 34

### SETTLING TIME

Settling time is measured with the circuit of Figure 36. This circuit employs a false summing node, clamped by the two Schottky diodes, to create the error signal and limit the input signal to the oscilloscope. For measuring settling time, the ratio of  $R_6/R_5$  is equal to  $R_1/R_2$ . For unity gain,  $R_6 = R_5 = 1$  k $\Omega$ , and  $R_L = 500$   $\Omega$ . For the gain of -10,  $R_5 = 50$   $\Omega$ ,  $R_6 = 500$   $\Omega$ , and  $R_L$  was not used because the summing network loads the output with approximately 275  $\Omega$ . Using this network in a unity-gain configuration, settling time is 100 ns to 0.1% for a -5 V to +5 V step with  $C_L = 10$  pF.



NOTES  
1. D1, D2 IN6263 OR EQUIVALENT SCHOTTKY DIODE.  
Figure 36. Settling Time Test Fixture

**AD844**

Data Sheet

**DC ERROR CALCULATION**

Figure 37 shows a model of the dc error and noise sources for the AD844. The inverting input bias current,  $I_{BN}$ , flows in the feedback resistor.  $I_{BP}$ , the noninverting input bias current, flows in the resistance at Pin 3 ( $R_P$ ), and the resulting voltage (plus any offset voltage) appears at the inverting input. The total error,  $V_O$ , at the output is:

$$V_O = (I_{BP}R_P + V_{OS} + I_{BN}R_{IN}) \left( 1 + \frac{R1}{R2} \right) + I_{BN}R1$$

Because  $I_{BN}$  and  $I_{BP}$  are unrelated both in sign and magnitude, inserting a resistor in series with the noninverting input does not necessarily reduce dc error and may actually increase it.

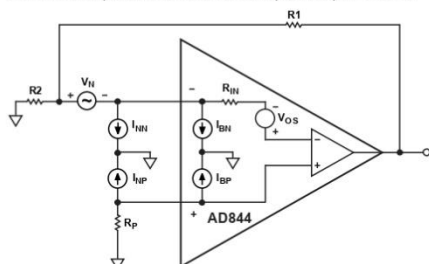


Figure 37. Offset Voltage and Noise Model for the AD844

**NOISE**

Noise sources can be modeled in a manner similar to the dc bias currents, but the noise sources are  $I_{SN}$ ,  $I_{SP}$ ,  $V_{NS}$ , and the amplifier induced noise at the output,  $V_{ON}$ , is:

$$V_{ON} = \sqrt{(I_{NP}R_P)^2 + V_N^2 \left( 1 + \frac{R1}{R2} \right)^2 + (I_{NN}R1)^2}$$

Overall noise can be reduced by keeping all resistor values to a minimum. With typical numbers,  $R1 = R2 = 1 \text{ k}\Omega$ ,  $R_P = 0 \Omega$ ,  $V_N = 2 \text{ nV}/\sqrt{\text{Hz}}$ ,  $I_{NP} = 10 \text{ pA}/\sqrt{\text{Hz}}$ ,  $I_{SN} = 12 \text{ pA}/\sqrt{\text{Hz}}$ , and  $V_{ON}$  calculates to  $12 \text{ nV}/\sqrt{\text{Hz}}$ . The current noise is dominant in this case, because it is in most low gain applications.

**VIDEO CABLE DRIVER USING  $\pm 5 \text{ V}$  SUPPLIES**

The AD844 can be used to drive low impedance cables. Using  $\pm 5 \text{ V}$  supplies, a  $100 \Omega$  load can be driven to  $\pm 2.5 \text{ V}$  with low distortion. Figure 38 shows an illustrative application that provides a noninverting gain of +2, allowing the cable to be reverse-terminated while delivering an overall gain of +1 to the load. The  $-3 \text{ dB}$  bandwidth of this circuit is typically  $30 \text{ MHz}$ . Figure 39 shows a differential gain and phase test setup. In video applications, differential-phase and differential-gain characteristics are often important. Figure 40 shows the variation in phase as the load voltage varies. Figure 41 shows the gain variation.

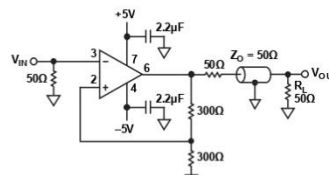


Figure 38. The AD844 as a Cable Driver

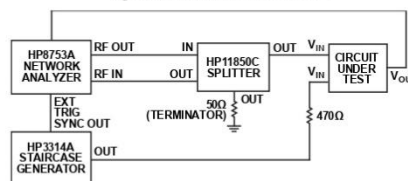


Figure 39. Differential Gain/Phase Test Setup

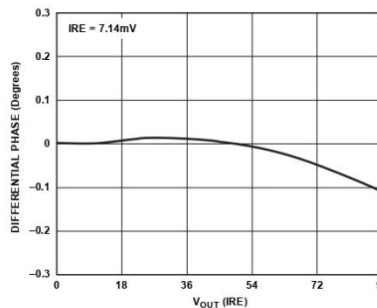


Figure 40. Differential Phase for the Circuit of Figure 38

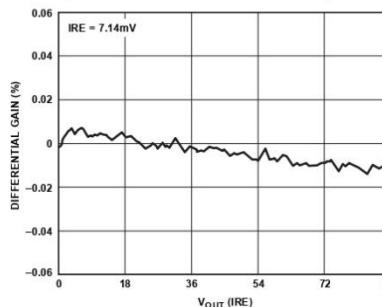


Figure 41. Differential Gain for the Circuit of Figure 38

Data Sheet AD844

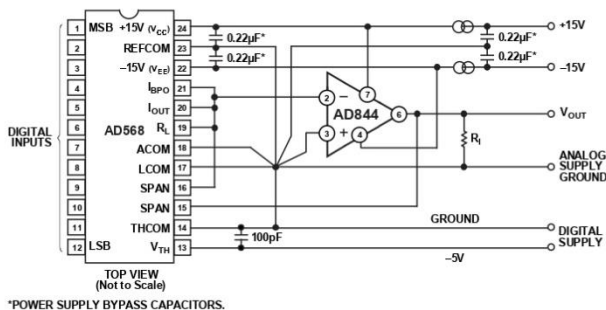


Figure 42. High Speed DAC Amplifier

**HIGH SPEED DAC BUFFER**

The AD844 performs very well in applications requiring current-to-voltage conversion. Figure 42 shows connections for use with the AD568 current output DAC. In this application, the bipolar offset is used so that the full-scale current is  $\pm 5.12$  mA, which generates an output of  $\pm 5.12$  V using the 1 k $\Omega$  application resistor on the AD568. Figure 43 shows the full-scale transient response. Care is needed in power supply decoupling and grounding techniques to achieve the full 12-bit accuracy and realize the fast settling capabilities of the system. The AD568 data sheet should be consulted for more complete details about its use.

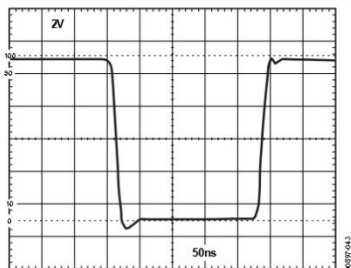


Figure 43. DAC Amplifier Full-Scale Transient Response

**20 MHZ VARIABLE GAIN AMPLIFIER**

The AD844 is an excellent choice as an output amplifier for the AD539 multiplier, in all of its connection modes. (See the AD539 data sheet for full details.) Figure 44 shows a simple multiplier providing the output:

$$V_w = -\frac{V_x V_y}{2V} \tag{1}$$

where  $V_x$  is the gain control input, a positive voltage from 0 V to 3.2 V (maximum), and  $V_y$  is the signal voltage, nominally  $\pm 2$  V full scale but capable of operation up to  $\pm 4.2$  V.

The peak output in this configuration is thus  $\pm 6.7$  V. Using all four of the internal application resistors provided on the AD539 in parallel results in a feedback resistance of 1.5 k $\Omega$ , at which value the bandwidth of the AD844 is about 22 MHz, and is essentially independent of  $V_x$ . The gain at  $V_x = 3.16$  V is 4 dB.

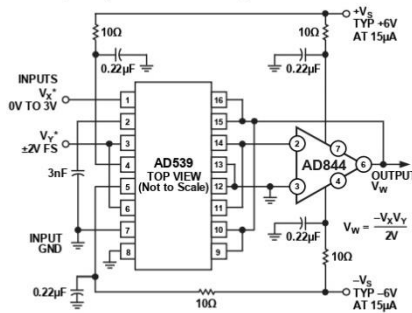


Figure 44. 20 MHz VGA Using the AD539

## AD844

## Data Sheet

Figure 45 shows the small signal response for a 50 dB gain control range ( $V_x = 10 \text{ mV}$  to  $3.16 \text{ V}$ ). At small values of  $V_x$ , capacitive feedthrough on the PC board becomes troublesome and very careful layout techniques are needed to minimize this problem. A ground strip between the pins of the AD539 is helpful in this regard. Figure 46 shows the response to a  $2 \text{ V}$  pulse on  $V_y$  for  $V_x = 1 \text{ V}$ ,  $2 \text{ V}$ , and  $3 \text{ V}$ . For these results, a load resistor of  $500 \Omega$  was used and the supplies were  $\pm 9 \text{ V}$ . The multiplier operates from supplies between  $\pm 4.5 \text{ V}$  and  $\pm 16.5 \text{ V}$ .

Disconnecting Pin 9 and Pin 16 on the AD539 alters the denominator in Equation 1 to  $1 \text{ V}$ , and the bandwidth is approximately  $10 \text{ MHz}$ , with a maximum gain of  $10 \text{ dB}$ . Using only Pin 9 or Pin 16 results in a denominator of  $0.5 \text{ V}$ , a bandwidth of  $5 \text{ MHz}$ , and a maximum gain of  $16 \text{ dB}$ .

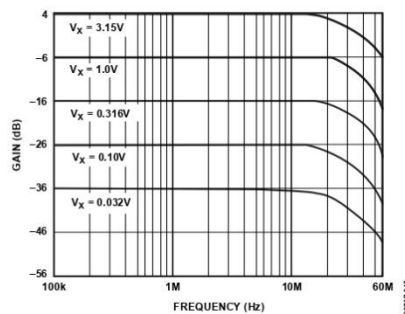
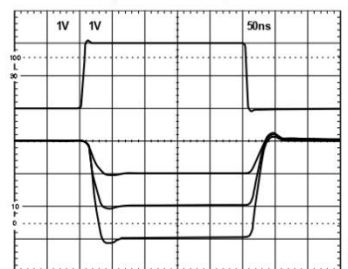
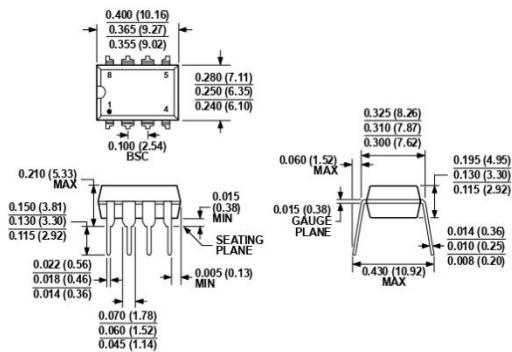


Figure 45. VGA AC Response

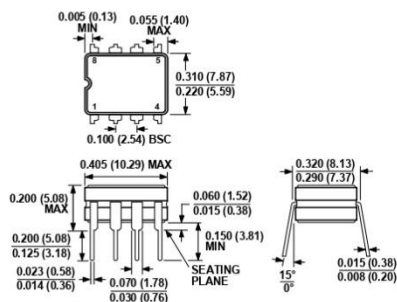
Figure 46. VGA Transient Response with  $V_x = 1 \text{ V}$ ,  $2 \text{ V}$ , and  $3 \text{ V}$

**OUTLINE DIMENSIONS**



COMPLIANT TO JEDEC STANDARDS MS-001  
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.  
 CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

Figure 47. 8-Lead Plastic Dual-in-Line Package (PDIP)  
 (N-8)  
 Dimensions shown in inches and (millimeters)

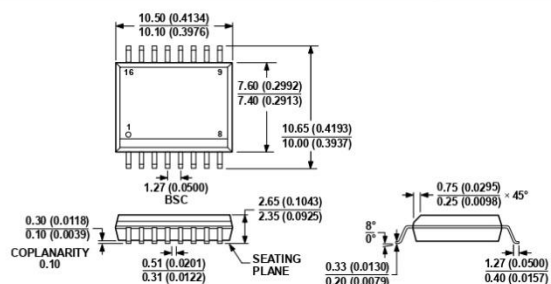


CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

Figure 48. 8-Lead Ceramic Dual In-Line Package (CERDIP)  
 (Q-8)  
 Dimensions shown in inches and (millimeters)

AD844

Data Sheet



COMPLIANT TO JEDEC STANDARDS MS-013-AA  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

Figure 49. 16-Lead Standard Small Outline Package [SOIC\_W]  
 Wide Body  
 (RW-16)

Dimensions shown in millimeters and (inches)

### ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option
AD844AN	-40°C to +85°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8
AD844ANZ <sup>1</sup>	-40°C to +85°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8
AD844ACHIPS	-40°C to +85°C	Die	Die
AD844AQ	-40°C to +85°C	8-Lead Ceramic Dual In-Line Package [CERDIP]	Q-8
AD844BQ	-40°C to +85°C	8-Lead Ceramic Dual In-Line Package [CERDIP]	Q-8
AD844JRZ-16 <sup>1</sup>	0°C to 70°C	16-Lead Standard Small Outline Package [SOIC_W]	RW-16
AD844JRZ-16-REEL <sup>1</sup>	0°C to 70°C	16-Lead SOIC_W, 7" Tape and Reel	RW-16
AD844SCHIPS	-55°C to +125°C	Die	Die
AD844SQ	-55°C to +125°C	8-Lead Ceramic Dual In-Line Package [CERDIP]	Q-8
AD844SQ/883B	-55°C to +125°C	8-Lead Ceramic Dual In-Line Package [CERDIP]	Q-8
5962-8964401PA <sup>2</sup>	-55°C to +125°C	8-Lead Ceramic Dual In-Line Package [CERDIP]	Q-8

<sup>1</sup> Z = RoHS Compliant Part.

<sup>2</sup> Refer to the DESC drawing for tested specifications.

## ประวัติผู้เขียน

ชื่อ-สกุล	ปวิช ช้อยขุนทด
วัน เดือน ปี เกิด	27 ตุลาคม 2537
สถานที่เกิด	นครปฐม
วุฒิการศึกษา	ปีการศึกษา 2549 สำเร็จการศึกษาระดับประถมศึกษาตอนปลาย โรงเรียน วัดกลางบางแก้ว ปีการศึกษา 2555 สำเร็จการศึกษาระดับมัธยมศึกษาตอนปลาย โรงเรียน ภัทรญาณวิทยา ปีการศึกษา 2559 สำเร็จการศึกษาระดับปริญญาตรีบัณฑิต (ว.ศ.บ) สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์และระบบคอมพิวเตอร์ ภาควิชา วิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยศิลปากร ปีการศึกษา 2564 สำเร็จการศึกษาระดับปริญญาโทมหาบัณฑิต (ว.ศ.ม) สาขาวิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ ภาควิชาวิศวกรรมไฟฟ้า คณะ วิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยศิลปากร
ที่อยู่ปัจจุบัน	บ้านเลขที่ 68/22 หมู่บ้านร่มเย็น ซอย 3 ต.ขุนแก้ว อ.นครชัยศรี จ.นครปฐม 73120
ผลงานตีพิมพ์	1. ภัทรศิริ จันทอัมพร, สุบุญพันธุ์ วงศ์วัฒนาภูส, สุรเสกข์ จันเจริญ, ปวิช ช้อยขุนทด และภมร ศิลาพันธ์, "หุ่นยนต์ไต่ผนังจับเคลื่อน 4 ล้อ," การ ประชุมวิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 11 (ECTI-CART 2019), จังหวัดอุบลราชธานี, หน้า 438-441, 4-7 มิถุนายน 2562. 2. ธีรวุฒิ ผดุงวิทย์, ปฐมพร เปล่งฉวี, สิริวิชญ์ เจริญมุง, ปวิช ช้อยขุนทด และภมร ศิลาพันธ์, "ตู้เพาะเห็ดควบคุมอุณหภูมิและความชื้นด้วย ไมโครคอนโทรลเลอร์แสดงผลผ่านแอปพลิเคชัน Blynk," การประชุม วิชาการ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 12 (ECTI-CART 2020), จังหวัดนครสวรรค์, หน้า 455-459, 26-27 พฤษภาคม 2563. 3. อภิวัฒน์ ต้นทอง, กรันซ์ อังกูร, ปวิช ช้อยขุนทด และภมร ศิลาพันธ์, "วงจรกรองความถี่โหมดกระแสแบบสามอินพุตหนึ่งเอาต์พุตที่สามารถ ควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ VDTA หนึ่งตัว," การประชุม



วิชาการเครือข่ายวิศวกรรมไฟฟ้า ครั้งที่ 12 (EENET2020), จังหวัดนครนายก, 26-28 สิงหาคม 2563.

4. Natthapanya Pichetpiriya, Rapeepan Kaewon, Pawich Choykhuntod and Phamorn Silapan, "A Current-mode ACG base on Sub-threshold MOS Translinear Principle," 2020 Third International Conference on Vocational Education and Electrical Engineering (ICVEE), Surabaya, Indonesia, 3-4 October 2020.

5. กรันธ อังกูร, ปวิช ช้อยขุนทด, ระพีพันธ์ แก้วอ่อน และภมร ศิลาพันธ์, "วงจรถ่ายสัญญาณแบบควอเทรเจอร์โหมดแรงดันโดยใช้ LM13700," การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 43 (EECON-43), จังหวัดพิษณุโลก, 28-30 ตุลาคม 2563.

6. Pawich Choykhuntod, Karan Angkun, Kantida Pancharoen, Rapeepan Kaew-on and Phamorn Silapan, "A Current-Mode Multi-Phase Triangular Wave Generator Using Commercially Available IC," AIEE2021-2021 2nd International Conference on Artificial Intelligence in Electronics Engineering, Phuket, Thailand, January 15-17, 2021.

7. จิรันธิน ทิศนะสกุลวัฒน์, ปวิช ช้อยขุนทด, อภิวัฒน์ ต้นทอง, ณัฐพงศ์ ธีญญรัตน์สกุล, ระพีพันธ์ แก้วอ่อน และภมร ศิลาพันธ์, "วงจรถ่ายสัญญาณโหมดกระแสโดยใช้ LT1228," การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า ครั้งที่ 13 (EENET2021), จังหวัดเชียงราย, 12-14 พฤษภาคม 2564.

8. Pawich Choykhuntod, Rapeepan Kaew-on and Phamorn Silapan, "A Current-mode Phase-shifted Multicarrier PWM based on Commercially Available IC," 2021 IEEE 18th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2021), Chiang Mai, Thailand, 19-22 May 2021.

9. ณัฐพงศ์ ธีญญรัตน์สกุล, ปวิช ช้อยขุนทด, ระพีพันธ์ แก้วอ่อน และภมร ศิลาพันธ์, "เทคนิคการสร้างสัญญาณรูปคลื่นสเปกเตอร์โหมดกระแส

แบบแอนะล็อก," การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44 (EECON-44), จังหวัดน่าน, 17-19 พฤศจิกายน 2564.

10. ธนพล ตริธรรมานุกฤษ, ปวิช ช้อยขุนทด, กรันธ อังกูร, ระพีพันธ์ แก้วอ่อน และภมร ศิลาพันธ์, "วงจรกำเนิดสัญญาณไซน์หลายเฟสโหมดแรงดันโดยใช้ไอซีเบอร์ LT1228," การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44 (EECON-44), จังหวัดน่าน, 17-19 พฤศจิกายน 2564.

#### รางวัลที่ได้รับ

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44 (EECON44) ได้รับรางวัลบทความดีเด่นเรื่อง เทคนิคการสร้างสัญญาณรูปคลื่นสเปซเวกเตอร์โหมดกระแสแบบแอนะล็อก

