



วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการ
ทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์



โดย
นายอภิวัฒน์ ต้นทอง

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ แผน ก แบบ ก 2

ภาควิชาวิศวกรรมไฟฟ้า

มหาวิทยาลัยศิลปากร

ปีการศึกษา 2567

ลิขสิทธิ์ของมหาวิทยาลัยศิลปากร

วงจรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้
ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้าและคอมพิวเตอร์ แผน ก แบบ ก 2

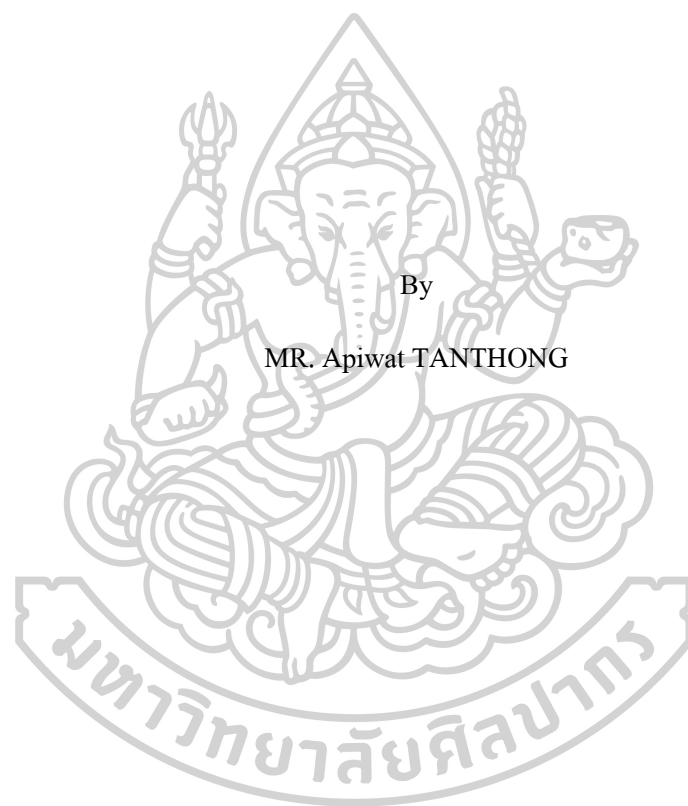
ภาควิชาวิศวกรรมไฟฟ้า

มหาวิทยาลัยศิลปากร

ปีการศึกษา 2567

ลิขสิทธิ์ของมหาวิทยาลัยศิลปากร

ELECTRONICALLY TUNABLE THREE INPUT SINGLE OUTPUT FULLY
DIFFERENTIAL UNIVERSAL FILTER EMPLOYING COMMERCIALY
AVAILABLE ICS



A Thesis Submitted in Partial Fulfillment of the Requirements
for Master of Engineering (ELECTRICAL AND COMPUTER ENGINEERING)
Department of ELECTRICAL ENGINEERING
Academic Year 2024
Copyright of Silpakorn University

หัวข้อ	วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์
โดย	นายอภิวัฒน์ ตันทอง
สาขาวิชา	วิศวกรรมไฟฟ้าและคอมพิวเตอร์ แผนก ก แบบ ก 2
อาจารย์ที่ปรึกษาหลัก	ผู้ช่วยศาสตราจารย์ ดร. ภูมิ ศิลาพันธ์

คณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยศิลปากร ได้รับพิจารณาอนุมัติให้เป็นส่วนหนึ่งของการศึกษา ตามหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต

	คณบดีคณะวิศวกรรมศาสตร์และ
(ผู้ช่วยศาสตราจารย์ ดร. อรุณศรี ลิขิจำเนียร)	เทคโนโลยีอุตสาหกรรม

พิจารณาเห็นชอบโดย

	ประธานกรรมการ
(ผู้ช่วยศาสตราจารย์ ดร. ระพีพันธ์ แก้วอ่อน)	
	อาจารย์ที่ปรึกษาหลัก
(ผู้ช่วยศาสตราจารย์ ดร. ภูมิ ศิลาพันธ์)	
	ผู้ทรงคุณวุฒิภายใน
(ผู้ช่วยศาสตราจารย์ ดร. ณัฐพงศ์ วงศ์พร้อมมูล)	
	ผู้ทรงคุณวุฒิภายใน
(ผู้ช่วยศาสตราจารย์ ดร. กัณธิดา พันธุ์เจริญ)	
	ผู้ทรงคุณวุฒิภายนอก
(รองศาสตราจารย์ ดร. วินัย ใจกล้า)	

630920016 : วิศวกรรมไฟฟ้าและคอมพิวเตอร์ แผน ก แบบ ก 2

คำสำคัญ : MISO, วงจรกรองความถี่แบบผลต่างปลายคู่, วงจรขยายความนำถ่ายโอนหลายอินพุต
ผลต่างปลายคู่, ไอซีเชิงพาณิชย์

นาย อภิวัฒน์ ต้นทอง: วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่ง
เอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ อาจารย์ที่ปรึกษา
วิทยานิพนธ์หลัก : ผู้ช่วยศาสตราจารย์ ดร. ภูมิ ศิลพานิช

วิทยานิพนธ์ฉบับนี้ได้สังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่าง
ปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยใช้ไอซีเชิงพาณิชย์
วงจรที่นำเสนอสามารถทำงานได้ห้าฟังก์ชัน คือ วงจรกรองความถี่ต่ำผ่าน (LPF) วงจรกรองความถี่
สูงผ่าน (HPF) วงจรกรองความถี่แถบผ่าน (BPF) วงจรกำจัดแถบความถี่ (BRF) และวงจรกรองผ่าน
ทุกความถี่ (APF) ซึ่งประกอบไปด้วยวงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (FD-
MI-OTA) 4 ตัว ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุอีก 2 ตัว สามารถเลือกฟังก์ชันการ
ทำงานได้โดยไม่ต้องปรับเปลี่ยนตัววงจรซึ่งทำโดยการเลือกสัญญาณอินพุต คุณสมบัติของวงจร
สามารถปรับค่าความถี่ธรรมชาติได้ด้วยตัวเก็บประจุ และสามารถปรับค่าได้ด้วยวิธีการทาง
อิเล็กทรอนิกส์ หรือการปรับโดยการไบอัสกระแส ซึ่งในปัจจุบันอุปกรณ์ไอซีเชิงพาณิชย์ถูกนำมา
สังเคราะห์และออกแบบเป็นวงจรแอนะล็อกประเภทต่าง ๆ เนื่องจากไอซีเชิงพาณิชย์มีราคาที่ถูก
กว่ามากเมื่อเทียบกับการสร้างวงจรรวมดั่งนั้นทางผู้วิจัยจึงเลือกใช้ไอซีเชิงพาณิชย์มาออกแบบวงจร
นี้

วงจรกรองความถี่ที่นำเสนอทดสอบสมรรถนะด้วยการจำลองวงจรโดยใช้โปรแกรม
PSpice ในการออกแบบและการต่อวงจรในทางปฏิบัติลงบนบอร์ดต่อวงจรอนะกประสงค์ และเก็บ
ผลด้วยเครื่องออสซิลโลสโคปรุ่น KEYSIGHT DSOX1202G โดยใช้ไอซี LM13700 ในการต่อ
ร่วมกันเป็นอุปกรณ์ FD MI-OTA ซึ่งจากผลทดสอบพบว่า วงจรที่นำเสนอสามารถทำหน้าที่ครบทั้ง
ห้าฟังก์ชันได้ตรงตามที่คาดการณ์ไว้และมีความสอดคล้องกับทฤษฎีที่ได้วิเคราะห์ไว้เป็นอย่างดี
ยิ่งกว่านั้นค่าความผิดพลาดของค่าความถี่ธรรมชาติ ค่าควอลิตี้แฟกเตอร์ และอัตราขยายที่เกิดขึ้นใน
การทดลองไม่เกิน 13.73%

630920016 : Major (ELECTRICAL AND COMPUTER ENGINEERING)

Keyword : MISO, fully differential filter, FD-MI-OTA, commercially available ICs

MR. Apiwat TANTHONG : Electronically Tunable Three Input Single Output Fully Differential Universal Filter Employing Commercially Available ICs Thesis advisor : Assistant Professor Phamorn Silapan, Ph.D.

This thesis presents the synthesis and design of an electronically tunable three input single out put fully differential universal filter employing commercially available ICs. The proposed circuit performs five filtering functions : low-pass filter (LPF), high-pass filter (HPF), band-pass filter (BPF), band-reject filter (BRF), and all-pass filter (APF). The design consists of four fully differential multiple-input operational transconductance amplifiers (FD MI-OTAs), two resistors, and two capacitors. Filter function selection is achieved without requiring changes to the circuit topology, simply by selecting appropriate input signal combinations. The natural frequency can be adjusted via the capacitors and tuned electronically by bias current control. Nowadays, commercial ICs are widely used for synthesizing and designing various analog circuits due to their significantly low cost compared to custom integrated circuit fabrication. Therefore, in this research, commercial ICs are chosen for the circuit implementation.

The performance of the proposed filter circuit was evaluated through simulation using PSpice and verified experimentally on a breadboard. Experimental measurements were carried out using a KEYSIGHT DSOX1202G oscilloscope, with LM13700s configured to FD MI-OTAs circuit. The results demonstrate that the proposed circuit successfully performs all five filtering functions as predicted, showing excellent agreement with the theoretical analysis. Furthermore, the deviations of the natural frequency, quality factor, and gain observed in the experiment did not exceed 13.73%. Furthermore, the deviations of the natural frequency, quality factor, and gain observed in the experiment did not exceed 13.73%.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลงได้ด้วยดี เนื่องจากได้รับความอนุเคราะห์และความกรุณาอย่างยิ่งจาก ผู้ช่วยศาสตราจารย์ ดร. ภมร ศิลาพันธ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่ให้ความกรุณาด้านคำปรึกษา แนะนำ ช่วยเหลือ สั่งสอน ตลอดจนปรับปรุงแก้ไขข้อบกพร่องต่าง ๆ ของวิทยานิพนธ์ฉบับนี้ให้มีความถูกต้องสมบูรณ์ด้วยความเอาใจใส่อย่างยิ่ง ผู้วิจัยตระหนักถึงความตั้งใจจริง ความเอาใจใส่และความทุ่มเทของอาจารย์และขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ โอกาสนี้

ขอขอบพระคุณ ผู้ช่วยศาสตราจารย์ ดร. ระพีพันธ์ แก้วอ่อน หัวหน้าภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยศิลปากร ซึ่งเป็นผู้ทรงคุณวุฒิที่ให้ความอนุเคราะห์ในด้านสถานที่และอุปกรณ์ต่าง ๆ ที่ใช้ในการวิจัยตลอดระยะเวลาการศึกษา รวมทั้งให้เกียรติเป็นประธานกรรมการสอบวิทยานิพนธ์ ขอขอบพระคุณ ผู้ช่วยศาสตราจารย์ ดร. ณัฐพงศ์ วงศ์พร้อมมูล และ ผู้ช่วยศาสตราจารย์ ดร. กันธิดา พันธุ์เจริญ อาจารย์ประจำภาควิชาวิศวกรรมไฟฟ้า ที่ให้เกียรติเป็นผู้ทรงคุณวุฒิภายใน ในการสอบวิทยานิพนธ์ กรุณาให้ข้อเสนอแนะและเสียสละเวลาในการตรวจทานแก้ไขข้อบกพร่องตลอดจนคำแนะนำที่เป็นประโยชน์จนทำให้วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบพระคุณ รองศาสตราจารย์ ดร. วินัย ใจกล้า อาจารย์ประจำภาควิชาครุศาสตร์ วิศวกรรม คณะครุศาสตร์อุตสาหกรรมและเทคโนโลยี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ซึ่งเป็นผู้ทรงคุณวุฒิที่ให้คำแนะนำ ใช้สถานที่ และเครื่องมืออุปกรณ์ ในการทำวิจัย รวมทั้งให้เกียรติเป็นผู้ทรงคุณวุฒิภายนอก ในการสอบวิทยานิพนธ์ ซึ่งกรุณาให้ข้อเสนอแนะและเสียสละเวลาในการตรวจทานแก้ไขข้อบกพร่องตลอดจนคำแนะนำที่เป็นประโยชน์แก่ผู้วิจัย

อนึ่ง ทางผู้วิจัยหวังว่า งานวิทยานิพนธ์ฉบับนี้จะเป็นประโยชน์อยู่ไม่น้อย จึงขอมอบความดีความชอบและคุณประโยชน์ของวิทยานิพนธ์ฉบับนี้ให้แก่เหล่าคณาจารย์ที่คอยประสิทธิ์ประสาทวิชาจนทำให้งานวิจัยนี้ประสบผลสำเร็จและเป็นประโยชน์ต่อผู้ที่เกี่ยวข้อง สุดท้ายนี้ขอกราบขอขอบพระคุณ นายสมาน ดันทอง บิดา และนางอรพินท์ ดันทอง มารดา และครอบครัว รวมทั้งเพื่อน ๆ พี่ ๆ น้อง ๆ ที่คอยให้กำลังใจและคอยสนับสนุนช่วยเหลือในทุก ๆ ด้านมาโดยตลอด หากมีข้อผิดพลาดประการใด ทางผู้วิจัยขออภัยมา ณ ที่นี้ด้วย และพร้อมยินดีที่จะรับฟังข้อติชม คำแนะนำจากทุกท่านที่ได้เข้ามาศึกษาวิทยานิพนธ์ฉบับนี้ในการพัฒนางานวิจัยต่อไป

อภิวัฒน์ ดันทอง

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ง
บทคัดย่อภาษาอังกฤษ	จ
กิตติกรรมประกาศ	ฉ
สารบัญ	ช
บทที่ 1 บทนำ	1
1.1 ที่มาและความสำคัญ	1
1.2 วัตถุประสงค์	3
1.3 สมมุติฐานของงานวิจัย	3
1.4 ขอบเขตของงานวิจัย	3
1.5 ประโยชน์ที่คาดว่าจะได้รับ	4
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง	5
2.1 หลักการทั่วไปของวงจรกรองความถี่	5
2.2 หลักการพื้นฐานของวงจรกรองความถี่อันดับสอง	10
2.2.1 วงจรกรองความถี่ต่ำผ่านอันดับที่สอง (Second-order low-pass filter)	12
2.2.2 วงจรกรองความถี่สูงอันดับที่สอง	13
2.2.3 วงจรกรองความถี่แถบผ่านอันดับที่สอง	14
2.2.4 วงจรกรองก่้าจัดแถบความถี่อันดับที่สอง	15
2.2.5 วงจรกรองผ่านทุกความถี่อันดับที่สอง	16
2.3 วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA)	19
2.4 งานวิจัยที่เกี่ยวข้อง	19

2.6.1 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ด้วยอุปกรณ์แอคทีฟโหมดกระแส (Fully-differential universal filter with current active elements).....	19
2.6.2 วงจรกรองความถี่หลายหน้าที่โหมดกระแสแบบผลต่างปลายคู่แบบใหม่ (A Novel Fully Differential Current Mode Universal Filter)	21
2.6.3 วงจรขยายความนำถ่ายโอนแบบผลต่างปลายคู่โดยใช้ทรานซิสเตอร์ FG-MOS (Fully differential difference transconductance amplifier using FG-MOS transistors)	22
2.6.4 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่สามารถควบคุมค่าความถี่ธรรมชาติ และค่าควอลิตี้แฟกเตอร์ได้อย่างอิสระด้วยการควบคุมพารามิเตอร์สองตัว (Fully- Differential Universal Frequency Filter with Dual-Parameter Control of the Pole Frequency and Quality Factor)	24
2.6.5 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ 0.5 โวลต์ ที่ใช้วงจรขยายความนำ ถ่ายโอนแบบหลายอินพุต (0.5 V Fully Differential Universal Filter Based on Multiple Input OTAs)	26
2.6.6 วงจรขยายความนำถ่ายโอนแบบผลต่างปลายคู่ที่แรงดัน 0.5 โวลต์ และการประยุกต์ใช้ ในวงจรกรองความถี่ต่ำผ่านลำดับที่ 5 สำหรับการประมวลสัญญาณชีวภาพ (0.5 V Multiple-Input Fully Differential Operational Transconductance Amplifier and Its Application to a Fifth-Order Chebyshev Low-Pass Filter for Bio-Signal Processing)	27
บทที่ 3 วิธีดำเนินงานวิจัย	30
3.1 ไอซีเบอร์ LM13700.....	30
3.2 วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA) โดยใช้ไอซีเบอร์ LM13700.....	32
3.3 การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุต หนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์	33
3.4 การวิเคราะห์วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ในทางอุดมคติ.....	37

3.5 การวิเคราะห์ผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยัง เอาต์พุตของ อุปกรณ์ วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่า ได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์.....	43
3.6 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของอุปกรณ์วงจรกรองความถี่ หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทาง อิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์.....	44
3.7 วงจรเพิ่มเติม	50
3.7.1 ไอซีเบอร์ AD844.....	50
3.7.2 วงจรขยายไม่กลับเฟส (Non-inverting Amplifier)	51
บทที่ 4 ผลการวิจัยและวิเคราะห์ข้อมูล	53
4.1 ผลการทดสอบการทำงานวงจร FD MI-OTA ด้วย LM13700	53
4.2 ผลการทดสอบการทำงานวงจรกรองความถี่หลายหน้าที่ที่นำเสนอ	55
4.2.1 ผลจำลองการทำงานวงจรกรองความถี่หลายหน้าที่ที่นำเสนอด้วยโปรแกรม PSpice.....	56
4.2.2 ผลการทดสอบวงจรกรองความถี่หลายหน้าที่ที่นำเสนอด้วยการต่อวงจรในทางปฏิบัติ	63
บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ	78
5.1 สรุปผลการวิจัย.....	78
5.2 ข้อเสนอแนะ	82
ภาคผนวก ก ผลงานวิจัยที่ได้รับการตีพิมพ์และเผยแพร่	83
ภาคผนวก ข คุณสมบัติไอซีเบอร์ LM13700	115
ภาคผนวก ค คุณสมบัติไอซีเบอร์ AD844.....	152
รายการอ้างอิง	165
ประวัติผู้เขียน	168

บทที่ 1

บทนำ

1.1 ที่มาและความสำคัญ

วงจรกรองความถี่เป็นวงจรประมวลผลสัญญาณเพื่อแก้ไขช่วงความถี่ของสัญญาณอินพุต ซึ่งเป็นวงจรสำคัญที่ถูกนำไปประยุกต์ใช้งานทางด้านวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ ได้แก่ ระบบสื่อสารเพื่อตรวจจับสัญญาณที่ต้องการ หรือลดสัญญาณรบกวน ระบบเครื่องเสียงใช้ในการแยกย่านความถี่สำหรับขับลำโพงที่ตอบสนองย่านความถี่ที่แตกต่างกัน รวมถึงระบบชีวการแพทย์สำหรับนำข้อมูลที่วัดได้จากเซนเซอร์ไปยังเครื่องมือช่วยในการตรวจวินิจฉัยโรค [1, 2] เป็นต้น วงจรกรองความถี่ทางไฟฟ้าแบ่งออกเป็นวงจรกรองความถี่สัญญาณดิจิทัล (Digital filter) และวงจรกรองความถี่สัญญาณแอนะล็อก (Analog filter) โดยวงจรกรองความถี่สัญญาณแอนะล็อกแบ่งได้เป็นวงจรกรองแบบพาสซีฟ (Passive filter) ที่มีโครงสร้างเป็นตัวต้านทาน ตัวเหนี่ยวนำ และตัวเก็บประจุเท่านั้น และวงจรกรองแบบแอคทีฟ (Active filter) ใช้อุปกรณ์อิเล็กทรอนิกส์ที่สร้างจากสารกึ่งตัวนำ ต่อร่วมกับตัวต้านทาน ตัวเหนี่ยวนำ และตัวเก็บประจุ เมื่อเปรียบเทียบวงจรกรองแบบแอคทีฟ และแบบพาสซีฟ วงจรกรองแบบแอคทีฟมีข้อได้เปรียบมากกว่าหลายอย่าง เช่น ไม่มีการสูญเสียของสัญญาณเนื่องจากออปแอมป์สามารถขยายสัญญาณเพื่อชดเชยการลดทอนของสัญญาณได้ ไม่มีผลการรบกวนกันระหว่างแหล่งจ่ายสัญญาณอินพุตและโหลดเนื่องจากวงจรกรองแบบพาสซีฟสัญญาณอินพุตจะถูกต่อเข้ากับอุปกรณ์พาสซีฟโดยตรงและภาคเอาต์พุตมีอิมพีแดนซ์ต่ำอาจดึงกระแสจากวงจรกรองเป็นจำนวนมากทำให้ค่าแรงดันเอาต์พุตลดลง หรือค่าโวลของวงจรเปลี่ยนไป ดังนั้นวงจรกรองความถี่แบบแอคทีฟที่มีการใช้ออปแอมป์ประกอบในวงจรทำให้วงจรกรองความถี่แบบนี้มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ และสามารถปรับค่าความถี่ที่ต้องการได้ง่าย [3, 4]

ปัจจุบันวงจรกรองความถี่ถูกออกแบบให้มีการทำงานหลายหน้าที่ เพื่อตอบสนองทางความถี่ได้มากกว่าหนึ่งรูปแบบนั้นคือ กรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่แถบผ่าน กำจัดแถบความถี่ และกรองผ่านทุกความถี่ โดยกำหนดรูปแบบจากการเลือกอินพุตและเอาต์พุต มีทั้งหมดสี่แบบคือ 1) แบบหนึ่งอินพุตหนึ่งเอาต์พุต (SISO) [5, 6] มีจุดเด่นคือ เมื่อปราศจากเงื่อนไขความสอดคล้องกันของสัญญาณอินพุตหรือไม่จำเป็นต้องกำหนดอินพุตเพื่อเลือกฟังก์ชัน แต่รูปแบบนี้ไม่สามารถให้ผลตอบสนองความถี่ครบทั้งห้าฟังก์ชันได้ 2) แบบหนึ่งอินพุต

หลายเอาต์พุต(SIMO) [7, 8] 3) แบบหลายอินพุตหลายเอาต์พุต (MIMO) [9] และ 4) แบบหลายอินพุตหนึ่งเอาต์พุต (MISO) [10] ในแบบที่ 2 – 4 สามารถให้ผลตอบแทนทางความถี่ได้ครบทุกฟังก์ชันและได้ถูกออกแบบให้การนำไปต่อใช้งานไม่จำเป็นต้องเปลี่ยนโครงสร้างภายในของวงจรเพื่อเปลี่ยนฟังก์ชันการทำงาน ซึ่งรูปแบบ MISO นั้นเป็นรูปแบบที่ผู้วิจัยสนใจ

จากการศึกษาวงจรกรองความถี่แบบผลต่างปลายคู่ (Fully differential filter) [7] และ [11] พบว่าโครงสร้างแบบผลต่างปลายคู่ (Fully differential) มีข้อได้เปรียบกว่าแบบปลายเดี่ยว (Single-end) ในหลาย ๆ ด้าน อาทิ ช่วยลดผลกระทบของสัญญาณรบกวนหรือค่าออฟเซตจากภายนอกจึงทำให้ไม่ส่งผลต่ออัตราขยายแรงดันหรือ (Gain) และ ค่าออฟเซต (Offset) เปลี่ยนแปลงหรือผิดเพี้ยนไป รวมถึงยังส่งผลให้ค่าความผิดเพี้ยนทางฮาร์มอนิกส์ที่ต่ำ ช่วงไดนามิกที่กว้างขึ้นสำหรับการประมวลผล อย่างไรก็ตามวงจรแบบผลต่างปลายคู่ยังมีข้อเสียนั้นคือ มีโครงสร้างขนาดใหญ่ ทำให้มีการใช้พลังงานมากขึ้น รวมทั้งทำให้มีการออกแบบวงจรที่ซับซ้อนมากขึ้น

นอกจากนี้การพัฒนางานวงจรกรองความถี่ที่มีการออกแบบ โดยมุ่งเน้นให้อยู่ในรูปแบบของวงจรรวม (Integrated circuits) เพื่อให้มีคุณสมบัติและมีประสิทธิภาพที่ดีมากยิ่งขึ้น แก้ไขปัญหาในเรื่องสัญญาณรบกวน รวมถึงค่าสัญญาณที่มีความละเอียด ความแม่นยำ และให้ผลตอบแทนที่สูงมากขึ้น อย่างไรก็ตามการสร้างวงจรรวม (Fabricating ICs) เหล่านี้จำเป็นต้องใช้ต้นทุนในการผลิตสูง ดังนั้นจึงมีการเลือกใช้ไอซีเชิงพาณิชย์ (Commercially available ICs) ที่มีขายตามท้องตลาดทั่วไป ซึ่งมีราคาถูกกว่าการสร้างวงจรรวมโดยให้สัญญาณเอาต์พุตได้ใกล้เคียงกัน ดังเช่นการใช้อุปกรณ์แอมพลิฟายเออร์ LT1228 [12, 13] และไอซีเบอร์ LM13700 [14] ที่มีสถาปัตยกรรมภายในเป็นวงจรขยายความนำถ่ายโอน หรือ Operational transconductance amplifier (OTA) ซึ่งเป็นวงจรที่นิยมนำมาออกแบบวงจรประมวลผลสัญญาณ โดยทำงานในโหมดแรงดันที่มีเอาต์พุตเป็นกระแส และสามารถปรับค่าความนำได้ด้วยกระแสไบอัส เป็นอุปกรณ์ที่เหมาะสมนำไปออกแบบวงจรประมวลผลสัญญาณแอนะล็อก สามารถทำงานได้ทั้งโหมดแรงดันและโหมดกระแส

จากข้อดีของ MISO โครงสร้างแบบผลต่างปลายคู่ และไอซีเชิงพาณิชย์ ที่ได้กล่าวไว้ข้างต้น วิทยานิพนธ์ฉบับนี้จึงมีวัตถุประสงค์เพื่อสร้างวงจรกรองความถี่หลายหน้าที่ MISO แบบผลต่างปลายคู่โดยใช้ไอซีเชิงพาณิชย์ในการออกแบบ สามารถควบคุมค่าควอลิตี้แฟกเตอร์ (Q) และความถี่ธรรมชาติ (ω_0) ได้ด้วยวิธีทางอิเล็กทรอนิกส์หรือปรับค่าได้ด้วยกระแสไบอัสภายนอกโดยใช้ไอซีเชิงพาณิชย์ในการออกแบบ ทดสอบสมรรถนะด้วยโปรแกรม PSpice และการต่อวงจรในทางปฏิบัติ เพื่อยืนยันการทำงานของวงจรที่ได้ออกแบบไว้

1.2 วัตถุประสงค์

1.2.1 เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่โดยใช้ไอซีเชิงพาณิชย์

1.2.2 เพื่อวิเคราะห์วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่โดยใช้ไอซีเชิงพาณิชย์ที่ได้จากการสังเคราะห์ โดยวิเคราะห์จากทำงานในกรณีอุดมคติ และไม่เป็นไปตามอุดมคติ

1.2.3 ทดสอบประสิทธิภาพวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่ใช้ไอซีเชิงพาณิชย์ ที่สามารถควบคุมค่าควอลิตี้แฟกเตอร์และความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์จากการจำลองผลด้วยโปรแกรม PSpice และการทดสอบผลจากการต่อวงจรในทางปฏิบัติ

1.3 สมมุติฐานของงานวิจัย

1.3.1 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต สามารถกรองความถี่ได้ครบทั้ง 5 พังก์ชัน คือวงจรกรองความถี่ต่ำผ่าน (Lowpass filter : LPF) วงจรกรองความถี่สูงผ่าน (High-pass filter : HPF) วงจรกรองผ่านแถบความถี่ (Bandpass filter : BPF) วงจรกำจัดแถบความถี่ (Band-reject filter : BRF) และวงจรกรองผ่านทุกความถี่ (All-pass filter : APF) ด้วยการกำหนดค่าอินพุตเพื่อเลือกฟังก์ชันการใช้งานโดยไม่ต้องปรับโครงสร้างของวงจร

1.3.2 วงจรกรองความถี่ที่ออกแบบสามารถปรับค่าความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือปรับด้วยกระแสไบอัส และสามารถปรับได้ด้วยตัวเก็บประจุ

1.3.3 สามารถสร้างอุปกรณ์วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA) โดยใช้ไอซีเชิงพาณิชย์เบอร์ LM13700 ได้

1.4 ขอบเขตของงานวิจัย

1.4.1 ใช้แหล่งจ่ายไฟเลี้ยงสูงสุดไม่เกิน $\pm 10V$

1.4.2 ช่วงความถี่ที่ใช้งานสูงสุดไม่เกิน 1MHz

1.4.3 ทดสอบสมรรถนะของวงจรด้วยการจำลองวงจรโดยใช้โปรแกรม PSpice ในการออกแบบ

1.4.4 ทดสอบสมรรถนะของวงจรด้วยการต่อวงจรในทางปฏิบัติลงบนบอร์ดต่อวงจรอเนกประสงค์ และเก็บผลด้วยเครื่องออสซิลโลสโคปรุ่น KEYSIGHT DSOX1202G โดยใช้ไอซี LM13700 ในการต่อร่วมกันเป็นอุปกรณ์ FD MI-OTA ที่ใช้ในวงจรที่นำเสนอ

1.4.5 กำหนดให้ค่าความผิดพลาดของค่าความถี่ธรรมชาติ ค่าควอดรีแฟกเตอร์ และ อัตราขยายที่ได้จากการเปรียบเทียบผลการทดสอบกับค่าทางทฤษฎีสูงสุดที่ยอมรับได้ไม่เกิน 15 %

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1.5.1 วงจรสามารถทำงานได้ครบทั้งห้าฟังก์ชันพื้นฐาน ได้แก่ กรองความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองแถบความถี่ผ่าน กำจัดแถบความถี่ และกรองผ่านทุกความถี่

1.5.2 ได้พัฒนาประสิทธิภาพของวงจรกรองความถี่หลายหน้าที่และสามารถควบคุมค่าความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์

1.5.3 เป็นแนวทางในการวิจัยหรือพัฒนาเพื่อเพิ่มประสิทธิภาพให้วงจรกรองความถี่หลายหน้าที่ได้ในอนาคต

1.5.4 เผยแพร่ในวารสารวิชาการระดับนานาชาติ หรือการประชุมวิชาการระดับนานาชาติ อย่างน้อย 1 ผลงาน



บทที่ 2

ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

ในส่วนของทฤษฎีและงานวิจัยที่เกี่ยวข้องกับงานวิจัยเรื่องวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ ประกอบด้วยความรู้พื้นฐานของวงจรกรองความถี่และงานวิจัยที่เกี่ยวข้องประกอบด้วยหัวข้อต่าง ๆ ดังนี้

2.1 หลักการทั่วไปของวงจรกรองความถี่

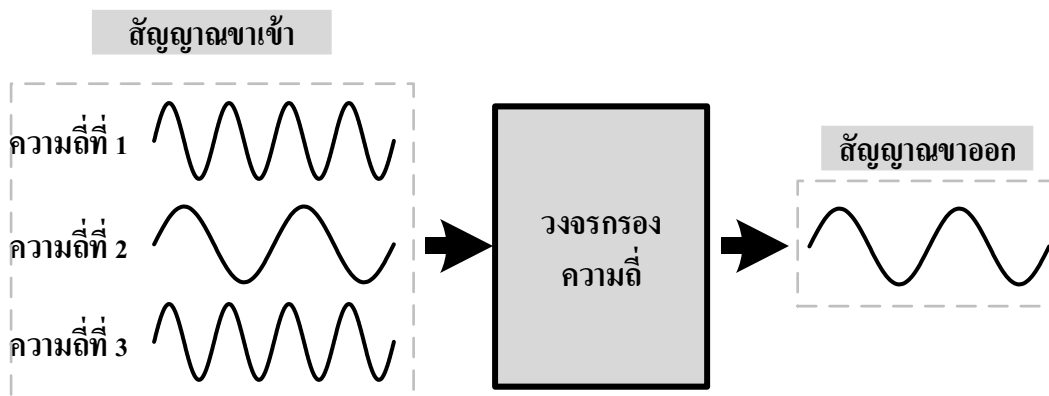
2.2 หลักการพื้นฐานของวงจรกรองความถี่อันดับสอง

2.3 วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA)

2.4 งานวิจัยที่เกี่ยวข้อง

2.1 หลักการทั่วไปของวงจรกรองความถี่

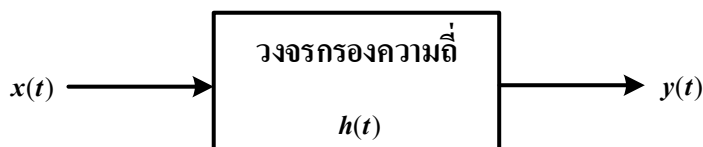
วงจรกรองความถี่ (Filter) [4, 15-17] คือ วงจรเลือกความถี่ ซึ่งยอมให้สัญญาณความถี่ที่กำหนดผ่านได้และลดทอนสัญญาณนอกเหนือจากที่กำหนดไว้ โดยปกติแล้ว สัญญาณดังกล่าว อยู่ในรูปแบบของแรงดัน สามารถแบ่งออกเป็นประเภทใหญ่ ๆ ได้ 2 ประเภท ได้แก่ วงจรกรองความถี่แบบดิจิทัล (Digital filter) หรือสัญญาณที่ไม่มีความต่อเนื่องทางเวลา (Discrete-time signal) และวงจรกรองความถี่แบบแอนะล็อก (Analog filter) เป็นวงจรกรองความถี่ที่ถูกใช้กับสัญญาณที่มีความต่อเนื่องทางเวลา (Continuous-time signal) โดยวงจรกรองแบบแอนะล็อกสามารถแบ่งออกได้เป็น 2 ประเภท คือ วงจรกรองความถี่ประเภทพาสซีฟ (Passive filter) ซึ่งเป็นวงจรที่ออกแบบด้วยอุปกรณ์พาสซีฟ เช่น ตัวเหนี่ยวนำ ตัวต้านทาน และตัวเก็บประจุ ส่วนวงจรกรองความถี่ประเภทแอคทีฟ (Active filter) เป็นวงจรรออกแบบจากอุปกรณ์ประเภทแอคทีฟ เช่น ออปแอมป์ วงจรขยายความนำถ่ายโอน วงจรสายพานกระแส เป็นต้น ต่อร่วมกับตัวต้านทานและตัวเก็บประจุ



รูปที่ 2.1 หลักการทำงานของวงจรกรอง

วงจรกรองความถี่เป็นวงจรที่มีความจำเป็นอย่างมากในงานทางด้านอิเล็กทรอนิกส์และโทรคมนาคม เช่น ในระบบการกระจายเสียง (Broadcasting systems) ระบบดาวเทียมสื่อสาร (Satellite systems) เป็นต้น โดยใช้สำหรับการกรองสัญญาณรบกวน (Noise) กรองสัญญาณฮาร์โมนิก (Harmonics) ต่าง ๆ ของคลื่นที่มีส่วนสำคัญออกมา เช่น คลื่นสัญญาณสี่เหลี่ยม คลื่นสัญญาณสามเหลี่ยม หรือใช้ในงานด้านสื่อสารเฉพาะกิจ โดยวงจรกรองความถี่ช่วยเลือกเอาเฉพาะสัญญาณพาห์ (Carrier) ที่ต้องการใช้งานได้ ถ้ามองลักษณะการทำงานของวงจรกรองอย่างง่าย ๆ สามารถพิจารณาได้ดังรูปที่ 2.1 จากรูป เมื่อป้อนสัญญาณรูปไซน์เข้าที่อินพุตของวงจรกรองความถี่ โดยให้ขนาดของสัญญาณคงที่ แต่ค่าความถี่ในการป้อนสัญญาณแต่ละครั้งแตกต่างกัน ขนาดของสัญญาณเอาต์พุตจะมีขนาดสูงหรือต่ำขึ้นอยู่กับชนิดการทำงานของวงจรมานั้น ๆ และความถี่ของสัญญาณอินพุตที่ป้อนให้ เช่น เมื่อป้อนสัญญาณความถี่ที่ 1 เข้าที่อินพุต ปรากฏว่า สัญญาณเอาต์พุตมีค่าต่ำกว่า 0.707 เท่า ของสัญญาณเอาต์พุตสูงสุด แสดงว่า วงจรนี้กรองสัญญาณความถี่ที่ 1 ทิ้งไป ต่อมาเมื่อป้อนสัญญาณความถี่ที่ 2 เข้าที่อินพุต พบว่า สัญญาณเอาต์พุตมีค่าไม่ต่ำกว่า 0.707 เท่า ของแรงดันเอาต์พุตสูงสุด นั่นคือ วงจรนี้ยอมให้ความถี่ที่ 2 ผ่านได้ สำหรับสัญญาณความถี่ที่ 3 ซึ่งมีความถี่เท่ากับสัญญาณความถี่ที่ 1 เมื่อป้อนเข้าที่อินพุต แล้วผลทางเอาต์พุตมีค่าต่ำกว่า 0.707 เท่า ของสัญญาณเอาต์พุต ดังนั้น วงจรนี้ กรองสัญญาณความถี่ที่ 3 ทิ้งไปเช่นกัน จากที่กล่าวมานั้น สัญญาณที่มีขนาดต่ำกว่า 70.7% หรือ 0.707 เท่า ของขนาดสัญญาณเอาต์พุตสูงสุดจะไม่นำมาใช้ เพราะกำลังจะลดลงมากกว่าครึ่งหนึ่ง และนิยามของวงจรกรองความถี่ กล่าวว่า ความถี่ตรงจุดที่ขนาดของสัญญาณเป็น -3dB ของช่วงแถบผ่านของความถี่นี้ จะเรียกว่า ความถี่คัตออฟหรือความถี่ตัด (Cut-off frequency : ω_c) และเนื่องจากในวงจรกรองความถี่ สัญญาณเอาต์พุตจะมีการเปลี่ยนแปลงโดยขึ้นกับความถี่ของสัญญาณอินพุต จึงสามารถพิจารณาสัญญาณในโดเมนความถี่

(Frequency domain) เป็นหลัก ดังนั้น สมการถ่ายโอนของวงจรกรองความถี่แบบแวนเนลีสก็อก โดยทั่วไปมีรูปแบบสมการถ่ายโอนของวงจรเป็นแบบไบควอดราติก (Biquadratic function) ซึ่งระบบของวงจรกรองความถี่สามารถแสดงได้ดังรูปที่ 2.2



รูปที่ 2.2 ระบบของวงจรกรองความถี่

เมื่อ $x(t)$ คือ สัญญาณทางเข้าอินพุต
 $y(t)$ คือ สัญญาณทางเข้าเอาต์พุต
 $h(t)$ คือ สัญญาณตอบสนองต่อสัญญาณแบบอิมพัลส์ (Impulse response) ของระบบซึ่งถ้าให้วงจรกรองความถี่พิจารณาภายใต้ระบบที่มีคุณสมบัติเป็นแบบคอซอล (Causal) เป็นแบบเชิงเส้น (Linear) และเป็นระบบที่ไม่เปลี่ยนแปลงตามเวลา (Time invariant) แล้ว $y(t)$ จะสัมพันธ์กับตัวแปรอื่นสามารถแสดงอยู่ในรูปของสมการดังต่อไปนี้

$$y(t) = \int_0^t h(t-t)x(t)dt \quad (2.1)$$

เมื่อนำ (2.1) มาทำการแปลงลาปลาซจะได้

$$Y(s) = H(s)X(s) \quad (2.2)$$

ค่า $y(s)$, $h(s)$ และ $x(s)$ คือ ผลจากการแปลงลาปลาซของ $y(t)$, $h(t)$ และ $x(t)$ ตามลำดับซึ่งอัตราส่วนลาปลาซ (Laplace transform) ของสัญญาณเอาต์พุตต่อสัญญาณอินพุต เรียกว่า ฟังก์ชันถ่ายโอน (Transfer function) สามารถเขียนได้ดังสมการ (2.3)

$$H(s) = \frac{Y(s)}{X(s)} \quad (2.3)$$

เมื่อ $x(s)$ คือ สัญญาณอินพุตซึ่งส่วนมากจะสนใจในกรณีที่อินพุตเป็นสัญญาณรูปไซน์ (Sinusoidal waveform) และ $y(s)$ คือ สัญญาณเอาต์พุตที่สภาวะคงตัว (Steady state) โดยสมการ (2.3) สามารถเขียนอยู่ในรูปสมการโพลีโนเมียลได้ดังสมการ (2.4)

$$H(s) = \frac{b_n s^n + b_{n-1} s^{n-1} + b_{n-2} s^{n-2} + \dots + b_1 s + b_0}{a_m s^m + a_{m-1} s^{m-1} + a_{m-2} s^{m-2} + \dots + a_1 s + a_0} = \frac{N(s)}{D(s)} \quad (2.4)$$

จากสมการ (2.4) เห็นได้ชัดว่ามีความยุ่งยากซับซ้อน แต่เป็นรูปแบบอย่างง่ายที่สมการคณิตศาสตร์สามารถแสดงได้ โดยจะอยู่ในรูปของโพลีโนเมียลทั้งเศษ (Numerator) และส่วน (Denominator) โดยแต่ละส่วนจะประกอบด้วยค่าคงที่คูณกับตัวแปร s ขณะที่ตัวแปร n จะแสดงอันดับของวงจรกรองซึ่งมักจะเท่ากับผลรวมของอุปกรณ์ตัวเหนี่ยวนำและตัวเก็บประจุ ที่มีอยู่ในวงจร และ H_0 จะแสดงอัตราขยาย (Gain) ของวงจร และเมื่อจัดสมการ (2.4) ให้อยู่ในรูปของผลคูณของตัวประกอบ (factor) จะได้

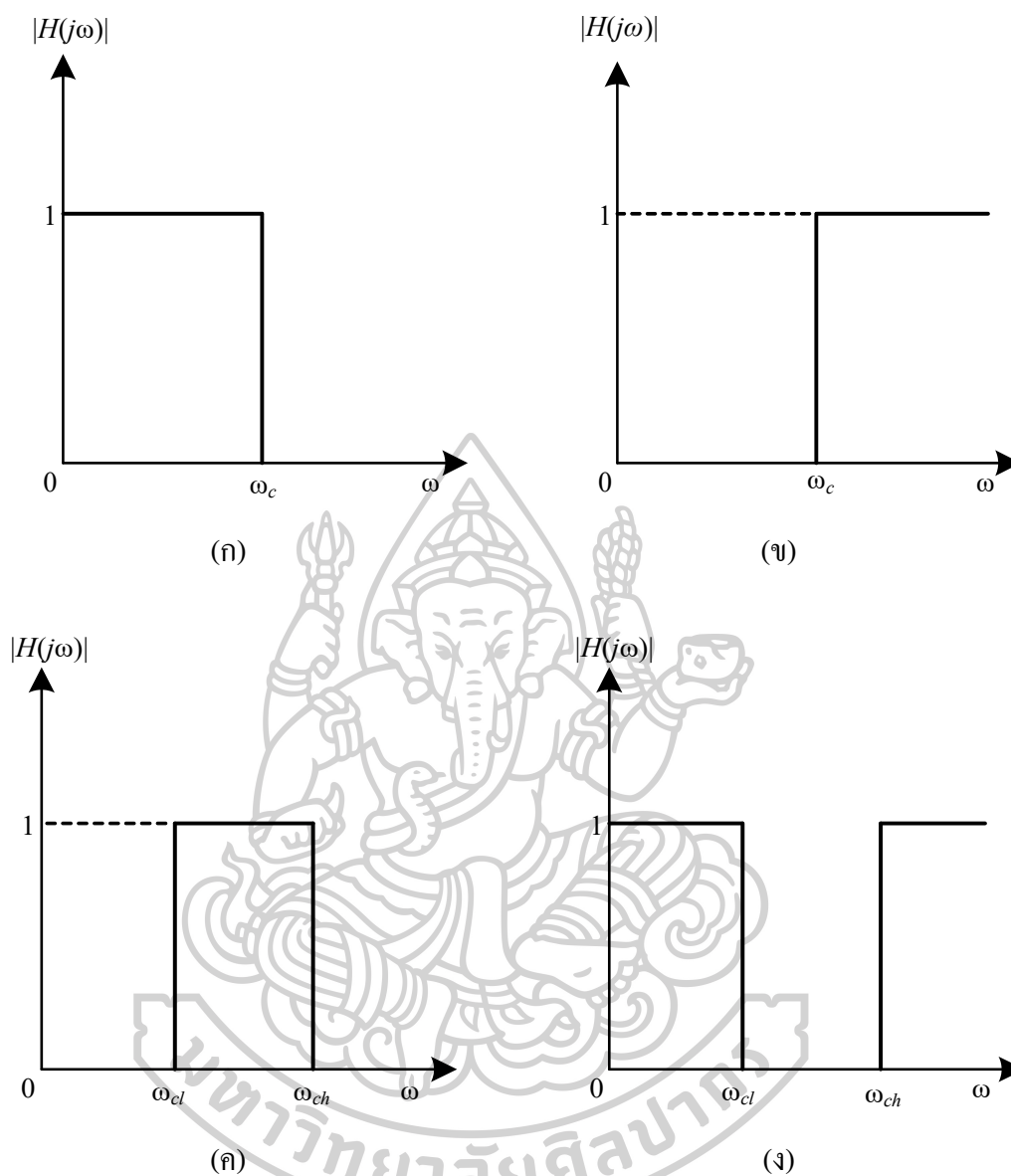
$$H(s) = H_0 \frac{(s + z_1)(s + z_2) \dots (s + z_n)}{(s + p_1)(s + p_2) \dots (s + p_n)} \quad (2.5)$$

ในสมการ (2.5) รากของเทอมเศษ คือ $z_1, z_2, \dots, z_n$ เรียกว่า ซีโร่ (zero) เนื่องจากเมื่อแทนค่า $s = -z_1, -z_2, \dots, -z_n$ จะทำให้ขนาดของทรานเฟอร์ฟังก์ชันมีค่าเท่ากับ 0 และรากของเทอมส่วน คือ $p_1, p_2, \dots, p_n$ จะเรียกว่า โพล (pole) เนื่องจากเมื่อแทนค่า $s = -p_1, -p_2, \dots, -p_n$ จะทำให้ขนาดของทรานเฟอร์ฟังก์ชันมีค่าเท่ากับอนันต์ (Infinity) ซึ่งโพลและซีโร่จะช่วยให้สามารถทราบคุณลักษณะคร่าว ๆ และจากทรานเฟอร์ฟังก์ชันเราสามารถหาผลตอบสนองทางความถี่ของวงจรได้ โดยการพล็อตโบด (BODE plot) จะทำให้ทราบขนาดและเฟสของสัญญาณที่ความถี่ต่าง ๆ และจะเรียกว่า ผลตอบสนองทางความถี่ (Frequency response) ของวงจร เมื่อพิจารณาโดเมนความถี่สามารถวิเคราะห์สมการโดยแทน $s = j\omega$ เมื่อ $j\omega$ เป็นค่าความถี่เชิงจินตภาพ ซึ่งจากสมการ (2.3) สามารถหาฟังก์ชันขนาด (Magnitude function) ที่มีหน่วยเป็นเดซิเบล (Decibel : dB) และเฟสได้ดังสมการ (2.6) และ (2.7) ตามลำดับ

$$|H(j\omega)|_{dB} = 20 \log \left| \frac{Y(j\omega)}{X(j\omega)} \right| \quad (2.6)$$

$$\angle H(j\omega) = \angle \frac{Y(j\omega)}{X(j\omega)} \quad (2.7)$$

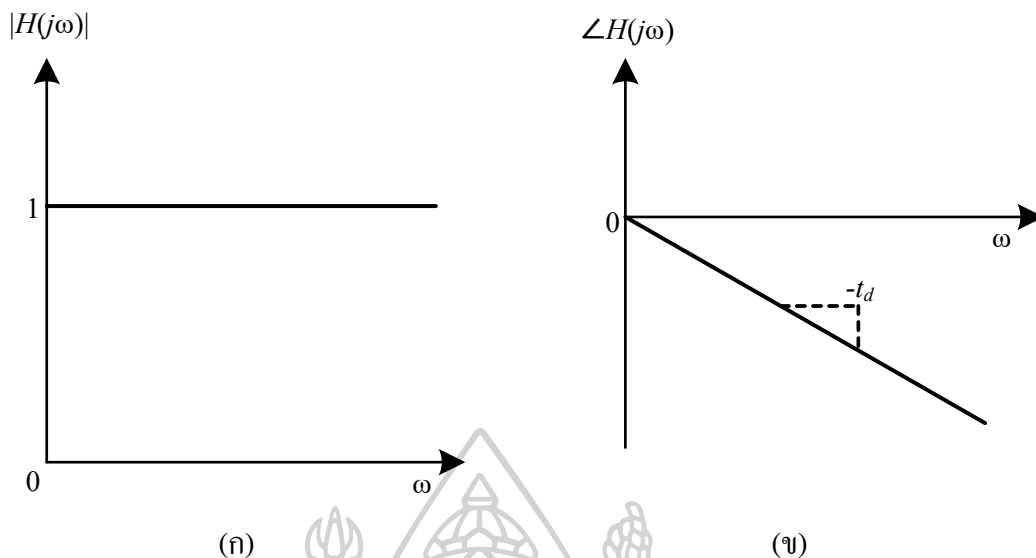
วงจรกรองสัญญาณแอนะล็อกสามารถจำแนกออกได้เป็น 5 ชนิด คือ วงจรกรองความถี่ต่ำผ่าน (Lowpass filter : LPF) วงจรกรองความถี่สูงผ่าน (High-pass filter : HPF) วงจรกรองผ่านแถบความถี่ (Bandpass filter : BPF) วงจรตัดแถบความถี่ (Band-stop filter : BSF หรือ Band-reject filter : BRF) และวงจรกรองผ่านทุกความถี่ (All-pass filter : APF) ซึ่งคุณสมบัติผลตอบสนองทางความถี่ (Frequency response) ของวงจรกรองสัญญาณทั้ง 5 ชนิด แสดงได้ดังรูปที่ 2.3 และรูปที่ 2.4 ตามลำดับ



รูปที่ 2.3 ผลตอบสนองทางขนาดของวงจรกรองสัญญาณในทางอุดมคติ

(ก) วงจรกรองความถี่ต่ำผ่าน (ข) วงจรกรองความถี่สูงผ่าน

(ค) วงจรกรองความถี่แถบผ่าน (ง) วงจรกำจัดแถบความถี่



รูปที่ 2.4 ผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่

(ก) ผลตอบสนองทางขนาด (ข) ผลตอบสนองทางเฟส

เนื่องจากการวิเคราะห์หรือออกแบบวงจรกรองสัญญาณ เพื่อให้ได้ฟังก์ชันขนาดและฟังก์ชันมุมเฟสตามที่ต้องการพร้อมกันทั้งสองฟังก์ชันนั้น ในทางปฏิบัติกระทำได้ยากมาก หรือไม่สามารออกแบบได้ ดังนั้น ในการออกแบบวงจรกรองสัญญาณ จึงมุ่งเน้นให้วงจรที่ได้มีคุณสมบัติเป็นไปตามฟังก์ชันใดฟังก์ชันหนึ่งเท่านั้น แต่สำหรับการประยุกต์การใช้งานบางกรณีที่ต้องทั้งฟังก์ชันขนาดและฟังก์ชันมุมเฟสของวงจรต่างมีความสำคัญและต้องมีคุณสมบัติตามต้องการแล้ว ส่วนใหญ่นิยมออกแบบวงจรเพื่อให้ได้ฟังก์ชันขนาดตามที่ต้องการก่อน จากนั้น หากฟังก์ชันมุมเฟสที่ได้ยังมีคุณสมบัติไม่เป็นไปตามที่กำหนด ในกรณีนี้ จำเป็นต้องใช้วงจรปรับแต่งมุมเฟสจากภายนอก เช่น วงจรเลื่อนเฟส (Phase shifter) หรือวงจรกรองผ่านทุกความถี่ (All-pass filter) ต่อเพิ่มเข้ามาในวงจรเพื่อทำหน้าที่ปรับแต่งฟังก์ชันมุมเฟสของวงจรให้เป็นไปตามที่ต้องการ

2.2 หลักการพื้นฐานของวงจรกรองความถี่อันดับสอง

จากสมการ (2.4) เมื่อกำหนดให้ $m = n = 2$ และ $a_2 = 1$ ฟังก์ชันถ่ายโอนของวงจรกรองสัญญาณจะเขียนใหม่ได้ดังนี้

$$H(s) = \frac{N(s)}{D(s)} = \frac{b_2 s^2 + b_1 s + b_0}{s^2 + a_1 s + a_0} = \frac{b_2 (s + z_1)(s + z_2)}{(s + p_1)(s + p_2)} \quad (2.8)$$

ในสมการ (2.8) เห็นได้ว่า ฟังก์ชันถ่ายโอนของวงจรนี้ อยู่ในรูปของฟังก์ชันถ่ายโอนอันดับสอง (Second-order transfer function) หรือที่เรียกกันว่า ฟังก์ชันไบควอดราติก (Biquadratic

function) ดังนั้น วงจรกรองสัญญาณที่มีฟังก์ชันถ่ายโอนตามสมการดังกล่าว จัดว่าเป็นวงจรกรองสัญญาณอันดับที่สอง (Second-order filter) หรือนิยมเรียกกันในชื่อหนึ่งว่า วงจรกรองสัญญาณไบควอดราติก (Biquadratic filter)

จากสมการ (2.8) หากซีโร่และโพลเป็นจำนวนเชิงซ้อน ประกอบด้วย $z_2 = z_1^*$ และ $p_2 = p_1^*$ เมื่อ * หมายถึง จำนวนเชิงซ้อนสังยุค (Complex conjugate) จะทำให้เขียนสมการใหม่ได้เป็น

$$H(s) = H_0 \frac{s^2 + [2\operatorname{Re}(z_1)]s + \operatorname{Re}(z_1)^2 + \operatorname{Im}(z_1)^2}{s^2 + [2\operatorname{Re}(p_1)]s + \operatorname{Re}(p_1)^2 + \operatorname{Im}(p_1)^2} \quad (2.9)$$

หรือ

$$H(s) = H_0 \frac{s^2 + \frac{\omega_z}{Q_z}s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (2.10)$$

โดยที่ H_0 คือ อัตราขยาย (Gain) ของวงจร

ω_z คือ ค่าความถี่เชิงมุม ณ ตำแหน่งซีโร่ (Zero frequency)

ω_p คือ ค่าความถี่เชิงมุม ณ ตำแหน่งโพล (Pole frequency)

Q_z คือ ค่าตัวประกอบคุณภาพซีโร่ (Zero quality factor)

Q_p คือ ค่าตัวประกอบคุณภาพโพล (Pole quality factor)

ดังนั้น กล่าวได้ว่า สมการ (2.10) เป็นรูปแบบทั่วไปของฟังก์ชันถ่ายโอนของวงจรกรองสัญญาณอันดับที่สองหรือวงจรกรองสัญญาณไบควอดราติก เนื่องจาก แสดงให้เห็นถึงคุณสมบัติที่สำคัญทุกตัวของวงจร

หากพิจารณาผลตอบแทนทางขนาดของวงจรจากสมการ (2.10) ในช่วงความถี่ต่ำถึงความถี่สูง พบว่า ช่วงความถี่ต่ำ ($\omega \cong 0$) จะได้ผลตอบแทนทางขนาด มีค่าเท่ากับ

$$20\log|H(j0)| = 20\log\left(H_0 \frac{\omega_z^2}{\omega_p^2}\right) \quad (2.11)$$

และในช่วงความถี่สูง ($\omega \rightarrow \infty$) จะได้ผลตอบแทนทางขนาด เท่ากับ

$$20\log|H(j\infty)| = 20\log(H_0) \quad (2.12)$$

โดยที่ผลตอบแทนทางขนาดของวงจรสูงสุดเกิดขึ้นที่ความถี่โพล ω_p ($\omega = \omega_p$) ซึ่งหาได้จาก

$$\omega_p = \sqrt{\text{Re}(p_1)^2 + \text{Im}(p_1)^2} \quad (2.13)$$

หรือนั่นคือ ระยะขจัดจากจุดกำเนิดของระนาบเชิงซ้อน s ถึงตำแหน่งโพล p_1

ในขณะที่ผลตอบสนองทางขนาดของวงจรต่ำสุด จะเกิดขึ้นที่ความถี่ซีโร่ ω_z ($\omega = \omega_z$) ซึ่งมีค่าเท่ากับ

$$\omega_z = \sqrt{\text{Re}(z_1)^2 + \text{Im}(z_1)^2} \quad (2.14)$$

นั่นก็คือ ระยะขจัดจากจุดกำเนิดจนถึงตำแหน่งซีโร่ z_1 ของวงจรบนระนาบเชิงซ้อน s

สำหรับลักษณะรูปทรงของผลตอบสนองทางขนาดของวงจรที่ความถี่โพล ω_p จะถูกกำหนดโดยตัวประกอบคุณภาพโพล Q_p ดังนี้

$$Q_p = \frac{\omega_p}{2\text{Re}(p_1)} = \frac{\sqrt{\text{Re}(p_1)^2 + \text{Im}(p_1)^2}}{2\text{Re}(p_1)} \quad (2.15)$$

และลักษณะรูปทรงของผลตอบสนองทางขนาดที่ความถี่ซีโร่ ω_z จะถูกกำหนดโดยตัวประกอบคุณภาพซีโร่ Q_z ดังนี้

$$Q_z = \frac{\omega_z}{2\text{Re}(z_1)} = \frac{\sqrt{\text{Re}(z_1)^2 + \text{Im}(z_1)^2}}{2\text{Re}(z_1)} \quad (2.16)$$

รูปแบบทั่วไปของฟังก์ชันไบควอดราติก ดังสมการ (2.8) หรือ (2.10) สามารถนำไปสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับที่สองได้ 5 ฟังก์ชัน คือ ฟังก์ชันกรองความถี่ต่ำผ่านอันดับที่สอง ฟังก์ชันกรองความถี่สูงผ่านอันดับที่สอง ฟังก์ชันกรองความถี่แถบผ่านอันดับที่สอง ฟังก์ชันกำจัดแถบความถี่อันดับที่สอง และฟังก์ชันกรองผ่านทุกความถี่อันดับที่สอง

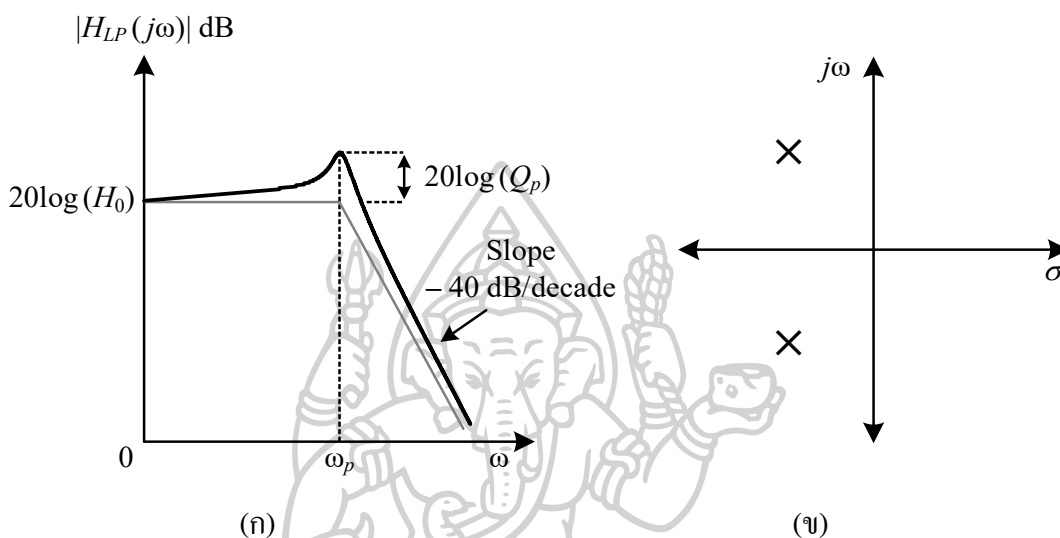
2.2.1 วงจรกรองความถี่ต่ำผ่านอันดับที่สอง (Second-order low-pass filter)

วงจรกรองความถี่ต่ำผ่านเป็นวงจรที่ยอมให้สัญญาณที่มีความถี่ต่ำผ่านได้ โดยพยายามให้มีการลดทอน เพียงเล็กน้อย แต่ในกรณีที่สัญญาณมีความถี่สูงกว่าความถี่คัทออฟ จะเกิดการลดทอนสูง เช่น ใช้ในลำโพงที่ต้องการขยายเสียงเฉพาะเสียงโทนซึ่งมีความถี่ต่ำ

ฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำผ่านอันดับที่สองแสดงดังสมการ (2.17) ซึ่งเป็นลักษณะฟังก์ชันโพลคู่ โดยมิซีโร่จำนวนสองตัวอยู่ที่ $s = \infty$ ผลตอบสนองทางขนาดของ $H_{LP}(j\omega)$ ที่ความถี่ต่ำ ($\omega = 0$) จะมีค่าเท่ากับอัตราขยายแถบผ่าน H_0 ส่วนผลตอบสนองทางขนาดที่ $\omega \gg \omega_p$ จะมีค่าลดลงด้วยอัตรา $1/\omega^2$ หรือ -40 dB/decade ผลตอบสนองทางขนาดและตำแหน่งโพล

ของฟังก์ชันกรองสัญญาณนี้ สามารถแสดงได้ดังรูปที่ 2.5 (ก) และรูปที่ 2.5 (ข) ตามลำดับ โดยเส้นสีอ่อนจะเป็นเส้นแสดงความชันของกราฟในรูปที่ 2.5 (ก)

$$H_{LP}(s) = \frac{H_0 \omega_p^2}{s^2 + (\omega_p/Q_p)s + \omega_p^2} \quad (2.17)$$



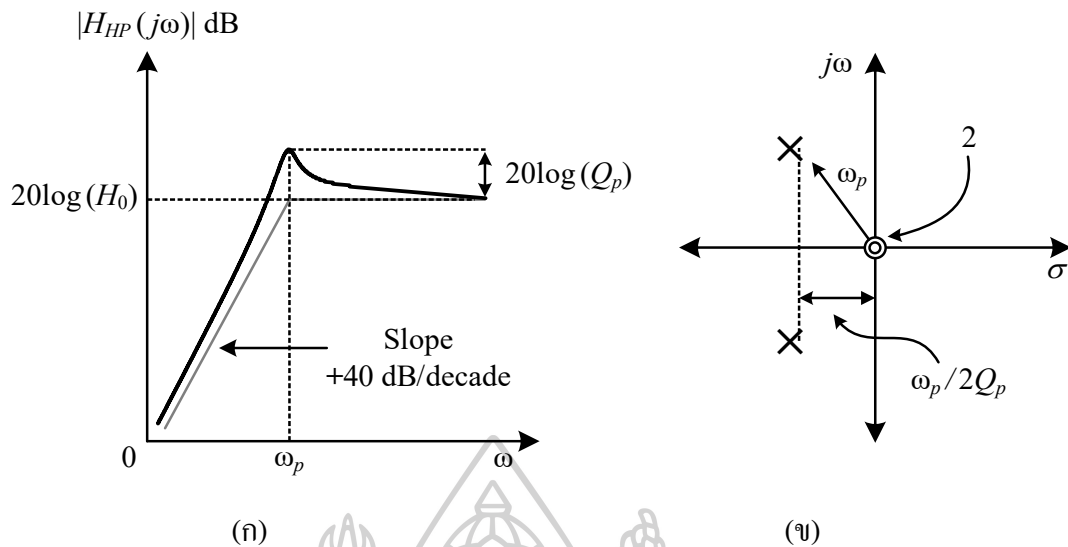
รูปที่ 2.5 คุณสมบัติของวงจรกรองความถี่ต่ำผ่านอันดับที่สอง

(ก) ผลตอบสนองทางขนาด (ข) ตำแหน่งซีโรและโพล

2.2.2 วงจรกรองความถี่สูงอันดับที่สอง

ฟังก์ชันถ่ายโอนของวงจรกรองความถี่สูงผ่านอันดับที่สองแสดงดังสมการ (2.18) มีซีโรจำนวนสองตัวอยู่ที่ตำแหน่ง $s = 0$ ซึ่งผลตอบสนองทางขนาดของ $H_{HP}(j\omega)$ ที่ความถี่สูง ($\omega = \infty$) จะมีค่าเท่ากับอัตราขยายแถบผ่าน H_0 ส่วนที่ช่วงความถี่ต่ำผลตอบสนองทางขนาดจะมีค่าเพิ่มขึ้นด้วยอัตรา ω^2 หรือมีอัตราการเปลี่ยนแปลงเท่ากับ $+40$ dB/decade ผลตอบสนองทางขนาดและตำแหน่งโพลของฟังก์ชันกรองสัญญาณนี้ สามารถแสดงได้ดังรูปที่ 2.6 (ก) และรูปที่ 2.6 (ข) ตามลำดับ โดยเส้นสีอ่อนจะเป็นเส้นแสดงความชันของกราฟในรูปที่ 2.6 (ก)

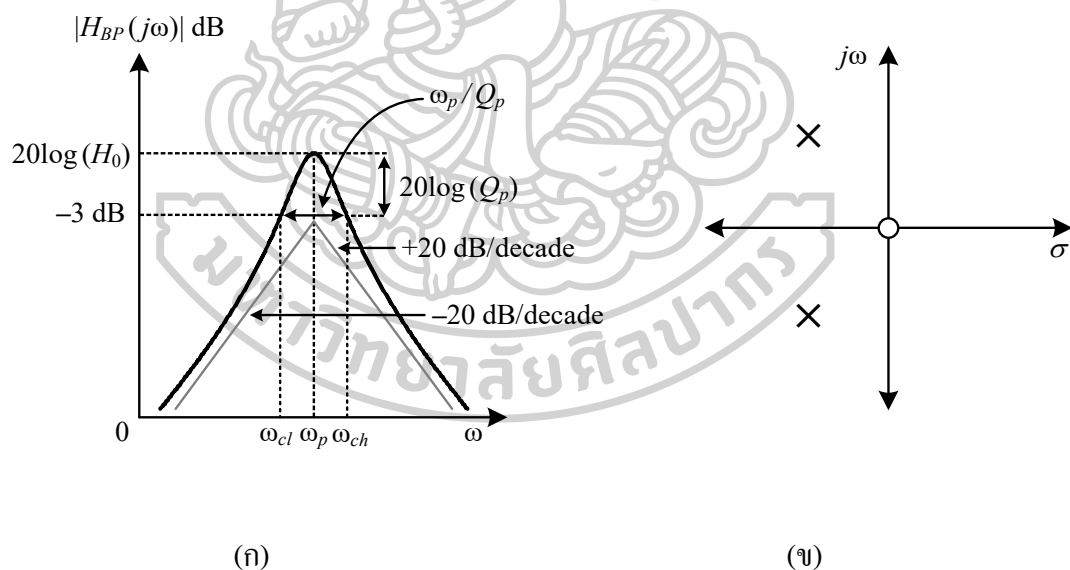
$$H_{HP}(s) = \frac{H_0 s^2}{s^2 + (\omega_p/Q_p)s + \omega_p^2} \quad (2.18)$$



รูปที่ 2.6 คุณสมบัติของวงจรกรองความถี่สูงผ่านอันดับที่สอง

(ก) ผลตอบสนองทางขนาด (ข) ตำแหน่งซีโรและโพล

2.2.3 วงจรกรองความถี่แถบผ่านอันดับที่สอง



รูปที่ 2.7 คุณสมบัติของวงจรกรองความถี่แถบผ่านอันดับที่สอง

(ก) ผลตอบสนองทางขนาด (ข) ตำแหน่งซีโรและโพล

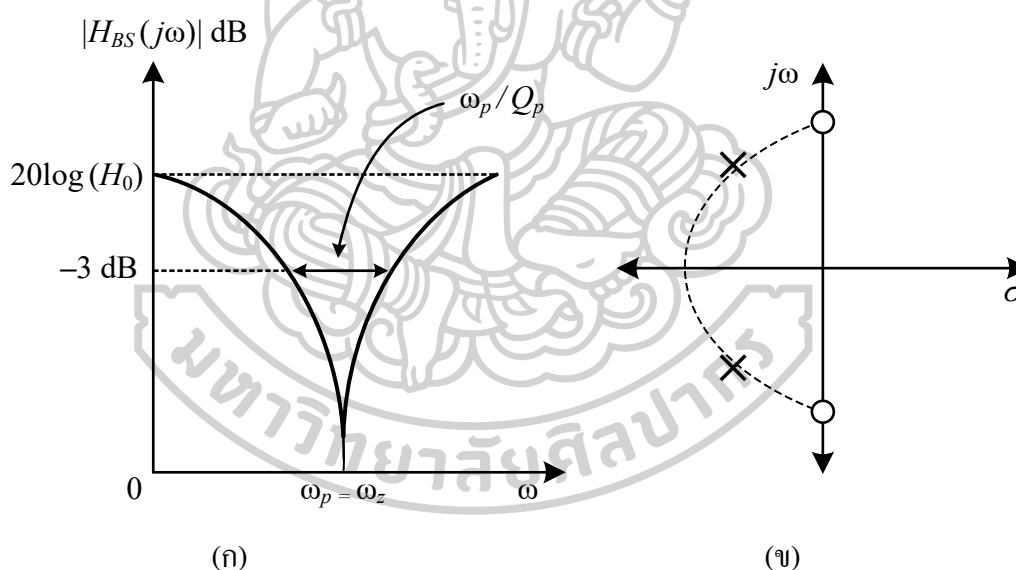
ฟังก์ชันถ่ายโอนของวงจรกรองความถี่แถบผ่านอันดับที่สองแสดงดังสมการ (2.19) พบว่า ฟังก์ชันกรองความถี่ชนิดนี้ มีตำแหน่งซีโรอยู่ที่ $s = 0$ ดังนั้น จึงทำให้ผลตอบสนองทางขนาด ในช่วง $\omega \ll \omega_p$ มีค่าเพิ่มขึ้นและจะมีค่าลดลงในช่วง $\omega \gg \omega_p$ ด้วยอัตรา 20 dB/decade ซึ่งแสดงได้

ดังรูปที่ 2.7 (ก) ตำแหน่งซีโรและโพลของฟังก์ชันกรองสัญญาณนี้แสดงดังรูปที่ 2.7 (ข) นอกจากนี้ กรณิที่ $Q_p \gg 1$ (High Q) จะได้ผลตอบสนองทางขนาดของ $H_{BP}(j\omega)$ ที่มีความสมมาตรกันที่ $\omega = \omega_p$ โดยเส้นลืออ่อนจะเป็นเส้นแสดงความชันของกราฟในรูปที่ 2.7 (ก)

$$H_{BP}(s) = \frac{H_0(\omega_p/Q_p)s}{s^2 + (\omega_p/Q_p)s + \omega_p^2} \quad (2.19)$$

2.2.4 วงจรกรองกำจัดแถบความถี่อันดับที่สอง

ฟังก์ชันถ่ายโอนของวงจรกรองกำจัดแถบความถี่อันดับที่สองแสดงดังสมการ (2.20) บางครั้งนิยมเรียกชื่อฟังก์ชันอีกชื่อหนึ่งว่า ฟังก์ชันกรองสัญญาณแบบนอต (Notch function) ซึ่งผลตอบสนองทางขนาดและตำแหน่งซีโรกับโพลแสดงดังรูปที่ 2.8 และรูปที่ 2.9 ทั้งนี้ผลตอบสนองทางขนาดของวงจรจะมีลักษณะเป็นรูปแบบใดนั้น จะขึ้นอยู่กับความสัมพันธ์ระหว่าง ω_z และ ω_p



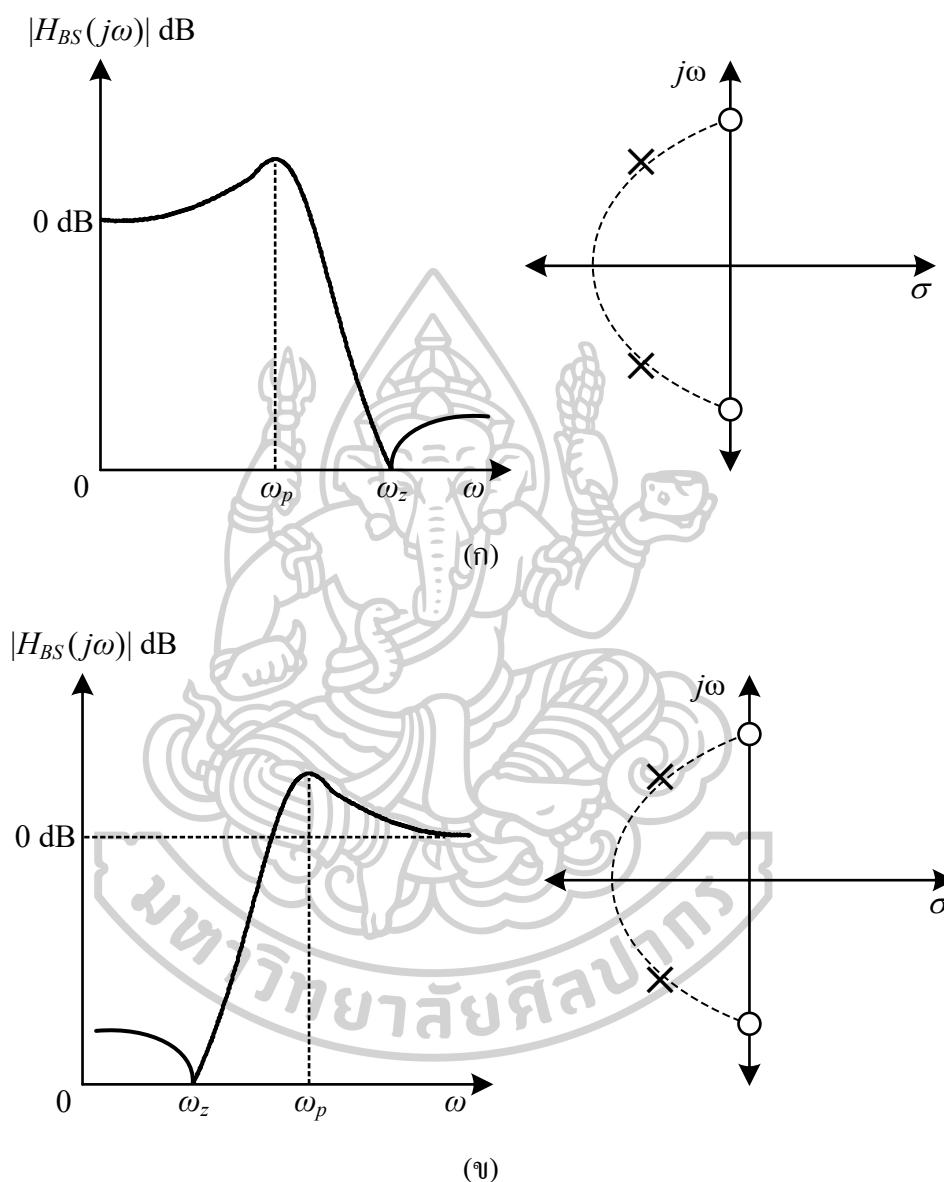
รูปที่ 2.8 คุณสมบัติของวงจรกรองกำจัดแถบความถี่อันดับที่สองแบบนอตสมมาตร

ถ้า $\omega_z = \omega_p$ แล้ว จะได้ผลตอบสนองของวงจรดังรูปที่ 2.8 ซึ่งเรียกว่า ฟังก์ชันกรองสัญญาณแบบนอตสมมาตร (Symmetrical notch)

ถ้า $\omega_z > \omega_p$ แล้ว จะได้ผลตอบสนองของวงจรดังรูปที่ 2.9 (ก) ซึ่งเรียกว่า ฟังก์ชันกรองความถี่ต่ำผ่านแบบนอต (Lowpass notch : LPN)

ถ้า $\omega_z < \omega_p$ แล้ว จะได้ผลตอบสนองของวงจรดังรูปที่ 2.9 (ข) ซึ่งเรียกว่า ฟังก์ชันกรองความถี่สูงผ่านแบบนอต (Highpass notch : HPN)

$$H_{BS}(s) = \frac{H_0(s^2 + \omega_z^2)}{s^2 + (\omega_p/Q_p)s + \omega_p^2} \quad (2.20)$$



รูปที่ 2.9 คุณสมบัติของวงจรกรองกำจัดแถบความถี่อันดับที่สอง
(ก) วงจรกรองความถี่ต่ำผ่านแบบนอท (ข) วงจรกรองความถี่สูงผ่านแบบนอท

2.2.5 วงจรกรองผ่านทุกความถี่อันดับที่สอง

ฟังก์ชันถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับที่สองเกิดขึ้นเมื่อรากของ $N(s)$ มีตำแหน่งอยู่บนซีกขวาของระนาบเชิงซ้อน s และสมมาตรกับตำแหน่งรากของ $D(s)$ ที่อยู่บนซีกซ้ายของระนาบเชิงซ้อน s หรือเขียนได้ว่า

$$N(s) = \pm D(-s) \quad (2.21)$$

ดังนั้น ฟังก์ชันกรองผ่านทุกความถี่อันดับที่สองจึงมีรูปแบบทั่วไป ดังนี้

$$H_{AP}(s) = \frac{N(s)}{D(s)} = \pm \frac{D(-s)}{D(s)} \quad (2.22)$$

และจะได้ผลตอบแทนทางความถี่ของ $H_{AP}(j\omega)$ ดังนี้

$$|H_{AP}(j\omega)| = 1 \quad \text{ทุกค่าของ } \omega \quad (2.23)$$

และ

$$H_{AP}(j\omega) = e^{j\phi_{AP}(\omega)} \quad (2.24)$$

โดยที่

$$\phi_{AP}(\omega) = -2 \tan^{-1} \frac{D_I(\omega)}{D_R(\omega)} \quad (2.25)$$

เมื่อ $D_R(\omega) = \text{Re} [D(j\omega)]$ คือ จำนวนจริงของ $D(j\omega)$ และ $D_I(\omega) = \text{Im} [D(j\omega)]$ คือ จำนวนจินตภาพของ $D(j\omega)$

ดังนั้น จากความสัมพันธ์ในสมการ (2.22) และ (2.10) จะได้ฟังก์ชันกรองผ่านทุกความถี่อันดับที่สอง ดังต่อไปนี้

$$H_{AP}(s) = H_0 \frac{s^2 - (\omega_p/Q_p)s + \omega_p^2}{s^2 + (\omega_p/Q_p)s + \omega_p^2} = H_0 \frac{s_n^2 - (s_n/Q_p) + 1}{s_n^2 + (s_n/Q_p) + 1} \quad (2.26)$$

โดยที่อัตราขยายสัญญาณของฟังก์ชันจะมีค่าคงที่เท่ากับ H_0 ตลอดช่วงความถี่ปฏิบัติงานและ s_n คือ ค่าความถี่นอร์มอลไลซ์ (Normalized frequency) มีค่าเท่ากับ s/ω_p เช่นเดียวกัน จากความสัมพันธ์ในสมการ (2.25) และ (2.26) จะได้ผลตอบแทนทางเฟสและเวลาหน่วงวงจร เมื่อ $\omega_n = \omega/\omega_p$ มีค่าเท่ากับ

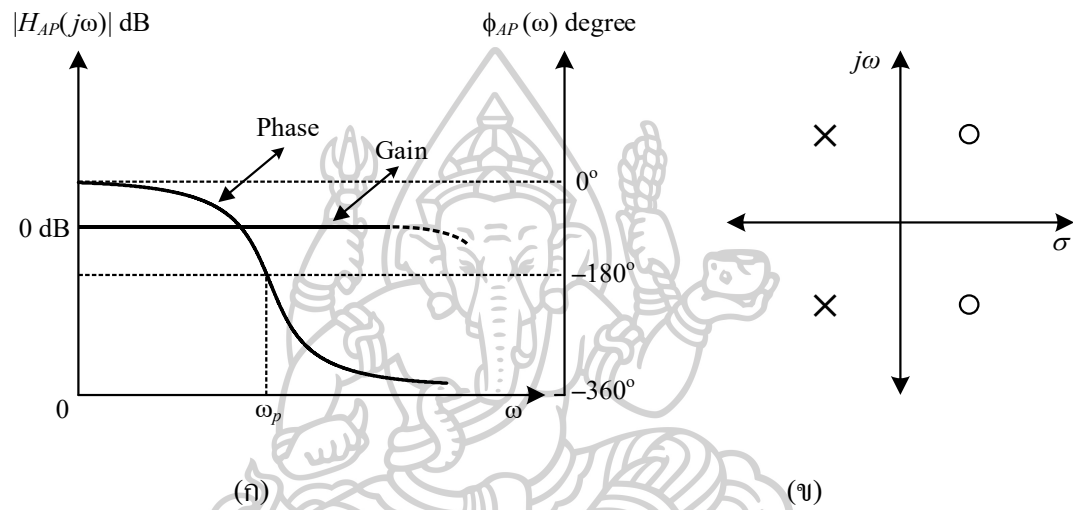
$$\phi_{AP}(\omega_n) = -2 \tan^{-1} \left(\frac{\omega_n/Q_p}{1 - \omega_n^2} \right) \quad (2.27)$$

และ

$$t_{n,AP}(\omega_n) = \omega_p t_{AP}(\omega_n) = \omega_p \left[-\frac{d\phi_{AP}(\omega_n)}{d\omega} \right] \quad (2.28)$$

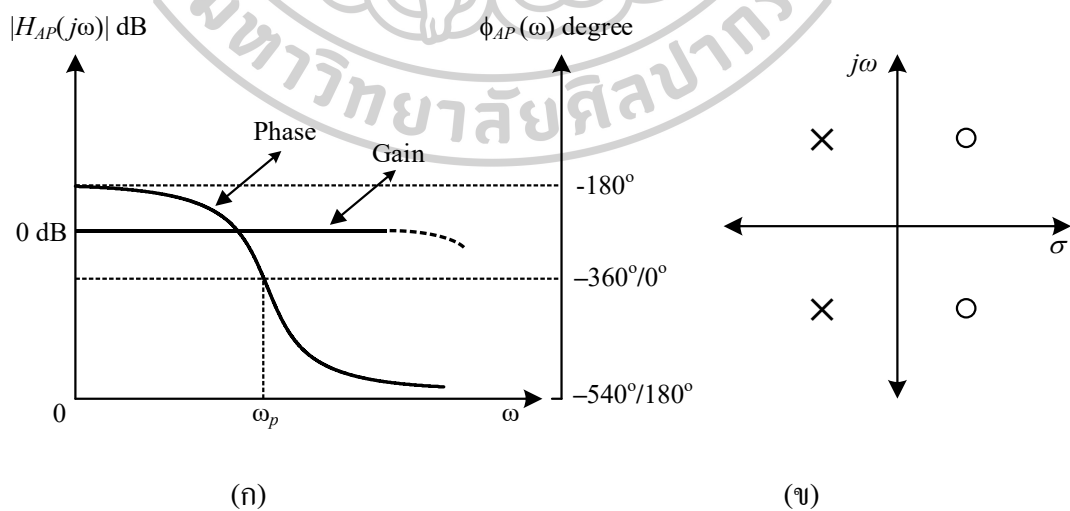
$$= \left(\frac{2}{Q_p} \right) \left[\frac{1 + \omega_n^2}{(1 - \omega_n^2)^2 + (\omega_n/Q_p)^2} \right] \quad (2.29)$$

คุณสมบัติของวงจรกรองผ่านทุกความถี่อันดับที่สองแสดงได้ดังรูปที่ 2.10



รูปที่ 2.10 คุณสมบัติของวงจรกรองผ่านทุกความถี่อันดับที่สองแบบไม่กลับเฟส

(ก) ผลตอบสนองทางขนาด (ข) ตำแหน่งซีโรและโพล



รูปที่ 2.11 คุณสมบัติของวงจรกรองผ่านทุกความถี่อันดับที่สองแบบกลับเฟส

(ก) ผลตอบสนองทางขนาด (ข) ตำแหน่งซีโรและโพล

2.3 วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA)

สัญลักษณ์วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (FD MI-OTA) [18] จะแสดงในรูปที่ 2.12 (ข) เมื่อเปรียบเทียบกับวงจรมาตรฐานในรูปที่ 2.12 (ก) (MI-OTA) มีอินพุตที่แตกต่างกัน n รายการ ดังนั้นกระแสเอาต์พุตจึงเป็นการซ้อนทับของการตอบสนองจากอินพุตดิฟเฟอเรนเชียลแต่ละตัว แสดงได้ดังสมการ (2.30) กล่าวอีกนัยหนึ่ง กระแสเอาต์พุตคือผลรวมของกระแส n ซึ่งเป็นผลคูณของแรงดันไฟฟ้าที่แตกต่างกันที่อินพุตดิฟเฟอเรนเชียลแต่ละตัวและมีค่าความนำถ่ายโอน g_m เท่ากัน

$$I_{out+} - I_{out-} = \sum_{i=1}^n g_m (V_{in1+} - V_{in1-}) \quad (2.30)$$

รูปที่ 2.12 สัญลักษณ์ทางไฟฟ้า (ก) วงจรขยายความนำถ่ายโอนผลต่างปลายคู่
(ข) วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่

2.4 งานวิจัยที่เกี่ยวข้อง

2.6.1 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ด้วยอุปกรณ์แอคทีฟโหมดกระแส (Fully-differential universal filter with current active elements)

วงจรที่นำเสนอ [8] เป็นวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ด้วยอุปกรณ์แอคทีฟ ซึ่งแปลงมาจากวงจรกรองความถี่แบบปลายเดี่ยว (Single-ended: S-E) วงจรที่ออกแบบมีลักษณะวงจรกรองความถี่แอคทีฟแบบหนึ่งอินพุตหลายเอาต์พุต (SIMO) ประกอบไปด้วยอุปกรณ์แอคทีฟ (Fully-differential current followers: FD-CF) 3 ตัว ตัวด้านทาน 4 ตัว และตัวเก็บประจุ 2 ตัว ดังรูปที่ 2.12 สามารถหาค่าความถี่ธรรมชาติ f_0 และค่าควอลิตี้แฟกเตอร์ Q ได้ดัง

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{G_1 G_2}{C_1 C_2}}, \quad Q = \sqrt{\frac{G_2 C_1}{G_1 C_2}} \quad (2.31)$$

สมการฟังก์ชันถ่ายโอน คือ

$$\frac{I_{HP}}{I_{IN}} = \frac{s^2 C_1 C_2}{D(s)} \quad (2.32)$$

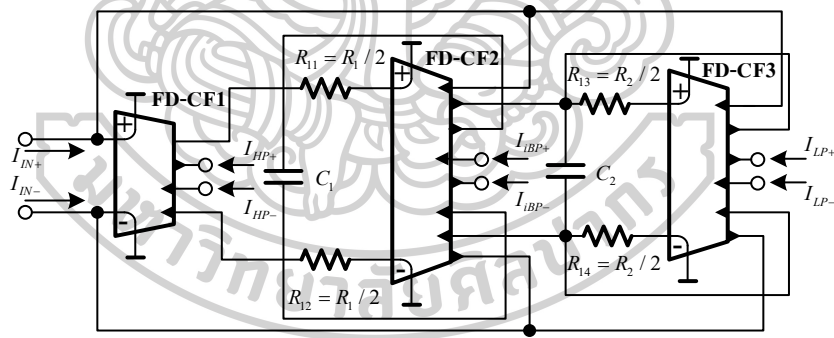
$$\frac{I_{BP}}{I_{IN}} = \frac{s C_2 G_1}{D(s)} \quad (2.33)$$

$$\frac{I_{LP}}{I_{IN}} = \frac{G_1 G_2}{D(s)} \quad (2.34)$$

$$\frac{I_{BS}}{I_{IN}} = \frac{I_{HP} + I_{LP}}{I_{IN}} = \frac{s^2 C_1 C_2 + G_1 G_2}{D(s)} \quad (2.35)$$

$$\frac{I_{AP}}{I_{IN}} = \frac{I_{HP} + I_{BP} + I_{LP}}{I_{IN}} = \frac{s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2}{D(s)} \quad (2.36)$$

เมื่อค่า $D(s) = s^2 C_1 C_2 + s C_2 G_1 + G_1 G_2$, $R_{11} = R_{12} = 2G_1$ และค่า $R_{21} = R_{22} = 2G_2$



รูปที่ 2.13 วงจรกรองความถี่หลายหน้าที่ที่นำเสนอ

จุดเด่นของวงจรกรองความถี่หลายหน้าที่ในรูปที่ 2.13 คือวงจรสามารถใช้งานได้ครบทุกฟังก์ชัน ได้แก่ ต่ำผ่าน (LP) แถบผ่าน (BP) สูงผ่าน (HP) หยุดแถบผ่าน (BS) และ ผ่านทุกความถี่ (AP) และวงจรที่นำเสนอทำงานในโหมดกระแส ทำให้ใช้แรงดันไฟต่ำ และพลังงานต่ำ อย่างไรก็ตามวงจรยังมีข้อจำกัด คือ การใช้อุปกรณ์พาสซีฟเป็นจำนวนมากทำให้วงจรมีขนาดใหญ่ รวมถึงวงจรนี้ไม่สามารถควบคุมค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ให้เป็นอิสระจากกัน และไม่สามารถปรับค่าด้วยวิธีทางอิเล็กทรอนิกส์ได้ทำให้ไม่สามารถปรับค่าต่าง ๆ ได้อย่างง่าย จำเป็นต้องใช้การเปลี่ยนตัวอุปกรณ์พาสซีฟ

2.6.2 วงจรกรองความถี่หลายหน้าที่โหมดกระแสแบบผลต่างปลายคู่แบบใหม่ (A Novel Fully Differential Current Mode Universal Filter)

วงจรที่นำเสนอ [19] เป็นวงจรสำเร็จรูปที่ชื่อ Current differencing current conveyor (CDCC) วงจรสายพานกระแสแบบผลต่างกระแส ถูกนำมาออกแบบวงจรกรองความถี่หลายหน้าที่โหมดกระแสในรูปแบบผลต่างปลายคู่ สามารถปรับค่าอัตราขยาย แบนด์วิดท์ และความถี่ได้อย่างเป็นอิสระจากกัน ผลที่ได้จากการทำงานนำเสนอโดยใช้โปรแกรม PSpice ที่ออกแบบด้วย CDCC แบบ CMOS โดยใช้เทคโนโลยี CMOS 0.35 ไมครอน

วงจรกรองความถี่หลายหน้าที่โหมดกระแสแบบผลต่างปลายคู่ที่นำเสนอสามารถปรับค่าพารามิเตอร์ได้เป็นอิสระจากกัน ซึ่งใช้ CDCC 7 ตัว ตัวต้านทานต่อลงกราวด์ 8 ตัว และตัวเก็บประจุต่อลงกราวด์ 2 ตัว แสดงในรูปที่ 2.14 โดยสามารถวิเคราะห์ฟังก์ชันถ่ายโอนได้ดังนี้

$$\frac{I_{HP}}{I_{in}} = H_{HP} \frac{s^2}{D(s)} \quad (2.37)$$

$$\frac{I_{BP}}{I_{in}} = H_{BP} \frac{2sK_2}{R_7 C_7 D(s)} \quad (2.38)$$

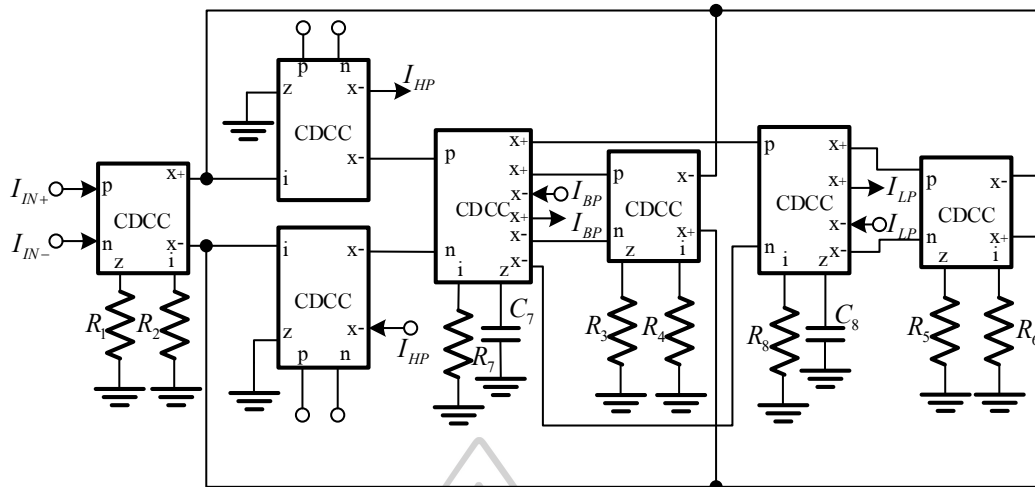
$$\frac{I_{LP}}{I_{in}} = H_{LP} \frac{4K_2}{R_7 R_8 C_7 C_8 D(s)} \quad (2.39)$$

เมื่อ $D(s) = s^2 + 2s \frac{K_2}{R_7 C_7} + 4 \frac{K_3}{R_7 R_8 C_7 C_8}$, $K_1 = 2 \frac{R_1}{R_2}$, $K_2 = 2 \frac{R_3}{R_4}$, $K_3 = 2 \frac{R_5}{R_6}$, $H_{HP} = K_1$, $H_{BP} = K_1$, $H_{LP} = \frac{K_1}{K_2}$ และ $H_{LP} = \frac{K_1}{K_3}$

จากวงจรหากต้องการผลตอบสนองแบบกำจัดแถบความถี่ (BR) ทำได้โดยนำเอาต์พุตของความถี่สูง (HP) และความถี่ต่ำ (LP) มารวมกัน (ให้ $K_3 = 1$) และเมื่อนำเอาต์พุตความถี่สูง (HP) ความถี่แถบผ่าน (BP) และความถี่ต่ำ (LP) มารวมกัน (ให้ $K_2 = K_3 = 1$) ได้ผลตอบสนองทุกความถี่ผ่าน (AP) ค่าความถี่โพล f_0 สามารถปรับค่าได้ด้วย K_3 ซึ่งเป็นอิสระจากแบนด์วิดท์ BW เห็นได้จากสมการต่อไปนี้

$$f_0 = \frac{1}{\pi} \sqrt{\frac{K_3}{R_7 R_8 C_7 C_8}} \quad (2.40)$$

$$BW = \frac{1}{\pi} \frac{K_2}{R_7 C_7} \quad (2.41)$$

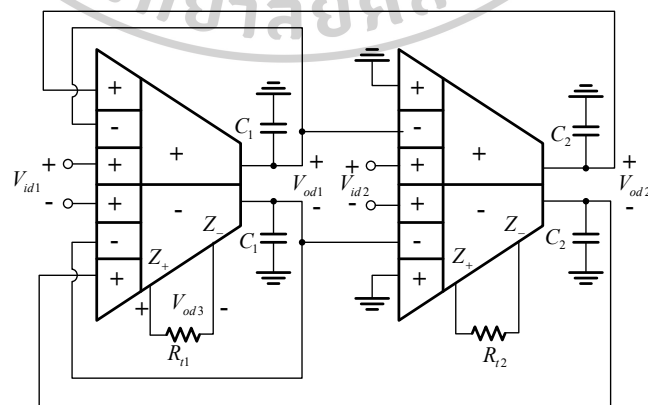


รูปที่ 2.14 วงจรกรองความถี่หลายหน้าที่โหมดกระแสแบบผลต่างปลายคู่โดยใช้ CDCC

จุดเด่นของวงจรกรองความถี่หลายหน้าที่ในรูปที่ 2.14 คือวงจรสามารถใช้งานได้ครบทุกฟังก์ชัน ทำงานในโหมดกระแส ทำให้ใช้แรงดันไฟต่ำ และพลังงานต่ำ สามารถปรับค่าพารามิเตอร์ได้เป็นอิสระจากกัน และสามารถควบคุมขนาดของแบนด์วิดท์ได้ อย่างไรก็ตามวงจรยังมีข้อจำกัด คือ การใช้วงจรแอกทิฟทั้งหมด 7 ตัว และการใช้อุปกรณ์พาสซีฟเป็นจำนวนมาก โดยเฉพาะ ใช้ตัวต้านทานทั้งหมด 8 ตัว และตัวเก็บประจุ 2 ตัวทำให้วงจรใช้พลังงานสูงขึ้นและทำให้วงจรมีขนาดใหญ่ รวมถึงวงจรนี้ไม่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์ทำให้ไม่สามารถปรับค่าต่าง ๆ ได้ง่าย จำเป็นต้องใช้การเปลี่ยนตัวอุปกรณ์พาสซีฟ

2.6.3 วงจรขยายความนำถ่ายโอนแบบผลต่างปลายคู่ที่ใช้ทรานซิสเตอร์ FG-MOS

(Fully differential difference transconductance amplifier using FG-MOS transistors)



รูปที่ 2.15 วงจรกรองความถี่ที่นำเสนอ

งานวิจัยนี้นำเสนอการใช้งานของวงจรขยายความนำถ่ายโอนแบบผลต่างปลายคู่ (FDDTA) [20] ที่ใช้แรงดันต่ำ และพลังงานต่ำ โดย FDDTA ใช้โครงสร้างทรานซิสเตอร์ (Floating-gate MOS: FG-MOS) ในการจำลองการทำงานใช้เทคโนโลยีซีมอส TSMC 0.18 μm วงจรที่นำเสนอใช้ FDDTA 2 ตัว ตัวเก็บประจุแบบต่อลงกราวด์ 4 ตัว และตัวต้านทาน 2 ตัว โดยวงจรที่นำเสนอมีลักษณะแบบสองอินพุตสองเอาต์พุต (MIMO) ดังรูปที่ 2.15 ซึ่งค่าแรงดันเอาต์พุต V_{od1} , V_{od2} และ V_{od3} หาได้จาก

$$V_{od1} = \frac{s \left(\frac{1}{R_1 C_1} \right) V_{id1} + \left(\frac{1}{R_1 R_2 C_1 C_2} \right) V_{id2}}{D(s)} \quad (2.42)$$

$$V_{od2} = \frac{\left(s \frac{1}{R_2 C_2} + \frac{1}{R_1 R_2 C_1 C_2} \right) V_{id2} - \left(\frac{1}{R_1 R_2 C_1 C_2} \right) V_{id1}}{D(s)} \quad (2.43)$$

$$V_{od3} = \frac{s^2 V_{id1} + s \left(\frac{1}{R_1 C_1} \right) V_{id2}}{D(s)} \quad (2.44)$$

โดยมีค่า $D(s) = s^2 + s \frac{1}{R_1 C_1} + \frac{1}{R_1 R_2 C_1 C_2}$

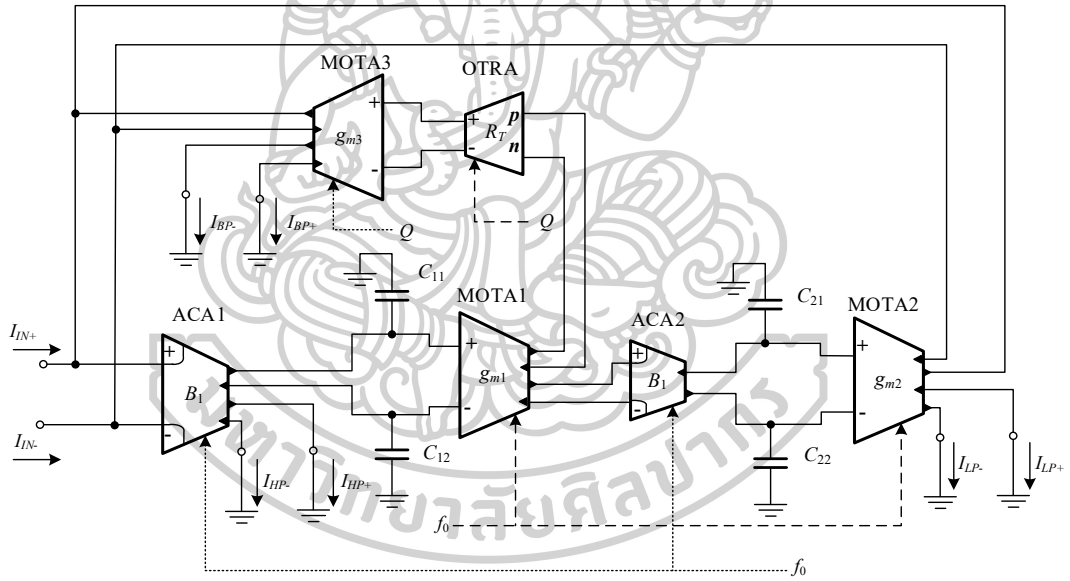
เมื่อกำหนด $V_{id1} = V_{in}$, $V_{id2} = 0$ และ $V_{od1} = V_{out}$ ให้ผลตอบสนองแบบความถี่แถบผ่าน (BPF) $V_{id1} = V_{in}$, $V_{id2} = 0$ และ $V_{od2} = V_{out}$ ให้ผลตอบสนองแบบความถี่ต่ำผ่าน (LPF) และ $V_{id1} = V_{in}$, $V_{id2} = 0$ และ $V_{od3} = V_{out}$ ให้ผลตอบสนองแบบความถี่สูงผ่าน (HPF) ค่าความถี่ธรรมชาติ ω_0 และค่าควอลิตี้แฟกเตอร์ Q หาได้จาก

$$\omega_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}}, \quad Q = \sqrt{\frac{R_1 C_1}{R_2 C_2}} \quad (2.45)$$

จุดเด่นของวงจรกรองความถี่หลายหน้าที่ในรูปที่ 2.15 คือ วงจรที่นำเสนอเหมาะกับวงจรที่ใช้พลังงานต่ำโดยใช้แรงดันไฟ 0.4V และกินพลังงาน 27 μW อย่างไรก็ตามวงจรยังมีข้อจำกัด คือ ให้ผลตอบสนองไม่ครบห้าฟังก์ชันพื้นฐาน คือ ให้ผลตอบสนองแบบ BPF, LPF และ HPF

2.6.4 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่สามารถควบคุมค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ได้อย่างอิสระด้วยการควบคุมพารามิเตอร์สองตัว (Fully-Differential Universal Frequency Filter with Dual-Parameter Control of the Pole Frequency and Quality Factor)

งานวิจัยนี้นำเสนอวงจรกรองความถี่หลายหน้าที่ซึ่งใช้โครงสร้างแบบผลต่างปลายคู่ [21] ที่สามารถควบคุมค่าความถี่ธรรมชาติ และค่าควอลิตี้แฟกเตอร์ได้อย่างอิสระจากกันด้วยค่าพารามิเตอร์สองตัว วงจรประกอบไปด้วยวงจรขยายความนำถ่ายโอนหลายเอาต์พุต (Multi-output transconductance amplifiers : MOTAs) สามตัว วงจรขยายปรับกระแส (adjustable current amplifiers : ACA) สองตัว วงจรขยายทรานส์เรซิสแตนซ์ (Transresistance amplifier : OTRA) หนึ่งตัว และตัวเก็บประจุสี่ตัว แสดงดังรูปที่ 2.16 ผลการทดสอบยืนยันจากการจำลองผลด้วยโปรแกรม PSpice และทดลองตัวด้วยวงจรในทางปฏิบัติ



รูปที่ 2.16 วงจรกรองความถี่หนึ่งอินพุตสามเอาต์พุตแบบผลต่างปลายคู่
ควบคุมด้วยพารามิเตอร์สองตัวที่นำเสนอ

จากรูปที่ 2.16 มีสมการถ่ายโอนของวงจรกรองความถี่ดังนี้

$$D(s) = s^2 C_1 C_2 + s C_2 g_{m1} g_{m3} B_1 R_T + g_{m1} g_{m2} B_1 B_2 \quad (2.46)$$

สามารถหาค่าความถี่ธรรมชาติ และค่าควอลิตี้แฟกเตอร์ได้เป็น

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{g_{m1} g_{m2} B_1 B_2}{C_1 C_2}}, \quad Q = \frac{1}{g_{m3} R_T} \sqrt{\frac{g_{m2} C_1}{g_{m1} C_2}} \quad (2.47)$$

เมื่อ B_1 และ B_2 คือ ค่าอัตราขยายกระแสของอุปกรณ์ R_T คือ ค่าทรานซิสเต้นซ์ของอุปกรณ์ g_{m1} , g_{m2} , และ g_{m3} คือ ค่าความนำถ่ายโอนของอุปกรณ์

จากสมการ (2.47) ค่าความถี่ธรรมชาติสามารถปรับค่าได้ด้วย g_{m1} และ g_{m2} ส่วนค่าควอลิตี้แฟกเตอร์สามารถปรับได้ด้วย g_{m3} และ R_T จะเห็นได้ว่าสามารถปรับค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ได้เป็นอิสระจากกัน และจากสมการ (2.46) สามารถเขียนสมการฟังก์ชันถ่ายโอนของแต่ละฟังก์ชันได้ดังนี้

$$\frac{I_{LP+}}{I_{IN}} = \frac{I_{LP-}}{I_{IN}} = \frac{g_{m1}g_{m2}B_1B_2}{D(s)} \quad (2.48)$$

$$\frac{I_{BP+}}{I_{IN}} = \frac{I_{BP-}}{I_{IN}} = \frac{sC_2g_{m1}g_{m3}B_1R_T}{D(s)} \quad (2.49)$$

$$\frac{I_{HP+}}{I_{IN}} = \frac{I_{HP-}}{I_{IN}} = \frac{s^2C_1C_2B_1}{D(s)} \quad (2.50)$$

$$\frac{I_{HP+}}{I_{IN}} = \frac{I_{HP-}}{I_{IN}} = \frac{s^2C_1C_2B_1}{D(s)} \quad (2.51)$$

$$\frac{I_{BR+}}{I_{IN}} = \frac{I_{BR-}}{I_{IN}} = \frac{s^2C_1C_2B_1 + g_{m1}g_{m2}B_1B_2}{D(s)} \quad (2.52)$$

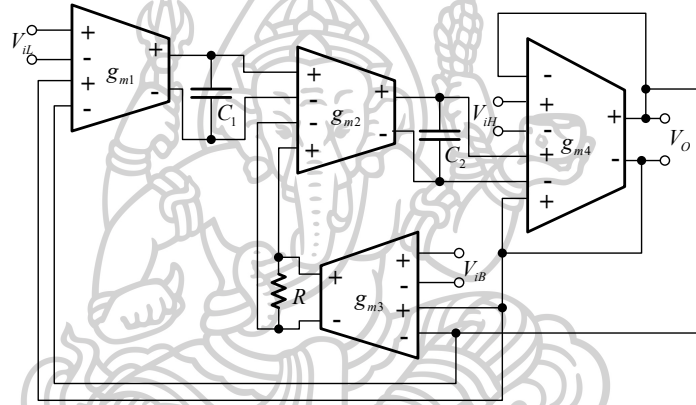
$$\frac{I_{AP+}}{I_{IN}} = \frac{I_{AP-}}{I_{IN}} = \frac{s^2C_1C_2B_1 - sC_2g_{m1}g_{m3}B_1R_T + g_{m1}g_{m2}B_1B_2}{D(s)} \quad (2.53)$$

จากสมการ (2.48) – (2.53) แสดงฟังก์ชันการทำงานเป็นวงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่แถบผ่าน วงจรการความถี่สูงผ่าน วงจรก้ำจัดแถบความถี่ และวงจรกรองผ่านทุกความถี่ตามลำดับ โดยวงจรก้ำจัดแถบความถี่และวงจรกรองผ่านทุกความถี่ทำได้ด้วยการรวมการทำงานของเอาต์พุต (LP+HP หรือ LP+HP+BP) ของวงจรเนื่องจากวงจรเป็นแบบอินพุตเดียวหลายเอาต์พุต

จุดเด่นของวงจรรูปที่ 2.16 จะเห็นได้ว่าวงจรที่นำเสนอสามารถทำงานได้ครบทั้ง 5 ฟังก์ชันสามารถปรับค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ได้เป็นอิสระจากกัน อย่างไรก็ตามวงจรนั้นประกอบไปด้วยวงจรสำเร็จรูป 3 วงจรต่อร่วมกัน และตัวเก็บประจุอีก 4 ตัว ทำให้วงจรมีขนาดใหญ่

2.6.5 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ 0.5 โวลต์ ที่ใช้วงจรขยายความนำถ่ายโอนแบบหลายอินพุต (0.5 V Fully Differential Universal Filter Based on Multiple Input OTAs)

งานวิจัยนี้ได้นำเสนอวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ [10] ที่ใช้วงจรขยายความนำถ่ายโอนหลายอินพุต ที่ใช้แรงดันต่ำ และพลังงานต่ำ จากรูปที่ 2.17 วงจรถูกนำเสนอโดยการใช้ MI-OTAs สี่ตัว ตัวเก็บประจุสองตัว และตัวต้านทานหนึ่งตัว และการออกแบบวงจรกรองความถี่หลายหน้าที่นี้ใช้โปรแกรม Cadence ใช้ชิโมสทรานซิสเตอร์ พารามิเตอร์ TSMC $0.18\mu\text{m}$ ในการนำเสนอ



รูปที่ 2.17 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่นำเสนอ

จากรูปที่ 2.17 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่โดยขาแรงดันอินพุตทั้งสามเป็นแบบอิมพีแดนซ์สูง คือ V_{iL} , V_{iB} และ V_{iH} และมีหนึ่งเอาต์พุตดังนี้

$$V_o = \frac{s^2 C_1 C_2 V_{iH} - s C_1 g_{m2} g_{m3} R V_{iB} + g_{m1} g_{m2} V_{iL}}{s^2 C_1 C_2 + s C_1 g_{m2} g_{m3} R + g_{m1} g_{m2}} \quad (2.54)$$

จากสมการ (2.54) สามารถกำหนดการทำงานทั้งห้าฟังก์ชันได้ด้วยแรงดันอินพุต ดังนี้

- ฟังก์ชันต่ำผ่านแบบไม่กลับเฟส โดยให้แรงดันอินพุตเป็น V_{iL} และ $V_{iH} = V_{iB} = 0$
- ฟังก์ชันแถบผ่านแบบกลับเฟส โดยให้แรงดันอินพุตเป็น V_{iB} และ $V_{iH} = V_{iL} = 0$
- ฟังก์ชันสูงผ่านแบบไม่กลับเฟส โดยให้แรงดันอินพุตเป็น V_{iH} และ $V_{iL} = V_{iB} = 0$
- ฟังก์ชันแถบหยุดผ่านแบบไม่กลับเฟส โดยให้แรงดันอินพุตเป็น $V_{iH} = V_{iL}$ และ $V_{iB} = 0$
- ฟังก์ชันผ่านทุกความถี่แบบไม่กลับเฟส โดยให้แรงดันอินพุตเป็น $V_{iH} = V_{iL} = V_{iB}$

จากการกำหนดค่าด้านบนเห็นได้ว่าวงจรที่นำเสนอสามารถเลือกฟังก์ชันการใช้งานได้ด้วยการกำหนดค่าแรงดันอินพุตเพียงอย่างเดียว โดยไม่จำเป็นต้องมีการปรับเปลี่ยนวงจร จากสมการ (2.54) สามารถหาค่าความถี่ธรรมชาติได้โดย

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (2.55)$$

และค่าควอลิตี้แฟกเตอร์มีค่าเป็น

$$Q = \frac{1}{g_{m3}R} \sqrt{\frac{C_1g_{m1}}{C_2g_{m2}}} \quad (2.56)$$

จากสมการที่ (2.55) และ (2.56) เมื่อกำหนดให้ $C_1 = C_2 = C$ และ $g_{m1} = g_{m2} = g_m$ ทำให้ค่าความถี่ธรรมชาติเป็น

$$\omega_0 = \frac{g_m}{C} \quad (2.57)$$

และค่าควอลิตี้แฟกเตอร์เป็น

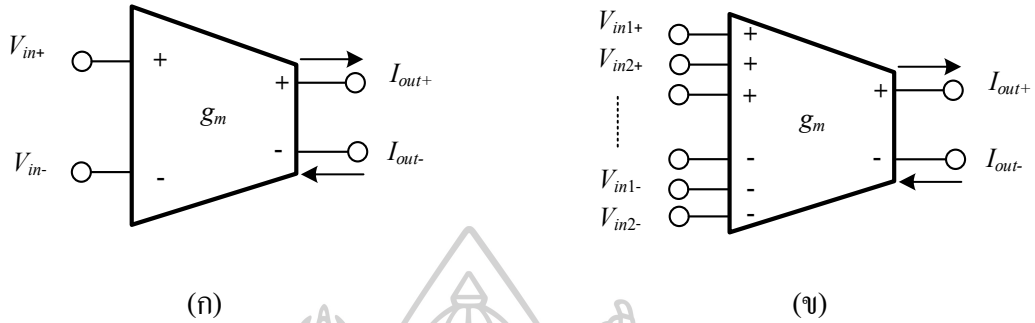
$$Q = \frac{1}{g_{m3}R} \quad (2.58)$$

จุดเด่นของวงจรรูปที่ 2.17 เห็นได้จากสมการ (2.57) และ (2.58) สามารถยืนยันได้ว่าค่าความถี่ธรรมชาติ (ω_0) และค่าควอลิตี้แฟกเตอร์ (Q) เป็นอิสระจากกัน การปรับค่าความถี่ธรรมชาติ และค่าควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งวงจรนี้เหมาะสำหรับวงจรรวมแอนะล็อกที่ใช้แรงดันต่ำ และพลังงานต่ำสำหรับการประมวลผลสัญญาณ

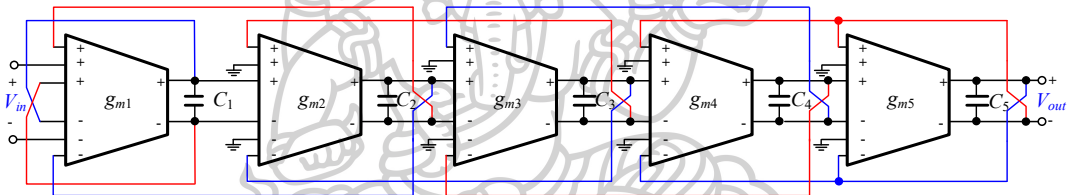
2.6.6 วงจรขยายความนำถ่ายโอนแบบผลต่างปลายคู่ที่แรงดัน 0.5 โวลต์ และการประยุกต์ใช้ในวงจรกรองความถี่ต่ำผ่านลำดับที่ 5 สำหรับการประมวลผลสัญญาณชีวภาพ (0.5 V Multiple-Input Fully Differential Operational Transconductance Amplifier and Its Application to a Fifth-Order Chebyshev Low-Pass Filter for Bio-Signal Processing)

งานวิจัยนี้นำเสนอการออกแบบและพัฒนาวงจรขยายความนำถ่ายโอน (Operational transconductance amplifier : OTA) ที่มีโครงสร้างหลายอินพุตแบบผลต่างปลายคู่ (Multiple-input fully differential) [18] ดังรูปที่ 2.18 โดยมีค่ากระแสเอาต์พุตเป็นไปตามสมการ (2.59) และค่าความนำเป็นไปตามสมการ (2.60) ทำงานที่ 0.5 โวลต์ ซึ่งเหมาะกับวงจรอิเล็กทรอนิกส์ที่ใช้พลังงานต่ำ โดยนำเสนอการประยุกต์ใช้ OTA กับวงจรกรองความถี่ต่ำผ่านอันดับที่ 5 โดยการใช้การจำลองผลด้วย

โปรแกรม Cadence ซึ่งมีคุณสมบัติในการกรองสัญญาณชีพ เช่น สัญญาณคลื่นไฟฟ้าหัวใจ (ECG) และสัญญาณสมอง (EEG) ได้อย่างมีประสิทธิภาพ ซึ่งวงจรประกอบไปด้วย FD MI-OTA 5 ตัว และตัวเก็บประจุ 5 ตัว ดังรูปที่ 2.19



รูปที่ 2.18 สัญลักษณ์ทางไฟฟ้า (ก) วงจรขยายความนำถ่ายไอออนผลต่างปลายคู่
(ข) วงจรขยายความนำถ่ายไอออนหลายอินพุตผลต่างปลายคู่



รูปที่ 2.19 วงจรกรองความถี่เชิเบเชฟอันดับห้าที่นำเสนอ

$$I_o = \sum_{i=1}^N g_m (V_{+i} - V_{-i}) \quad (2.59)$$

$$g_{mMI} = \beta_0 \eta \frac{I_{SET}}{2n_p U_T} \quad (2.60)$$

เมื่อ $\eta = g_{mb1,2}/g_{m1,2}$ คือ อัตราส่วนระหว่างทรานซิสเตอร์อินพุต M_1 และ M_2 , n_p คือ ค่าความลาดชันย่อยของทรานซิสเตอร์ช่อง p, และ U_T คือ ค่าศักย์ความร้อน ตามโครงสร้างภายในของ FD MI-OTA โดยจุดเด่นของวงจร คือ เป็นวงจรที่ใช้พลังงานต่ำ สามารถปรับค่าความถี่ธรรมชาติได้ด้วย I_{SET} จากคุณสมบัติของ FD MI-OTA ที่นำเสนอ อย่างไรก็ตามจากการนำเสนอจะเห็นว่าวงจรทำงานในฟังก์ชันกรองความถี่ต่ำผ่านอันดับ 5 เพียงอย่างเดียว และทำให้มีโครงสร้างขนาดใหญ่

ในการทบทวนวรรณกรรมทั้งหมดที่กล่าวมาสามารถสรุปภาพรวมได้ดังตารางที่ 2.1 อย่างไรก็ตามวิทยานิพนธ์นี้ต้องการวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์เพราะฉะนั้นจึงได้สังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่ขึ้นมาซึ่งถูกอธิบายในบทถัดไป

ตารางที่ 2.1 งานวิจัยที่เกี่ยวข้องของวงจรความถี่แบบผลต่างปลายคู่

อ้างอิง	อุปกรณ์ที่ใช้ ออกแบบ	จำนวน	จำนวน R+C	ผลการตอบสนอง ฟังก์ชัน	การปรับค่าได้ ด้วยตัวเก็บประจุ	การปรับค่าได้ทาง อิเล็กทรอนิกส์	การปรับ อัตราขยายได้ทาง อิเล็กทรอนิกส์	ใช้อุปกรณ์ที่มีเชิง พาณิชย์	ทดลองต่อในทาง ปฏิบัติผลการ ทดลอง
[8]	FD-CF	3	2+2	LPF, HPF, BPF, BRF, APF	ได้	ไม่ได้	ไม่ได้	ไม่ใช่	ไม่มี
[19]	CDCC	7	8+2	LPF, HPF, BPF, BRF, APF	ได้	ไม่ได้	ไม่ได้	ไม่ใช่	ไม่มี
[20]	FDDTA	2	4+2	LPF, HPF, BPF	ได้	ไม่ได้	ไม่ได้	ไม่ใช่	ไม่มี
[21]	MOTA+OTR+A CA	3+1+2	0+4	LPF, HPF, BPF, BRF, APF	ได้	ได้	ไม่ได้	OPA860, OPA861	มี
[10]	MI-OTA	4	1+2	LPF, HPF, BPF, BRF, APF	ได้	ได้	ไม่ได้	ไม่ใช่	ไม่มี
[18]	FD MI-OTA	5	0+5	LPF	-	ได้	-	ไม่ใช่	ไม่มี

บทที่ 3

วิธีดำเนินงานวิจัย

จากทฤษฎีและงานวิจัยที่เกี่ยวข้องไปแล้ว ในบทนี้จะกล่าวถึงวงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่โดยใช้ไอซีเบอร์ LM13700 การสังเคราะห์และออกแบบ การวิเคราะห์ผลในทางอุดมคติ การวิเคราะห์ผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของอุปกรณ์วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ ผู้วิจัยได้ดำเนินการวิจัยตามขั้นตอนดังต่อไปนี้

3.1 ไอซีเบอร์ LM13700

3.2 วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA) โดยใช้ไอซีเบอร์ LM13700

3.3 การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์

3.4 การวิเคราะห์วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ในทางอุดมคติ

3.5 การวิเคราะห์ผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตของอุปกรณ์ วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์

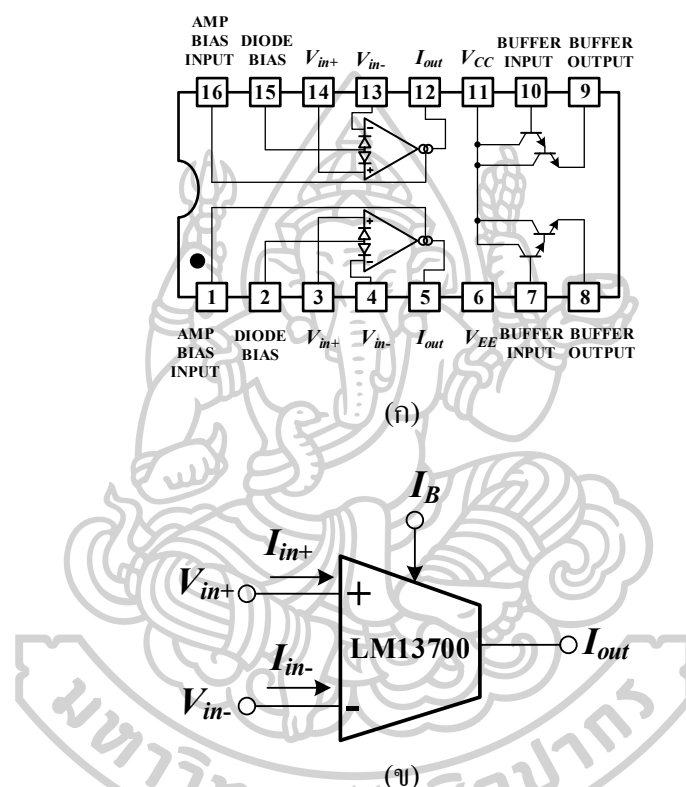
3.6 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของอุปกรณ์วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์

3.7 วงจรเพิ่มเติมสำหรับวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์

3.1 ไอซีเบอร์ LM13700

ไอซี LM13700 Dual operational transconductance amplifiers with linearizing diodes and buffers [22] เป็นอุปกรณ์ไอซีเชิงพาณิชย์ที่ผลิตโดยบริษัท Texas instruments จำกัด ประกอบด้วยวงจรขยายความนำถ่ายโอนที่ควบคุมด้วยกระแสสองชุด แต่ละชุดมีอินพุตแบบดิฟเฟอเรนเชียลและเอาต์พุตแบบพุช-พูล นอกจากนี้ยังประกอบไปด้วยวงจรตามแรงดัน (Buffer) สองชุด ซึ่งใช้แหล่งจ่ายร่วมกันแต่ทำงานเป็นอิสระจากกัน ตัวอุปกรณ์มีทั้งหมด 16 ขา ภาคอินพุตของวงจรขยาย

ความนำถ่ายโอนอยู่ที่ขา 3, 4, 13 และ 14 ส่วนภาคเอาต์พุตอยู่ที่ขา 5 และ 12 โดยรับกระแสไบอัสภายนอกได้ที่ขา 1 และ 16 สามารถปรับไบอัสไดโอดได้ที่ขา 2 และ 15 ภาคอินพุตของวงจรตามแรงดันอยู่ที่ขา 7 และ 10 ส่วนภาคเอาต์พุตอยู่ที่ขา 8 และ 9 อุปกรณ์รับแรงดันไฟเลี้ยงที่ขา 6 และ 11 มีช่วงแหล่งจ่ายที่ใช้คือ $\pm 4.75V$ ถึง $\pm 16V$ การเชื่อมต่อภายในและสัญลักษณ์ทางไฟฟ้าภายในไอซีต่อ 1 ชุด ของไอซี LM13700 แสดงดังรูปที่ 3.1 โดยความสัมพันธ์ระหว่างแรงดันและกระแสแสดงในสมการ (3.1)



รูปที่ 3.1 ไอซี LM13700 (ก) การเชื่อมต่อภายใน และ (ข) สัญลักษณ์

$$\begin{bmatrix} I_{in+} \\ I_{in-} \\ I_{out} \\ V_{BI} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_{in+} \\ V_{in-} \\ V_{out} \\ V_{BO} \end{bmatrix} \quad (3.1)$$

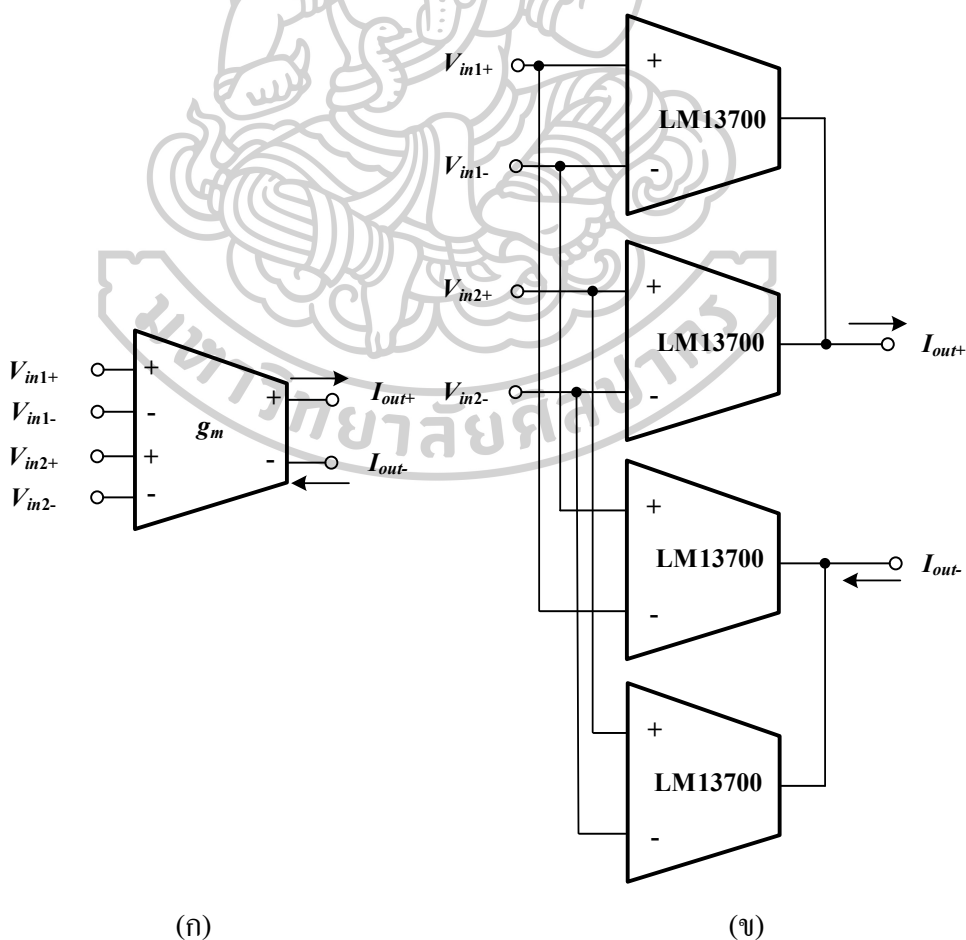
- เมื่อ I_{in+}, I_{in-} คือ ค่ากระแสด้านอินพุตบวก และลบ ตามลำดับ
 V_{in+}, V_{in-} คือ ค่าแรงดันด้านอินพุตบวก และลบ ตามลำดับ
 I_{out} คือ ค่ากระแสด้านเอาต์พุต
 V_{out} คือ ค่าแรงดันด้านเอาต์พุต
 V_{BI}, V_{BO} คือ ค่าแรงดันไบโอฟีดแบ็คด้านอินพุตและเอาต์พุต ตามลำดับ

$$g_m = \frac{I_B}{2V_T} \approx 20I_B \quad (3.2)$$

จากสมการ (3.2) ค่าความนำถ่ายโอน (Transconductance gain : g_m) สามารถปรับค่าได้ด้วยกระแสไบอัส (Bias current : I_B) และค่าศักดาความร้อน (Thermal voltage : V_T) มีค่าประมาณ 26mV ที่อุณหภูมิ 27°C

3.2 วงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA) โดยใช้ไอซีเบอร์ LM13700

จากคุณสมบัติของวงจรขยายความนำหลายอินพุตผลต่างปลายคู่ (FD MI-OTA) ในบทที่ 2 และ LM13700 ในหัวข้อ 3.1 ได้นำมาสังเคราะห์และออกแบบเพื่อสร้างเป็นวงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (Fully Differential Multiple-Input Operational Transconductance Amplifier : FD MI-OTA) โดยใช้ไอซีเบอร์ LM13700 มีสัญลักษณ์และการเชื่อมต่อภายในแสดงดังรูปที่ 3.2



รูปที่ 3.2 วงจร FD MI-OTA (ก) สัญลักษณ์ และ (ข) การเชื่อมต่อภายใน

จากความสัมพันธ์ของแรงดันและกระแสของ LM13700 แสดงในสมการ (3.1) และจากรูปที่ 3.2 (ข) สามารถสังเคราะห์สมการคุณสมบัติได้ดังนี้

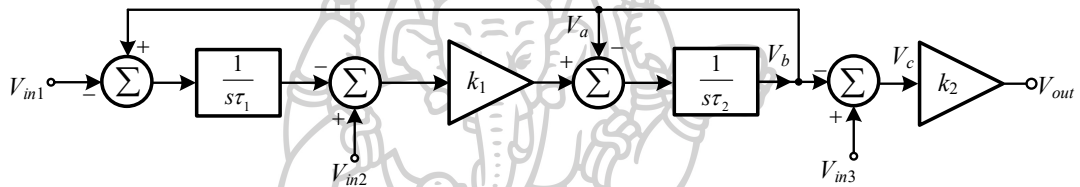
$$I_{out+} - I_{out-} = \sum_{i=1}^n g_m (V_{ini+} - V_{ini-}) \quad (3.3)$$

เมื่อ I_{out+}, I_{out-} คือ ค่ากระแสด้านเอาต์พุตบวก และลบ ตามลำดับ

V_{ini+}, V_{ini-} คือ ค่าแรงดันด้านอินพุตบวก และลบ ตามลำดับ โดย i เป็นค่าลำดับตั้งแต่ 1 ถึง n

g_m คือ ค่าความนำถ่ายโอน มีค่าประมาณ 26mV ที่อุณหภูมิ 27°C

3.3 การสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์



รูปที่ 3.3 บล็อกไดอะแกรมสำหรับการสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่นำเสนอ

จากบล็อกไดอะแกรมในรูปที่ 3.3 สามารถหาสมการแรงดันเอาต์พุต (V_{out}) ได้ดังนี้

$$V_{out} = k_2 V_c \quad (3.4)$$

เมื่อพิจารณาที่ V_c จะได้

$$V_c = V_{in3} - V_b \quad (3.5)$$

เมื่อ V_b คือ แรงดันเอาต์พุตของวงจรอินทิเกรเตอร์ชุดที่สองซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$V_b = \frac{1}{s\tau_2} (V_a - V_b) \quad (3.6)$$

จากสมการที่ (3.6) จะได้

$$V_b = \frac{V_a}{(s\tau_2 + 1)} \quad (3.7)$$

เมื่อ V_a คือ แรงดันเอาต์พุตของวงจรรวมสัญญาณซึ่งสามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$V_a = k_1 \left(V_{in2} - \frac{V_b - V_{in1}}{s\tau_1} \right) \quad (3.8)$$

แทนสมการที่ (3.8) ลงใน (3.7) จะได้

$$V_b = \frac{k_1}{s\tau_2 + 1} \left(V_{in2} - \frac{V_b - V_{in1}}{s\tau_1} \right) \quad (3.9)$$

จากสมการที่ (3.9) จะได้

$$V_b = \frac{s\tau_1 k_1 V_{in2} + k_1 V_{in1}}{s^2 \tau_1 \tau_2 + s\tau_1 + k_1} \quad (3.10)$$

แทนสมการ (3.10) ลงในสมการที่ (3.5) จะได้

$$V_c = \frac{-k_1 V_{in1} - s\tau_1 k_1 V_{in2} + (s^2 \tau_1 \tau_2 + s\tau_1 + k_1) V_{in3}}{s^2 \tau_1 \tau_2 + s\tau_1 + k_1} \quad (3.11)$$

จัดสมการที่ (3.11) ให้อยู่ในรูปแบบสมการมาตรฐานได้ดังนี้

$$V_c = \frac{-\left(\frac{k_1}{\tau_1 \tau_2}\right) V_{in1} - \left(\frac{sk_1}{\tau_2}\right) V_{in2} + \left(s^2 + \frac{s}{\tau_2} + \frac{k_1}{\tau_1 \tau_2}\right) V_{in3}}{s^2 + \frac{s}{\tau_2} + \frac{k_1}{\tau_1 \tau_2}} \quad (3.12)$$

แทนสมการ (3.12) ลงในสมการที่ (3.4) จะได้สมการแรงดันเอาต์พุตของวงจรเป็น

$$V_{out} = k_2 \left[\frac{-\left(\frac{k_1}{\tau_1 \tau_2}\right) V_{in1} - \left(\frac{sk_1}{\tau_2}\right) V_{in2} + \left(s^2 + \frac{s}{\tau_2} + \frac{k_1}{\tau_1 \tau_2}\right) V_{in3}}{s^2 + \frac{s}{\tau_2} + \frac{k_1}{\tau_1 \tau_2}} \right] \quad (3.13)$$

จากสมการที่ (3.13) พบว่า ความถี่ธรรมชาติ (Natural Frequency) สามารถแสดงได้ดังนี้

$$\omega_0 = \sqrt{\frac{k_1}{\tau_1 \tau_2}} \quad (3.14)$$

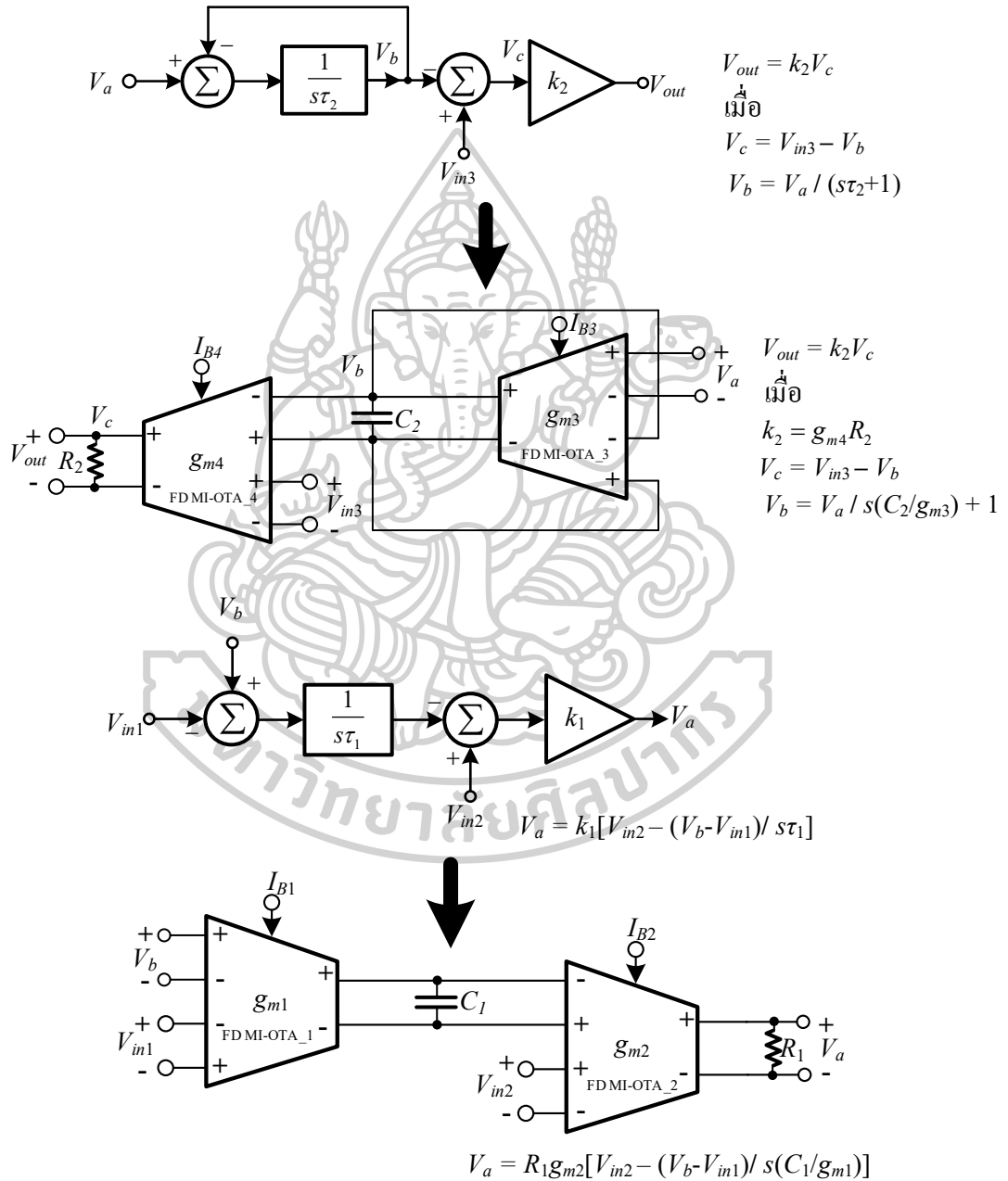
หรือ

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{k_1}{\tau_1 \tau_2}} \quad (3.15)$$

ส่วนค่าควอลิตี้แฟกเตอร์เท่ากับ

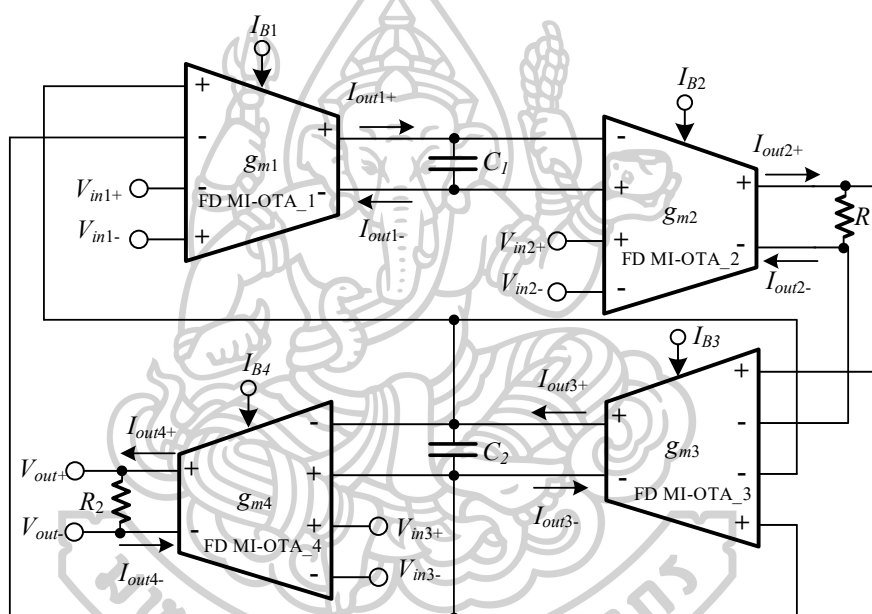
$$Q = \sqrt{\frac{k_1 \tau_2}{\tau_1}} \quad (3.16)$$

จากสมการที่ (3.14) และ (3.16) พบว่าความถี่ธรรมชาติและควอลิตี้แฟกเตอร์สามารถปรับได้ปรับได้ที่พารามิเตอร์ τ_1 กับ τ_2



รูปที่ 3.4 การสังเคราะห์และออกแบบวงจรตามหลักการในรูปที่ 3.3 โดยใช้ FD MI-OTA

จากบล็อกไดอะแกรมในรูปที่ 3.3 สามารถสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ ไอซีเชิงพาณิชย์ ได้ดังนี้ วงจรอินทิเกรเตอร์ชุดที่ 1 ร่วมกับวงจรบวก-ลบสัญญาณ และวงจรขยายสัญญาณสามารถสังเคราะห์ได้โดยใช้ FD MI-OTA จำนวนสองวงจร ตัวเก็บประจุหนึ่งตัว และตัวต้านทานหนึ่งตัวดังรูปที่ 3.4 ด้านบน ส่วนการสังเคราะห์และออกแบบวงจรอินทิเกรเตอร์ชุดที่ 2 ร่วมกับวงจรบวก-ลบสัญญาณ และวงจรขยายสัญญาณ โดยใช้ FD MI-OTA จำนวนสองวงจร ตัวเก็บประจุหนึ่งตัว และตัวต้านทานหนึ่งตัวดังรูปที่ 3.4 ด้านล่าง เมื่อนำวงจรทั้งสองมาต่อร่วมกันดังหลักการในรูปที่ 3.3 จะได้วงจรกรองความถี่สามอินพุต-หนึ่งเอาต์พุตรูปที่ 3.5



รูปที่ 3.5 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่นำเสนอ

วงจรที่นำเสนอได้เลือกใช้อุปกรณ์ FD MI-OTA 4 ตัว ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุ 2 ตัว เป็นอุปกรณ์หลักในการสังเคราะห์และออกแบบวงจร ซึ่งอุปกรณ์ FD MI-OTA ใช้ อุปกรณ์แอคทีฟไอซีเบอร์ LM13700 ที่เป็นอุปกรณ์ไอซีเชิงพาณิชย์สำหรับการออกแบบโดยมีรายละเอียดตามที่ได้อธิบายไว้ในหัวข้อที่ 3.1 และ 3.2 วงจรกรองความถี่ที่สังเคราะห์และออกแบบแสดงดังรูปที่ 3.5 สามารถทำงานได้ทั้งหมด 5 ฟังก์ชัน คือ วงจรกรองความถี่ต่ำผ่าน (LPF), วงจรกรองความถี่สูงผ่าน (HPF), วงจรกรองความถี่แถบผ่าน (BPF), วงจรกำจัดแถบความถี่ (BRF), และ วงจรกรองผ่านทุกความถี่ (APF) โดยสามารถเลือกฟังก์ชันการทำงานได้โดยการเลือกจ่ายแรงดันอินพุต และสามารถปรับความถี่ธรรมชาติได้ด้วยปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ และตัวเก็บประจุได้

3.4 การวิเคราะห์วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ในทางอุดมคติ

จากรูปที่ 3.5 วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต โดยใช้ไอซีเบอร์ LM13700 จากคุณสมบัติของ LM13700 ในหัวข้อที่ 3.1 ประกอบไปด้วย FD MI-OTA 4 ตัว ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุ 2 ตัว โดยค่า g_{m1} , g_{m2} , g_{m3} และ g_{m4} เป็นค่าความนำถ่ายโอนของ FD MI-OTA_1, FD MI-OTA_2, FD MI-OTA_3 และ FD MI-OTA_4 ตามลำดับ สามารถสังเคราะห์วงจรได้ดังนี้

จากสมการคุณลักษณะของ FD MI-OTA ในสมการ (3.3) พิจารณา FD MI-OTA_1 กระแสเอาต์พุตที่ขา I_{out1} จะได้

$$\begin{aligned} I_{out1+} - I_{out1-} &= g_{m1} [(V_{C2+} + V_{in1-}) - (V_{C2-} + V_{in1+})] \\ I_{out1+} - I_{out1-} &= g_{m1} [(V_{C2+} - V_{C2-}) - (V_{in1+} - V_{in1-})] \end{aligned} \quad (3.17)$$

เมื่อ พิจารณาแรงดันที่ตัวเก็บประจุ C_1 จะมีค่า V_{C1} เป็น

$$\begin{aligned} V_{C1+} &= \frac{I_{out1+}}{sC_1}, \quad V_{C1-} = \frac{I_{out1-}}{sC_1} \\ V_{C1+} - V_{C1-} &= \frac{I_{out1+} - I_{out1-}}{sC_1} \end{aligned} \quad (3.18)$$

พิจารณา FD MI-OTA_2 กระแสเอาต์พุตที่ขา I_{out2} จะได้

$$\begin{aligned} I_{out2+} - I_{out2-} &= g_{m2} [(V_{C1+} + V_{in2-}) - (V_{C1-} + V_{in2+})] \\ I_{out2+} - I_{out2-} &= g_{m2} [(V_{C1+} - V_{C1-}) - (V_{in2+} - V_{in2-})] \end{aligned} \quad (3.19)$$

เมื่อ พิจารณาแรงดันที่ตัวต้านทาน R_1 จะมีค่า V_{R1} เป็น

$$\begin{aligned} V_{R1+} &= I_{out2+} R_1, \quad V_{R1-} = I_{out2-} R_1 \\ V_{R1+} - V_{R1-} &= (I_{out2+} - I_{out2-}) R_1 \end{aligned} \quad (3.20)$$

พิจารณา FD MI-OTA_3 กระแสเอาต์พุตที่ขา I_{out3} จะได้

$$\begin{aligned} I_{out3+} - I_{out3-} &= g_{m3} [(V_{R1+} + V_{C2-}) - (V_{R1-} + V_{C2+})] \\ I_{out3+} - I_{out3-} &= g_{m3} [(V_{R1+} - V_{R1-}) - (V_{C2+} - V_{C2-})] \end{aligned} \quad (3.21)$$

เมื่อ พิจารณาแรงดันที่ตัวเก็บประจุ C_2 จะมีค่า V_{C2} เป็น

$$V_{C2+} = \frac{I_{out3+}}{sC_2}, V_{C2-} = \frac{I_{out3-}}{sC_2}$$

$$V_{C2+} - V_{C2-} = \frac{I_{out3+} - I_{out3-}}{sC_2} \quad (3.22)$$

พิจารณา FD MI-OTA_4 กระแสเอาต์พุตที่ขา I_{out4} จะได้

$$I_{out4+} - I_{out4-} = g_{m4} [(V_{C2-} + V_{in3+}) - (V_{C2+} + V_{in3-})]$$

$$I_{out4+} - I_{out4-} = g_{m4} [(V_{in3+} - V_{in3-}) - (V_{C2+} - V_{C2-})] \quad (3.23)$$

เมื่อ พิจารณาแรงดันที่ตัวต้านทาน R_2 จะมีค่า V_{R2} หรือ V_{out} เป็น

$$V_{R2+} = V_{out+} = I_{out4+} R_2, V_{R2-} = V_{out-} = I_{out4-} R_2$$

$$V_{out+} - V_{out-} = V_{R2+} - V_{R2-} = (I_{out4+} - I_{out4-}) R_2 \quad (3.24)$$

พิจารณาค่าแรงดันเอาต์พุต โดยแทนค่าสมการที่ (3.23) ในสมการ (3.24) จะได้

$$V_{out+} - V_{out-} = g_{m4} R_2 [(V_{in3+} - V_{in3-}) - (V_{C2+} - V_{C2-})] \quad (3.25)$$

แทนค่าแรงดันตกคร่อม V_{C2} จากสมการ (3.22) ในสมการ (3.25) จะได้

$$V_{out+} - V_{out-} = g_{m4} R_2 \left[(V_{in3+} - V_{in3-}) - \frac{I_{out3+} - I_{out3-}}{sC_2} \right] \quad (3.26)$$

จากนั้นแทนค่า V_{R1} และ V_{C2} จากสมการ (3.20) และ (3.22) ตามลำดับ ลงในสมการ (3.8) ค่า I_{out3} จะมีค่าเป็น

$$I_{out3+} - I_{out3-} = g_{m3} \left[(I_{out2+} - I_{out2-}) R_1 - \frac{I_{out3+} - I_{out3-}}{sC_2} \right]$$

$$I_{out3+} - I_{out3-} = \frac{(I_{out2+} - I_{out2-}) g_{m3} R_1}{1 + \frac{g_{m3}}{sC_2}} \quad (3.27)$$

แทนค่า I_{out3} จากสมการ (3.27) ลงในสมการ (3.26) จะได้

$$V_{out+} - V_{out-} = g_{m4} R_2 \left[(V_{in3+} - V_{in3-}) - \frac{\frac{(I_{out2+} - I_{out2-}) g_{m3} R_1}{1 + \frac{g_{m3}}{sC_2}}}{sC_2} \right]$$

$$V_{out+} - V_{out-} = \left[(V_{in3+} - V_{in3-}) g_{m4} R_2 - \frac{(I_{out2+} - I_{out2-}) g_{m3} g_{m4} R_1 R_2}{sC_2 + g_{m3}} \right] \quad (3.28)$$

จากนั้นแทนค่า V_{C1} จากสมการ (3.18) ลงในสมการ (3.19) ค่า I_{out2} จะมีค่าเป็น

$$I_{out2+} - I_{out2-} = g_{m2} \left[(V_{in2+} - V_{in2-}) - \frac{I_{out1+} - I_{out1-}}{sC_1} \right] \quad (3.29)$$

เมื่อพิจารณาค่า V_{C2} จากสมการ (3.22) โดยแทนค่า I_{out3} จากสมการ (3.27) จะมีค่าเป็น

$$\begin{aligned} V_{C2+} - V_{C2-} &= \frac{\frac{(I_{out2+} - I_{out2-}) g_{m3} R_1}{1 + \frac{g_{m3}}{sC_2}}}{sC_2} \\ V_{C2+} - V_{C2-} &= \frac{(I_{out2+} - I_{out2-}) g_{m3} R_1}{sC_2 + g_{m3}} \end{aligned} \quad (3.30)$$

จากนั้นแทนค่า V_{C2} จากสมการ (3.30) ลงในสมการ (3.17) ค่า I_{out1} จะมีค่าเป็น

$$I_{out1+} - I_{out1-} = g_{m1} \left[\frac{(I_{out2+} - I_{out2-}) g_{m3} R_1}{sC_2 + g_{m3}} - (V_{in1-} - V_{in1+}) \right] \quad (3.31)$$

เมื่อแทนค่า I_{out1} จากสมการ (3.31) ลงในสมการ (3.29) ค่า I_{out2} จะได้

$$\begin{aligned} I_{out2+} - I_{out2-} &= g_{m2} \left[(V_{in2+} - V_{in2-}) - \frac{g_{m1} \left[\frac{(I_{out2+} - I_{out2-}) g_{m3} R_1}{sC_2 + g_{m3}} - (V_{in1-} - V_{in1+}) \right]}{sC_1} \right] \\ I_{out2+} - I_{out2-} &= \frac{(V_{in2+} - V_{in2-}) g_{m2} + (V_{in1-} - V_{in1+}) \frac{g_{m1} g_{m2}}{sC_1}}{1 + \frac{g_{m1} g_{m2} g_{m3} R_1}{s^2 C_2 C_1 + g_{m3} s C_1}} \end{aligned} \quad (3.32)$$

แล้วแทนค่า I_{out2} จากสมการ (3.32) ลงในสมการ (3.28) จะได้แรงดันเอาต์พุตเป็น

$$\begin{aligned}
 V_{out+} - V_{out-} &= \left[\frac{(V_{in2+} - V_{in2-})g_{m2} + (V_{in1-} - V_{in1+})\frac{g_{m1}g_{m2}}{sC_1}}{1 + \frac{g_{m1}g_{m2}g_{m3}R_1}{s^2C_2C_1 + g_{m3}sC_1}} \frac{g_{m3}g_{m4}R_1R_2}{sC_2 + g_{m3}} \right. \\
 &\quad \left. + (V_{in3+} - V_{in3-})g_{m4}R_2 \right] \\
 V_{out+} - V_{out-} &= g_{m4}R_2 \left[\frac{-(V_{in1-} - V_{in1+})\frac{g_{m1}g_{m2}g_{m3}R_1}{C_1C_2} - (V_{in2+} - V_{in2-})\frac{g_{m2}g_{m3}R_1}{C_2}s}{s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m2}g_{m3}R_1}{C_1C_2}} \right. \\
 &\quad \left. + (V_{in3+} - V_{in3-}) \left(s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m2}g_{m3}R_1}{C_1C_2} \right) \right] \quad (3.33)
 \end{aligned}$$

กำหนดให้ $V_{out+} - V_{out-} = V_{out}$, $V_{in1+} - V_{in1-} = V_{in1}$, $V_{in2+} - V_{in2-} = V_{in2}$, $V_{in3+} - V_{in3-} = V_{in3}$, $k_1 = g_{m2}R_1$ และ $k_2 = g_{m4}R_2$ สามารถเขียนสมการได้ใหม่เป็น

$$V_{out} = k_2 \left[\frac{-\frac{g_{m1}g_{m3}k_1}{C_1C_2}V_{in1} - \frac{g_{m3}k_1}{C_2}sV_{in2} + \left(s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}k_1}{C_1C_2} \right) V_{in3}}{s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}k_1}{C_1C_2}} \right] \quad (3.34)$$

จากสมการจะเห็นได้ว่าสามารถปรับอัตราขยายได้ด้วย $k_2 = g_{m4}R_2$

เมื่อวิเคราะห์สมการ (3.34) สามารถหาค่าความถี่ธรรมชาติ (ω_0) และค่าควอลิตี้แฟกเตอร์ (Q) ได้ดังนี้

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m3}k_1}{C_1C_2}} \quad (3.35)$$

$$Q = \sqrt{\frac{g_{m1}C_2k_1}{g_{m3}C_1}} \quad (3.36)$$

เมื่อ $f_0 = \omega_0 / 2\pi$ ซึ่งเป็นค่าความถี่ธรรมชาติมีหน่วยเป็นเฮิรตซ์ (Hz)

จากสมการ (3.35) และ (3.36) กำหนดให้ค่า $C_1 = C_2 = C$ ค่าความถี่ธรรมชาติ (ω_0) สามารถเขียนได้ใหม่เป็น

$$\omega_0 = \frac{1}{C} \sqrt{g_{m1} g_{m3} k_1} = \frac{1}{2V_T C} \sqrt{I_{B1} I_{B3} k_1} \quad (3.37)$$

และค่าควอลิตี้แฟกเตอร์ (Q) สามารถเขียนได้เป็น

$$Q = \sqrt{\frac{g_{m1} k_1}{g_{m3}}} = \sqrt{\frac{I_{B1} k_1}{I_{B3}}} \quad (3.38)$$

จากสมการ (3.37) และ (3.38) ข้างต้น สามารถสรุปได้ว่าค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ของวงจรความถี่ที่นำเสนอสามารถปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัส และเป็นอิสระจากกันโดยมีเงื่อนไขซึ่งสามารถปรับค่าได้ด้วยตัวเก็บประจุ

เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = 0$ ในสมการ (3.34) จะได้ฟังก์ชันกรองความถี่ต่ำผ่าน (LPF) แบบกลับเฟส มีฟังก์ชันการถ่ายโอนดังนี้

$$\frac{V_{out}}{V_{in}} = k_2 \left(\frac{-\frac{g_{m1} g_{m3} k_1}{C_1 C_2}}{s^2 + \frac{g_{m3}}{C_2} s + \frac{g_{m1} g_{m3}}{C_1 C_2}} \right) \quad (3.39)$$

เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ ในสมการ (3.34) จะได้ฟังก์ชันกรองความถี่แถบผ่าน (BPF) แบบกลับเฟส มีฟังก์ชันการถ่ายโอนดังนี้

$$\frac{V_{out}}{V_{in}} = k_2 \left(\frac{-\frac{g_{m3} k_1 s}{C_2}}{s^2 + \frac{g_{m3}}{C_2} s + \frac{g_{m1} g_{m3}}{C_1 C_2}} \right) \quad (3.40)$$

เนื่องจากความสัมพันธ์ระหว่างแรงดันอินพุตและเอาต์พุตของวงจรที่ออกแบบเห็นได้ว่าจำเป็นต้องมีการกำหนดเงื่อนไขของวงจรโดยค่า $g_{m2} = 1/R_1$ หรือค่า k_1 เพื่อให้วงจรสามารถทำงานฟังก์ชันอื่น ๆ ได้ ดังนั้นจากสมการ (3.34) แรงดันเอาต์พุตเขียนได้ใหม่เป็น

$$V_{out} = k_2 \left[\frac{-\frac{g_{m1} g_{m3} k_1}{C_1 C_2} V_{in1} - \frac{g_{m3} k_1 s}{C_2} V_{in2} + \left(s^2 + \frac{g_{m3}}{C_2} s + \frac{g_{m1} g_{m3} k_1}{C_1 C_2} \right) V_{in3}}{s^2 + \frac{g_{m3}}{C_2} s + \frac{g_{m1} g_{m3} k_1}{C_1 C_2}} \right] \quad (3.41)$$

เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in1} = V_{in2} = V_{in3} = V_{in}$ ในสมการ (3.41) จะได้ฟังก์ชันกรองความถี่สูงผ่าน (HPF) แบบไม่กลับเฟส มีฟังก์ชันการถ่ายโอนดังนี้

$$\frac{V_{out}}{V_{in}} = k_2 \left(\frac{s^2}{s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}}{C_1C_2}} \right) \quad (3.42)$$

เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = 0$ ในสมการ (3.41) จะได้ฟังก์ชันกรองกําจัดแถบความถี่ (BRF) แบบไม่กลับเฟส มีฟังก์ชันการถ่ายโอนดังนี้

$$\frac{V_{out}}{V_{in}} = k_2 \left[\frac{s^2 + \frac{g_{m1}g_{m3}}{C_1C_2}}{s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}}{C_1C_2}} \right] \quad (3.43)$$

เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in2} = 2V_{in}$, $V_{in3} = V_{in}$ และ $V_{in1} = 0$ ในสมการ (3.41) จะได้ฟังก์ชันกรองผ่านทุกความถี่ (APF) แบบไม่กลับเฟส มีฟังก์ชันการถ่ายโอนดังนี้

$$\frac{V_{out}}{V_{in}} = k_2 \left(\frac{s^2 - \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}}{C_1C_2}}{s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}}{C_1C_2}} \right) \quad (3.44)$$

ดังนั้นการกำหนดค่าอินพุต V_{in1} , V_{in2} , และ V_{in3} ของวงจรกรองความถี่สามารถเปลี่ยนฟังก์ชันการทำงานได้ครบห้าฟังก์ชัน LPF, HPF, BPF, BRF, และ APF สรุปได้ดังตารางที่ 3.1

ตารางที่ 3.1 แรงดันอินพุต V_{in1} , V_{in2} , และ V_{in3} ของแต่ละฟังก์ชัน

ฟังก์ชันการทำงาน	V_{in1}	V_{in2}	V_{in3}
LPF	V_{in}	0	0
HPF	V_{in}	V_{in}	V_{in}
BPF	0	V_{in}	0
BRF	0	V_{in}	V_{in}
APF	0	$2V_{in}$	V_{in}

3.5 การวิเคราะห์ผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันจากอินพุตไปยัง เอาต์พุตของอุปกรณ์ วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์

เมื่อพิจารณาวงจร FD MI-OTA ในกรณีไม่เป็นอุดมคติ ซึ่งความสัมพันธ์ระหว่างแรงดันและกระแสจากสมการ (3.3) สามารถเขียนใหม่ได้ดังนี้

$$I_{out+} - I_{out-} = \sum_{i=1}^n \beta_i g_{mi} (V_{ini+} - V_{ini-}) \quad (3.45)$$

เมื่อ β_i คือค่าความผิดพลาดในการส่งผ่านแรงดัน โดย i เป็นค่าลำดับของตัวอุปกรณ์ ดังนั้นจากสมการ (3.34) ค่า V_{out} สามารถเขียนใหม่เป็น

$$V_{out} = \beta_4 k_2 \left[\frac{\frac{\beta_1 \beta_2 \beta_3 g_{m1} g_{m3} k_1}{C_1 C_2} V_{in1} - \frac{\beta_2 \beta_3 g_{m3} k_1}{C_2} s V_{in2} + \left(\frac{s^2 + \frac{\beta_3 g_{m3} s}{C_2}}{+ \frac{\beta_1 \beta_2 \beta_3 g_{m1} g_{m3} k_1}{C_1 C_2}} \right) V_{in3}}{s^2 + \frac{\beta_3 g_{m3} s}{C_2} s + \frac{\beta_1 \beta_2 \beta_3 g_{m1} g_{m3} k_1}{C_1 C_2}} \right] \quad (3.46)$$

จากสมการ (3.46) สามารถหาค่าความถี่ธรรมชาติ (ω_0) และค่าควอลิตี้แฟกเตอร์ (Q) ได้ดังนี้

$$\omega_0 = \sqrt{\frac{\beta_1 \beta_2 \beta_3 g_{m1} g_{m3} k_1}{C_1 C_2}} \quad (3.47)$$

$$Q = \sqrt{\frac{\beta_1 \beta_2 g_{m1} k_1 C_2}{\beta_3 g_{m3} C_1}} \quad (3.48)$$

เมื่อกำหนดให้ค่า $C_1 = C_2 = C$ ในสมการ (3.47) และ (3.48) ค่าความถี่ธรรมชาติ (ω_0) สามารถเขียนได้ใหม่เป็น

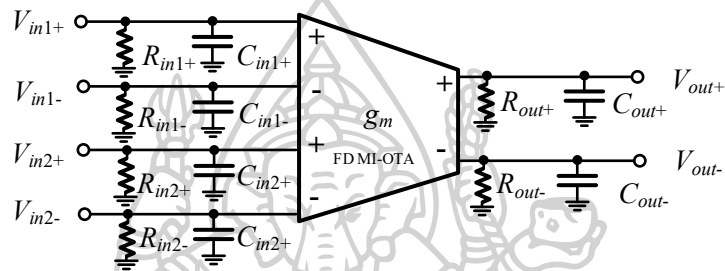
$$\omega_0 = \frac{1}{C} \sqrt{\beta_1 \beta_2 \beta_3 g_{m1} g_{m3} k_1} = \frac{1}{2V_T C} \sqrt{\beta_1 \beta_2 \beta_3 I_{B1} I_{B3} k_1} \quad (3.49)$$

และค่าควอลิตี้แฟกเตอร์ (Q) สามารถเขียนได้ใหม่เป็น

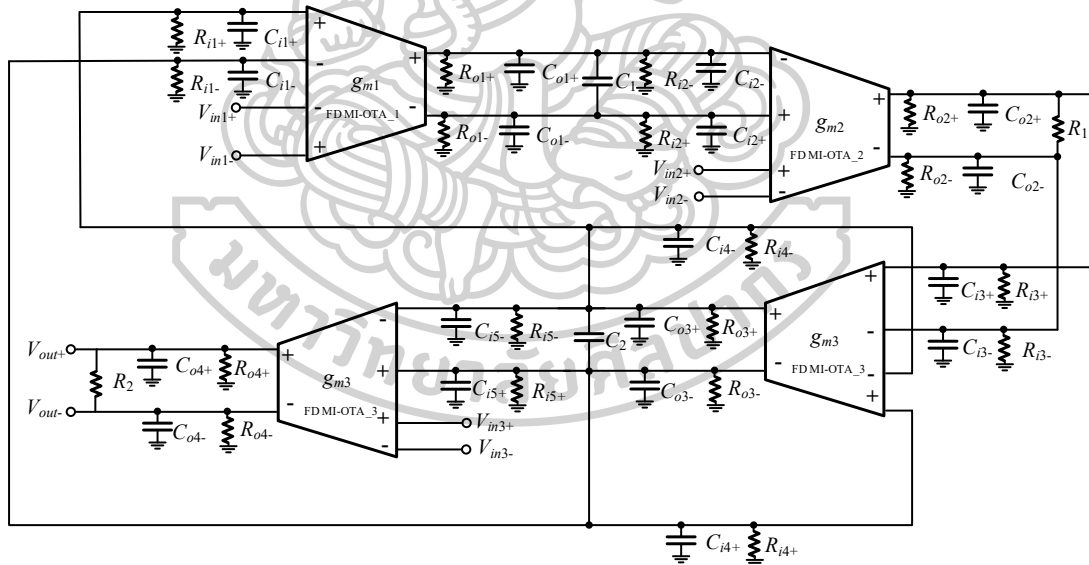
$$Q = \sqrt{\frac{\beta_1 \beta_2 g_{m1} k_1}{\beta_3 g_{m3}}} = \sqrt{\frac{\beta_1 \beta_2 I_{B1} k_1}{\beta_3 I_{B3}}} \quad (3.50)$$

3.6 การวิเคราะห์ผลกระทบจากความต้านทานและความจุแฝงของอุปกรณ์วงจรความถี่หลายหน้าที่แบบผลต่างปลายคู่ตามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์

นอกจากความผิดพลาดในการส่งผ่านแรงดันและกระแสจากอินพุตไปยังเอาต์พุตแล้วจะพบว่าค่าความต้านทานและค่าความจุแฝงในตัวอุปกรณ์ FD MI-OTA จะส่งผลกระทบต่อสมรรถนะของวงจรความถี่ที่ได้ออกแบบไว้ เมื่อคำนึงถึงค่าอุปกรณ์แฝงเหล่านั้นสามารถเขียนวงจรเทียบเคียงของ FD MI-OTA ดังรูปที่ 3.6



รูปที่ 3.6 วงจรเทียบเคียงของ FD MI-OTA เมื่อคำนึงถึงตัวเก็บประจุและตัวต้านทานแฝง



รูปที่ 3.7 ความต้านทานแฝงและความจุแฝงของวงจรที่นำเสนอโดยใช้ FD MI-OTA

จากรูปที่ 3.7 พิจารณาที่โหนด C_1 ให้ Y_{o1+} และ Y_{o1-} คือ ค่าความนำที่โหนด C_1 จะได้

$$Y_{o1+} = s(C_{o1+} + C_{i2-}) + \frac{1}{R_{o1+}} + \frac{1}{R_{i2-}} \quad (3.51)$$

$$Y_{o1-} = s(C_{o1-} + C_{i2+}) + \frac{1}{R_{o1-}} + \frac{1}{R_{i2+}} \quad (3.52)$$

กำหนดให้ $C_{T1+} = C_{o1+} + C_{i2-}$, $C_{T1-} = C_{o1-} + C_{i2+}$, $G_{T1+} = G_{o1+} + G_{i2-}$, และ $G_{T1-} = G_{o1-} + G_{i2+}$
เมื่อ $G_{o1-} = 1/R_{o1+}$, $G_{i2-} = 1/R_{i2-}$, $G_{o1+} = 1/R_{o1-}$, และ $G_{i2+} = 1/R_{i2+}$ จะได้

$$Y_{o1+} = sC_{T1+} + G_{T1+} \quad (3.53)$$

$$Y_{o1-} = sC_{T1-} + G_{T1-} \quad (3.54)$$

พิจารณาที่โหนด R_1 ให้ Y_{o2+} และ Y_{o2-} คือ ค่าความนำที่โหนด R_1 จะได้

$$Y_{o2+} = s(C_{o2+} + C_{i3+}) + \frac{1}{R_{o2+}} + \frac{1}{R_{i3+}} \quad (3.55)$$

$$Y_{o2-} = s(C_{o2-} + C_{i3-}) + \frac{1}{R_{o2-}} + \frac{1}{R_{i3-}} \quad (3.56)$$

กำหนดให้ $C_{T2+} = C_{o2+} + C_{i3+}$, $C_{T2-} = C_{o2-} + C_{i3-}$, $G_{T2+} = G_{o2+} + G_{i3-}$, และ $G_{T2-} = G_{o2-} + G_{i3-}$
เมื่อ $G_{o2+} = 1/R_{o2+}$, $G_{i3+} = 1/R_{i3+}$, $G_{o2-} = 1/R_{o2-}$, และ $G_{i3-} = 1/R_{i3-}$ จะได้

$$Y_{o2+} = sC_{T2+} + G_{T2+} \quad (3.57)$$

$$Y_{o2-} = sC_{T2-} + G_{T2-} \quad (3.58)$$

พิจารณาที่โหนด C_2 ให้ Y_{o3+} และ Y_{o3-} คือ ค่าความนำที่โหนด C_2 จะได้

$$Y_{o3+} = s(C_{o3+} + C_{i1+} + C_{i4-} + C_{i5-}) + \frac{1}{R_{o3+}} + \frac{1}{R_{i1+}} + \frac{1}{R_{i4-}} + \frac{1}{R_{i5-}} \quad (3.59)$$

$$Y_{o3-} = s(C_{o3-} + C_{i1-} + C_{i4+} + C_{i5+}) + \frac{1}{R_{o3-}} + \frac{1}{R_{i1-}} + \frac{1}{R_{i4+}} + \frac{1}{R_{i5+}} \quad (3.60)$$

กำหนดให้ $C_{T3+} = C_{o3+} + C_{i1+} + C_{i4-} + C_{i5-}$, $C_{T3-} = C_{o3-} + C_{i1-} + C_{i4+} + C_{i5+}$, $G_{T3+} = G_{o3+} + G_{i1+} + G_{i4-} + G_{i5-}$, $G_{T3-} = G_{o3-} + G_{i1-} + G_{i4+} + G_{i5+}$

เมื่อ $G_{o3+} = 1/R_{o3+}$, $G_{i1+} = 1/R_{i1+}$, $G_{i4-} = 1/R_{i4-}$, $G_{i5-} = 1/R_{i5-}$, $G_{o3-} = 1/R_{o3-}$, $G_{i1-} = 1/R_{i1-}$, $G_{i4+} = 1/R_{i4+}$, และ $G_{i5+} = 1/R_{i5+}$ จะได้

$$Y_{o3+} = sC_{T3+} + G_{T3+} \quad (3.61)$$

$$Y_{o3-} = sC_{T3-} + G_{T3-} \quad (3.62)$$

พิจารณาที่โหนด R_2 ให้ Y_{o4+} และ Y_{o4-} คือ ค่าความนำที่โหนด R_2 จะได้

$$Y_{o4+} = sC_{o4+} + \frac{1}{R_{o4+}} \quad (3.63)$$

$$Y_{o4-} = sC_{o4-} + \frac{1}{R_{o4-}} \quad (3.64)$$

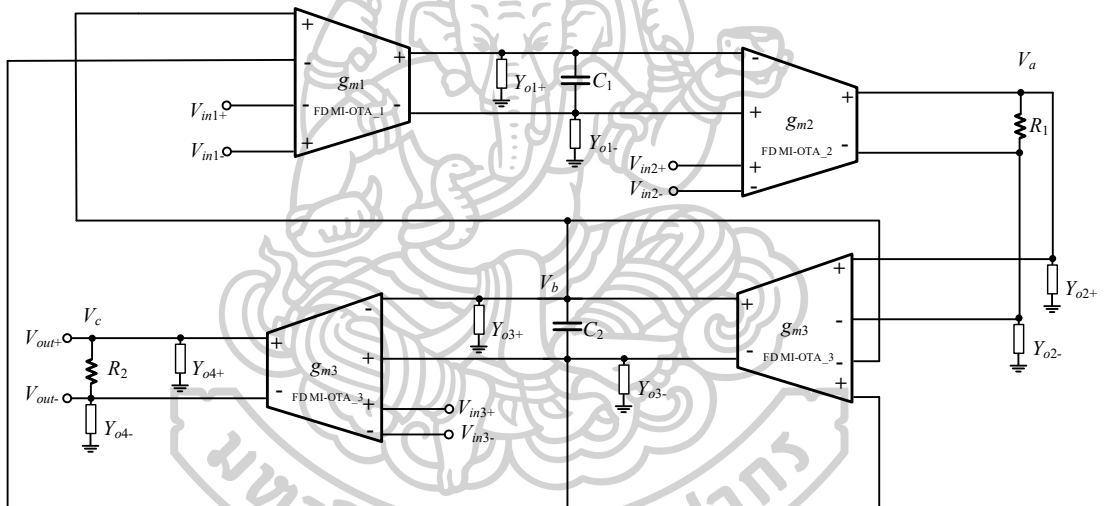
กำหนดให้ $C_{T4+} = C_{o4+}$, $C_{T4-} = C_{o4-}$, $G_{T4+} = G_{o4+}$, และ $G_{T4-} = G_{o4-}$.

เมื่อ $G_{o4+} = 1/R_{o4+}$, และ $G_{o4-} = 1/R_{o4-}$ จะได้

$$Y_{o4+} = sC_{T4+} + G_{T4+} \quad (3.65)$$

$$Y_{o4-} = sC_{T4-} + G_{T4-} \quad (3.66)$$

จากรูปที่ 3.8 เมื่อแทนค่าความนำ ณ โหนดต่าง ๆ สามารถเขียนวงจรใหม่ได้ดังนี้



รูปที่ 3.8 วงจรใช้สำหรับวิเคราะห์ผลกระทบจากตัวต้านทานแผ่นและตัวเก็บประจุแผ่น

พิจารณาที่โหนด C_1 ด้านบวกและด้านลบจะได้

$$Y_{1+} = s(C_{T1+} + C_1) + G_{T1+} = sC_{T1+}^* + G_{T1+} \quad (3.67)$$

$$Y_{1-} = s(C_{T1-} + C_1) + G_{T1-} = sC_{T1-}^* + G_{T1-} \quad (3.68)$$

พิจารณาที่โหนด R_1 ด้านบวกและด้านลบจะได้

$$Y_{2+} = sC_{T2+} + \left(G_{T2+} + \frac{1}{R_1} \right) = sC_{T2+} + (G_{T2+} + G_1) = sC_{T2+} + G_{T2+}^* \quad (3.69)$$

$$Y_{2-} = sC_{T2-} + \left(G_{T2-} + \frac{1}{R_1} \right) = sC_{T2-} + (G_{T2-} + G_1) = sC_{T2-} + G_{T2-}^* \quad (3.70)$$

พิจารณาที่โหนด C_2 ด้านบวกและด้านลบจะได้

$$Y_{3+} = s(C_{T3+} + C_2) + G_{T3+} = sC_{T3+}^* + G_{T3+} \quad (3.71)$$

$$Y_{3-} = s(C_{T3-} + C_2) + G_{T3-} = sC_{T3-}^* + G_{T3-} \quad (3.72)$$

พิจารณาที่โหนด R_2 ด้านบวกและด้านลบจะได้

$$Y_{4+} = sC_{T4+} + \left(G_{T4+} + \frac{1}{R_2} \right) = sC_{T4+} + (G_{T4+} + G_2) = sC_{T4+} + G_{T4+}^* \quad (3.73)$$

$$Y_{4-} = sC_{T4-} + \left(G_{T4-} + \frac{1}{R_2} \right) = sC_{T4-} + (G_{T4-} + G_2) = sC_{T4-} + G_{T4-}^* \quad (3.74)$$

พิจารณาวจรในรูปที่ 3.8 สามารถเขียนสมการแรงดัน V_{out} ได้ดังนี้

$$V_{out} = \frac{Y_{3+}}{g_{m3}} V_c \quad (3.75)$$

เมื่อพิจารณาที่ V_c จะได้

$$V_c = V_{in3} - V_b \quad (3.76)$$

เมื่อพิจารณา V_b จากรูปที่ 3.5 สามารถเขียนสมการแรงดันเอาต์พุตได้เป็น

$$V_b = \frac{V_a}{\frac{Y_{3+}}{g_{m3}} + 1} \quad (3.77)$$

เมื่อ V_a จะได้

$$V_a = \frac{Y_{2+}}{g_{m2}} \left(V_{in2} - \frac{V_b - V_{in1}}{\frac{Y_{1+}}{g_{m1}}} \right) \quad (3.78)$$

แทน V_a ลงใน V_b จะได้

$$V_b = \frac{\frac{Y_{2+}}{g_{m2}}}{\frac{Y_{3+}}{g_{m3}} + 1} \left(V_{in2} - \frac{V_b - V_{in1}}{\frac{Y_{1+}}{g_{m1}}} \right) \quad (3.79)$$

จากสมการที่ (3.9) จะได้

$$V_b = \frac{\frac{Y_{1+}Y_{2+}}{g_{m1}g_{m2}}V_{in2} + \frac{Y_{2+}}{g_{m2}}V_{in1}}{\frac{Y_{1+}Y_{3+}}{g_{m1}g_{m3}} + \frac{Y_{1+}}{g_{m1}} + \frac{Y_{2+}}{g_{m2}}} \quad (3.80)$$

$$V_b = \frac{\frac{Y_{4+}}{g_{m2}}}{\frac{Y_{2+}}{g_{m2}} + 1} \left(V_{in2} - \frac{V_b - V_{in1}}{\frac{Y_{1+}}{g_{m1}}} \right)$$

แทนสมการ (3.80) ลงในสมการที่ (3.76) จะได้

$$V_c = \frac{-\frac{Y_{2+}}{g_{m2}}V_{in1} - \frac{Y_{1+}Y_{2+}}{g_{m1}g_{m2}}V_{in2} + \left(\frac{Y_{1+}Y_{3+}}{g_{m1}g_{m3}} + \frac{Y_{1+}}{g_{m1}} + \frac{Y_{2+}}{g_{m2}} \right)V_{in3}}{\frac{Y_{1+}Y_{3+}}{g_{m1}g_{m3}} + \frac{Y_{1+}}{g_{m1}} + \frac{Y_{2+}}{g_{m2}}} \quad (3.81)$$

แทนสมการ (3.12) ลงในสมการที่ (3.4) จะได้สมการแรงดันเอาต์พุตของวงจรเป็น

$$V_c = \frac{Y_{4+}}{g_{m4}} \left[\frac{-\frac{Y_{2+}}{g_{m2}}g_{m1}g_{m3}V_{in1} - \frac{Y_{1+}Y_{2+}}{g_{m2}}g_{m3}V_{in2} + \left(Y_{1+}Y_{3+} + Y_{1+}g_{m3} + \frac{Y_{2+}}{g_{m2}}g_{m1}g_{m3} \right)V_{in3}}{Y_{1+}Y_{3+} + Y_{1+}g_{m3} + \frac{Y_{2+}}{g_{m2}}g_{m1}g_{m3}} \right] \quad (3.82)$$

แทนค่าสมการ (3.67), (3.69), (3.71), และ (3.73) ลงในสมการ (3.82) จะได้

$$V_c = \left(\frac{sC_{T4+} + G_{T4+}^*}{g_{m4}} \right) \left\{ \frac{\left[-\left(\frac{sC_{T2+} + G_{T2+}^*}{g_{m2}} \right)g_{m1}g_{m3}V_{in1} - \left(\frac{sC_{T2+} + G_{T2+}^*}{g_{m2}} \right) \left(sC_{T1+}^* + G_{T1+} \right)g_{m3}V_{in2} \right.}{\left(sC_{T1+}^* + G_{T1+} \right) \left(sC_{T3+}^* + G_{T3+} \right)} + \left. \left(sC_{T1+}^* + G_{T1+} \right)g_{m3} + \left(\frac{sC_{T2+} + G_{T2+}^*}{g_{m2}} \right)g_{m1}g_{m3} \right] V_{in3}}{\left(sC_{T1+}^* + G_{T1+} \right) \left(sC_{T3+}^* + G_{T3+} \right) + \left(sC_{T1+}^* + G_{T1+} \right)g_{m3} + \left(\frac{sC_{T2+} + G_{T2+}^*}{g_{m2}} \right)g_{m1}g_{m3}} \right\} \quad (3.83)$$

แทนค่าสมการ (3.82) ลงในสมการ (3.75) จะได้

$$V_{out} = k_2 \left\{ \frac{-k_1 \frac{g_{m1}g_{m3}}{C_{T1+}^* C_{T3+}^*} V_{in1} - \left(\frac{1}{C_{T3+}^*} s + \frac{G_{T1+}}{C_{T1+}^* C_{T3+}^*} \right) g_{m3} k_1 V_{in2} + \left[s^2 + \left(\frac{G_{T1+}}{C_{T1+}^*} + \frac{G_{T3+}}{C_{T3+}^*} + \frac{g_{m3}}{C_{T3+}^*} \right) s + \frac{G_{T1+}G_{T3+} + G_{T1+}g_{m3} + k_1 g_{m1}g_{m3}}{C_{T1+}^* C_{T3+}^*} \right] V_{in3}}{s^2 + \left(\frac{G_{T1+}}{C_{T1+}^*} + \frac{G_{T3+}}{C_{T3+}^*} + \frac{g_{m3}}{C_{T3+}^*} \right) s + \frac{G_{T1+}G_{T3+} + G_{T1+}g_{m3} + k_1 g_{m1}g_{m3}}{C_{T1+}^* C_{T3+}^*}} \right\} \quad (3.84)$$

กำหนดให้ $k_1 = \left(\frac{sC_{T2+} + G_{T2+}^*}{g_{m2}} \right)$ และ $k_2 = \left(\frac{sC_{T4+} + G_{T4+}^*}{g_{m4}} \right)$

จากสมการ (3.84) พบว่าความถี่ธรรมชาติมีค่าเป็น

$$\omega_0 = \sqrt{\frac{G_{T1+}G_{T3+} + G_{T1+}g_{m3} + k_1 g_{m1}g_{m3}}{C_{T1+}^* C_{T3+}^*}} \quad (3.85)$$

ส่วนค่าควอลิตี้แฟกเตอร์มีค่าเป็น

$$Q = \frac{\sqrt{(G_{T1+}G_{T3+} + G_{T1+}g_{m3} + k_1 g_{m1}g_{m3}) C_{T1+}^* C_{T3+}^*}}{C_{T3+}^* G_{T1+} + C_{T1+}^* G_{T3+} + C_{T1+}^* g_{m3}} \quad (3.86)$$

แทนค่ากลับจะได้สมการดังนี้

$$\omega_0 = \sqrt{\frac{(G_{o1+} + G_{i2-})(G_{o3+} + G_{i1+} + G_{i4-} + G_{i5-}) + (G_{o1+} + G_{i2-})g_{m3} + k_1 g_{m1}g_{m3}}{(C_{o1+} + C_{i2-} + C_1)(C_{o3-} + C_{i1-} + C_{i4+} + C_{i5+} + C_2)}} \quad (3.87)$$

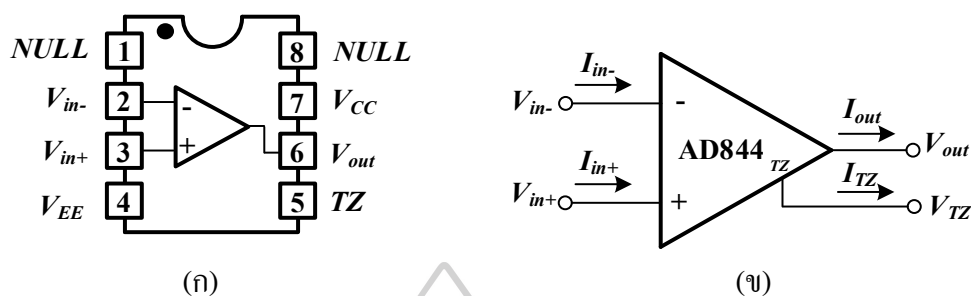
และ

$$Q = \frac{\sqrt{\left[(G_{o1+} + G_{i2-}) \begin{pmatrix} G_{o3+} + G_{i1+} + G_{i4-} \\ + G_{i5-}, G_{T3-} \end{pmatrix} + (G_{o1+} + G_{i2-})g_{m3} + k_1 g_{m1}g_{m3} \right] (C_{o1+} + C_{i2-} + C_1) \begin{pmatrix} C_{o3+} + C_{i1+} \\ + C_{i4-} + C_{i5-} + C_2 \end{pmatrix}}}{(C_{o3+} + C_{i1+} + C_{i4-} + C_{i5-} + C_2)(G_{o1+} + G_{i2-}) + (C_{o1+} + C_{i2-} + C_1)(G_{o3+} + G_{i1+} + G_{i4-} + G_{i5-}) + (C_{o1+} + C_{i2-} + C_1)g_{m3}} \quad (3.88)$$

จากสมการ (3.87) และ (3.88) พบว่าความถี่ธรรมชาติและค่าแอมพลิจูดจะส่งผลกระทบต่อขนาดสัญญาณเอาต์พุตแต่ละฟังก์ชัน ความถี่ธรรมชาติและควอลิตี้แฟกเตอร์ ดังนั้นเพื่อลดผลกระทบของความถี่แอมพลิจูดควรใช้ค่าตัวเก็บประจุภายนอกให้มีค่ามากกว่าความถี่แอมพลิจูดมาก ๆ แต่ก็จะทำให้ความถี่ธรรมชาติของวงจรต่ำลงไปด้วย

3.7 วงจรเพิ่มเติม

3.7.1 ไอซีเบอร์ AD844



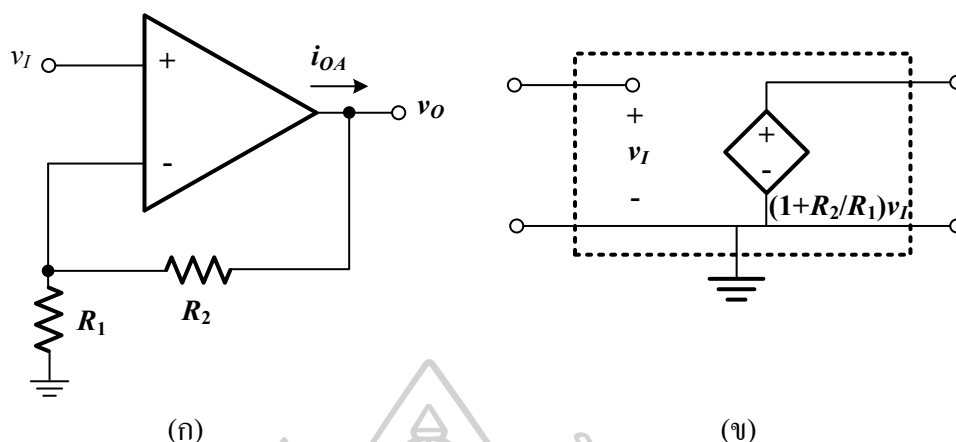
รูปที่ 3.9 ไอซีเบอร์ AD844 (ก) ตำแหน่งขา (ข) สัญลักษณ์ทางไฟฟ้า

AD844 [23] เป็นอุปกรณ์ไอซีเชิงพาสซีฟที่ผลิตโดยบริษัท Analog device จำกัด ซึ่งภายในเป็นวงจรขยายป้อนกลับกระแส (Current feedback amplifier : CFA) มีโครงสร้างเป็นทรานซิสเตอร์ชนิด BJT โดยมีคุณลักษณะพิเศษคือ มีแบนด์วิดท์กว้าง อัตราสลับสูง ตอบสนองความถี่ได้รวดเร็ว และสัญญาณรบกวนต่ำ มีตำแหน่งขาและสัญลักษณ์แสดงได้ดังรูปที่ 3.9 ภาคอินพุตของอุปกรณ์อยู่ที่ขา 2 และ 3 ส่วนภาคเอาต์พุตอยู่ที่ขา 5 และ 6 ทำงานที่ระดับแรงดันไฟเลี้ยงตั้งแต่ $\pm 4.5V$ ถึง $\pm 18V$ โดยจ่ายไฟเลี้ยงเข้าที่ขา 4 และ 7 ความสัมพันธ์ระหว่างแรงดันและกระแสของ AD844 ในแต่ละขาแสดงได้ดังนี้

$$\begin{bmatrix} I_{in+} \\ V_{in-} \\ I_{TZ} \\ V_{out} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} V_{in+} \\ I_{in-} \\ V_{TZ} \\ I_{out} \end{bmatrix} \quad (3.89)$$

จากคุณสมบัติของ CFA ค่าอิมพีแดนซ์ที่ขา 2 หรือขั้ว V_- มีค่าต่ำ ทำให้สามารถป้อนกระแสอินพุตเข้าที่ขั้ว V_- ได้ ซึ่งทำให้กระแสที่เอาต์พุตที่ขั้ว TZ เท่ากับกระแสอินพุตที่ป้อนเข้าไป ส่วนแรงดันที่ขา 6 หรือขั้ว V_{out} นั้นมีค่าเท่ากับแรงดันเอาต์พุตที่ขั้ว TZ เป็นไปตามสมการ (3.89) โดย V_{out} มีค่าสูงสุดไม่เกินแหล่งจ่ายแรงดันไฟเลี้ยง

3.7.2 วงจรขยายไม่กลับเฟส (Non-inverting Amplifier)



รูปที่ 3.10 วงจรขยายแรงดันที่ใช้โอปแอมป์ (ก) สัญลักษณ์วงจรวจรขยายไม่กลับเฟส
(ข) แบบจำลองของวงจรในรูป (ก)

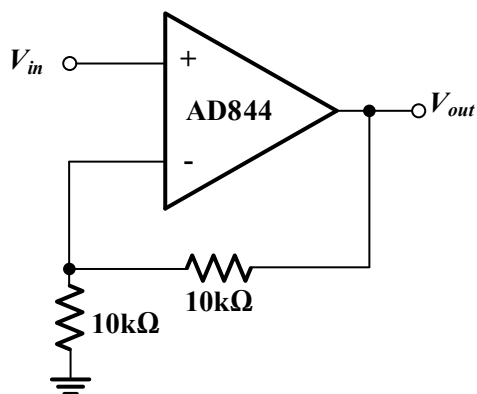
จากรูปที่ 3.10 วงจรขยายไม่กลับเฟส (Non-inverting Amplifier) [24] จะเห็นได้ว่าเนื่องจากโอปแอมป์มีการป้อนกลับแบบลบ ดังนั้นแรงดันที่ขาอินพุต (-) ของโอปแอมป์จะเท่ากับแรงดันที่ขาอินพุต (+) ทำให้กระแสที่ไหลผ่าน R_1 และ R_2 เท่ากับ v_I/R_1 และ $(v_O - v_I)/R_2$ ตามลำดับ นอกจากนี้เนื่องจากโอปแอมป์จะไม่รับกระแสอินพุตให้กระแสที่ไหลผ่านตัวต้านทานทั้งสองมีค่าเท่ากัน นั่นคือ

$$\frac{v_I}{R_1} = \frac{v_O - v_I}{R_2} \quad (3.90)$$

จากสมการ (3.90) สามารถหาอัตราขยายแรงดันของวงจรได้เป็น

$$\frac{v_O}{v_I} = \frac{R_1 + R_2}{R_1} = 1 + \frac{R_2}{R_1} \quad (3.91)$$

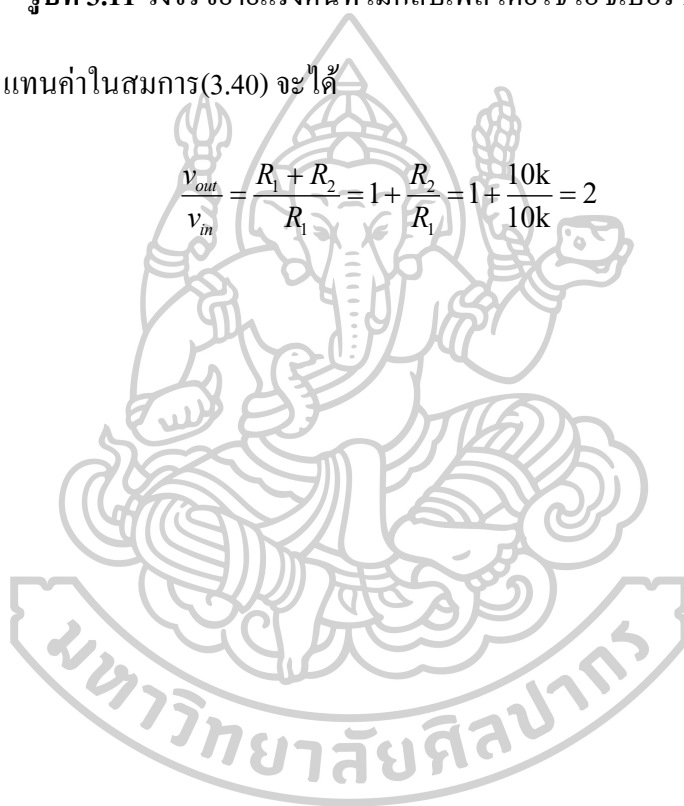
โดยวงจรวจรขยายไม่กลับเฟสนี้ถูกนำมาใช้ในการขยายสัญญาณอินพุตในวงจรกรองความถี่ผ่านทุกความถี่ของ V_{i2} มีค่าเป็น 2 เท่าของ V_{in} ดังตารางที่ 3.1 ออกแบบด้วยไอซี AD844 ตัวต้านทานขนาด $10\text{k}\Omega$ 2 ตัว แหล่งจ่ายแรงดัน $\pm 9\text{V}$ ดัง



รูปที่ 3.11 วงจรขยายแรงดันที่ไม่กลับเฟส โดยใช้ไอซีเบอร์ AD844

จากรูปที่ 3.11 แทนค่าในสมการ(3.40) จะได้

$$\frac{v_{out}}{v_{in}} = \frac{R_1 + R_2}{R_1} = 1 + \frac{R_2}{R_1} = 1 + \frac{10k}{10k} = 2 \quad (3.92)$$



บทที่ 4

ผลการวิจัยและวิเคราะห์ข้อมูล

ในบทนี้กล่าวถึงผลการทดสอบการทำงานของวงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ (FD MI-OTA) และวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ที่สังเคราะห์ไว้ในบทที่ 3 ด้วยการจำลองการทำงานผ่านโปรแกรม PSpice และการต่อวงจรในทางปฏิบัติหรือวงจรจริงที่บันทึกผลด้วยเครื่องออสซิลโลสโคปรุ่น KEYSIGHT DSOX1202G โดยมีรายละเอียดดังนี้

4.1 ผลการทดสอบการทำงานของวงจร FD MI-OTA ด้วย LM13700

4.2 ผลการทดสอบการทำงานของวงจรกรองความถี่หลายหน้าที่ที่น่าสนใจ

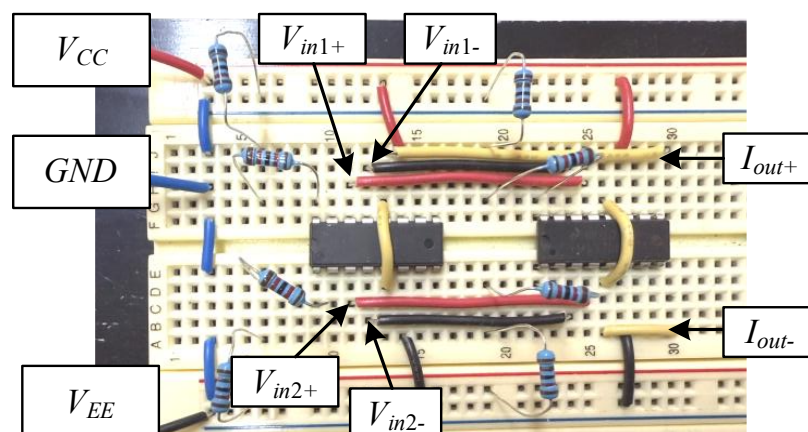
4.2.1 ผลจำลองการทำงานของวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่น่าสนใจด้วยโปรแกรม PSpice

4.2.2 ผลการทดสอบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่น่าสนใจด้วยการต่อวงจรในทางปฏิบัติ

การทดสอบที่กล่าวไว้ข้างต้นเพื่อยืนยันสมรรถนะการทำงานของวงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ และวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ ที่ได้สังเคราะห์ขึ้น

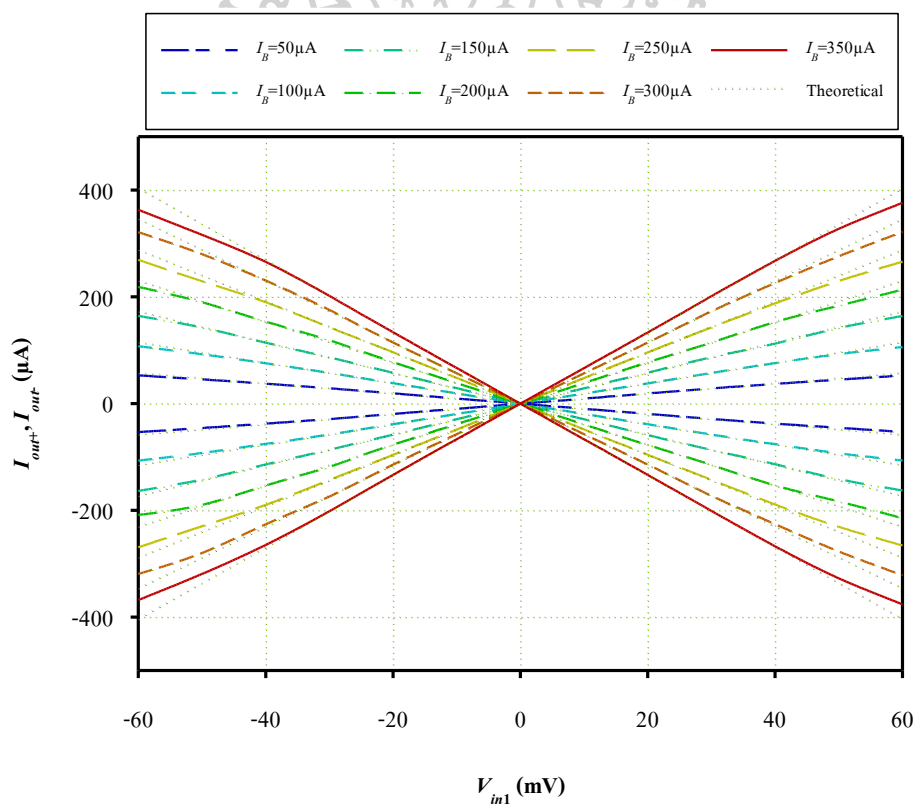
4.1 ผลการทดสอบการทำงานของวงจร FD MI-OTA ด้วย LM13700

เพื่อยืนยันสมรรถนะการทำงานของวงจรขยายความนำถ่ายโอนหลายอินพุตผลต่างปลายคู่ FD MI-OTA ด้วย LM13700 ในรูปที่ 3.2 ทดสอบการทำงานด้วยการต่อวงจรในทางปฏิบัติแสดงดังรูปที่ 4.1 ใช้แหล่งจ่ายไฟเลี้ยง $\pm 9V$ ที่ I_B มีค่าเป็น $50\mu A$, $100\mu A$, $150\mu A$, $200\mu A$, $250\mu A$, $300\mu A$ และ $350\mu A$ โดยปรับค่าแรงดันอินพุตที่ขา V_{in1+} และขา V_{in1-} ตั้งแต่ $0 - 60mV$ ค่ากระแสเอาต์พุต I_{out+} และ I_{out-} เป็นไปตามรูปที่ 4.2 เช่นเดียวกันกับการกำหนดค่า I_B ในรูปก่อนหน้าและปรับค่าแรงดันอินพุต V_{in2+} และ V_{in2-} ตั้งแต่ $0 - 60mV$ จะได้ผลของกระแสเอาต์พุต I_{out+} และ I_{out-} เป็นไปตามรูปที่ 4.3 โดยมีค่าความผิดพลาดสูงสุดเมื่อเทียบกับทฤษฎีในสมการ (3.3) อยู่ที่ร้อยละ 9.54

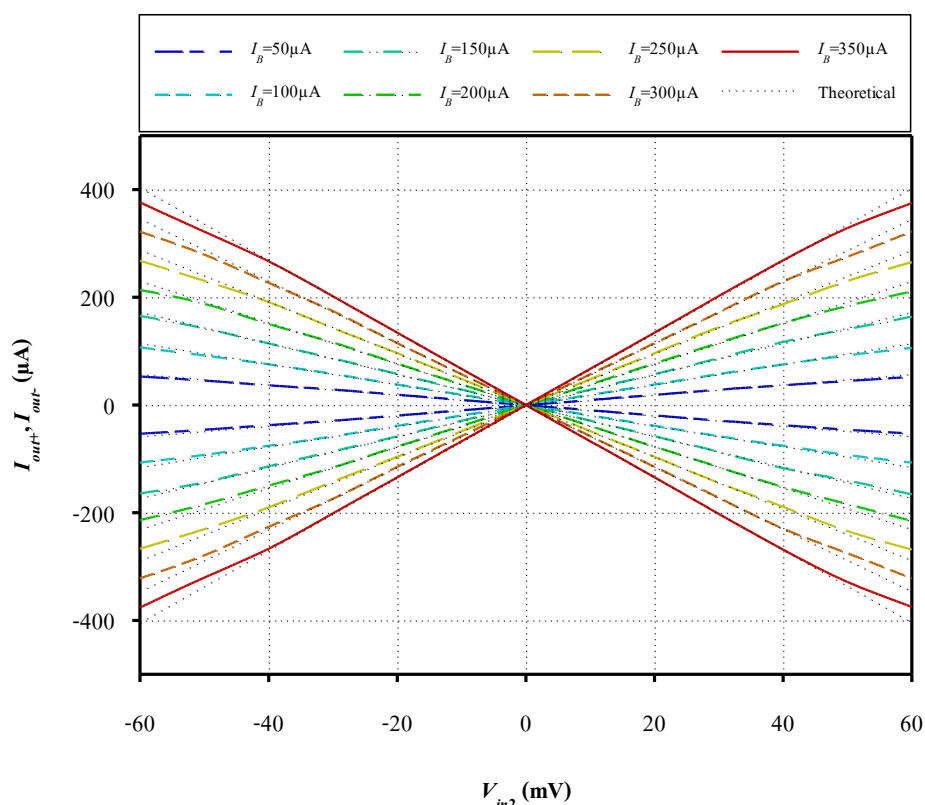


รูปที่ 4.1 วงจร FD MI-OTA ด้วย LM13700 ทดสอบสมรรถนะการทำงาน

ด้วยการต่อวงจรในทางปฏิบัติ



รูปที่ 4.2 กระแสเอาต์พุตด้านบวก (I_{out+}) และด้านลบ (I_{out-}) เมื่อปรับค่าแรงดันอินพุต V_{in1}



รูปที่ 4.3 กระแสเอาต์พุตด้านบวก (I_{out+}) และด้านลบ (I_{out-}) เมื่อปรับค่าแรงดันอินพุต V_{in2}

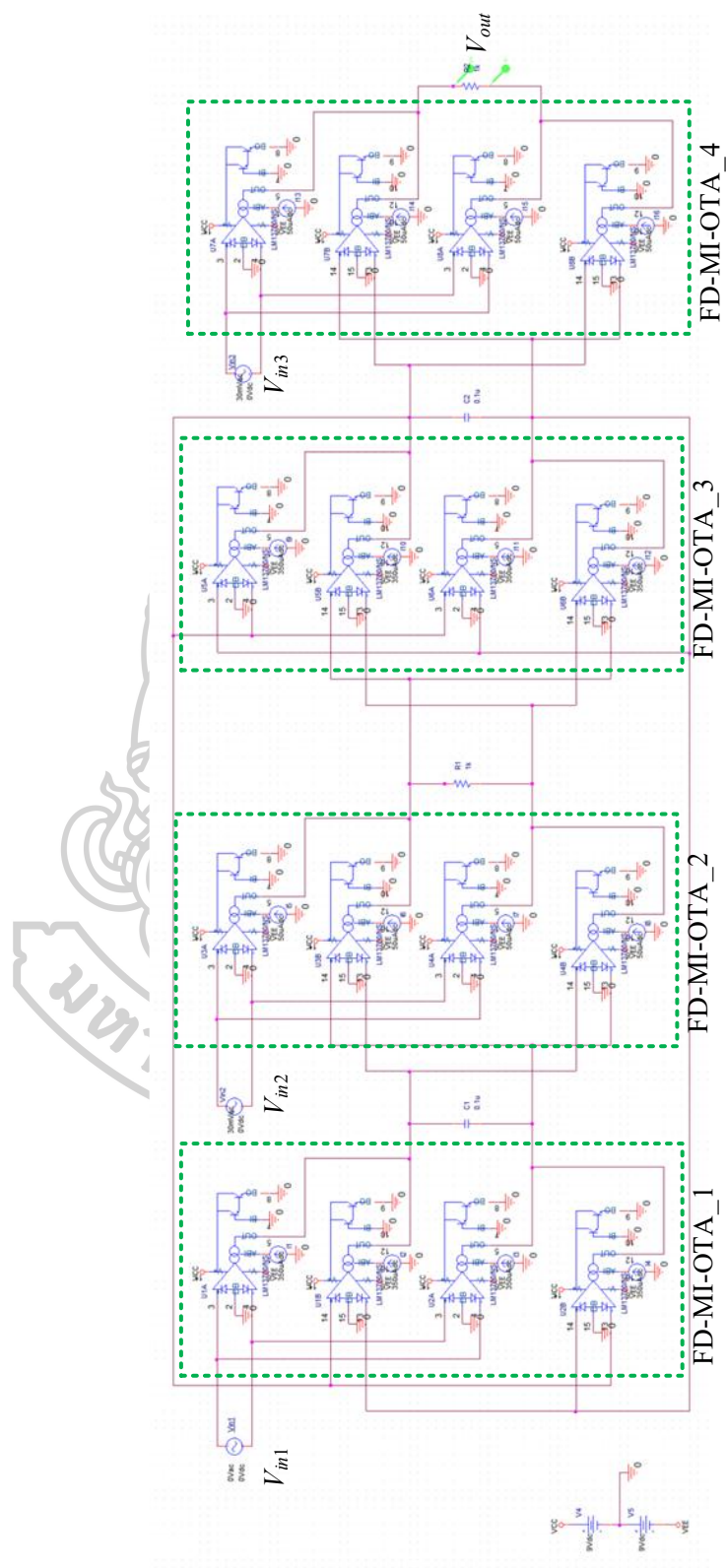
4.2 ผลการทดสอบการทำงานของวงจรความถี่หลายหน้าที่ที่น่าสนใจ

วงจรความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ไอซีเชิงพาณิชย์ ในรูปที่ 3.5 ทดสอบการทำงานโดยใช้โปรแกรม PSpice และต่อวงจรในทางปฏิบัติ ออกแบบให้ค่าอัตราขยาย (Gain : k_2) มีค่าเท่ากับ 1 ค่าความถี่ธรรมชาติ (f_0) มีค่าเป็น 10.712kHz และค่าควอลิตี้แฟกเตอร์เป็น 1 ได้จากการคำนวณในทางทฤษฎี จากหัวข้อที่ 3.4 โดยใช้ค่าพารามิเตอร์ของวงจรความถี่หลายหน้าที่ที่น่าสนใจดังตารางที่ 4.1

ตารางที่ 4.1 ค่าพารามิเตอร์ของวงจรความถี่หลายหน้าที่ที่น่าสนใจ

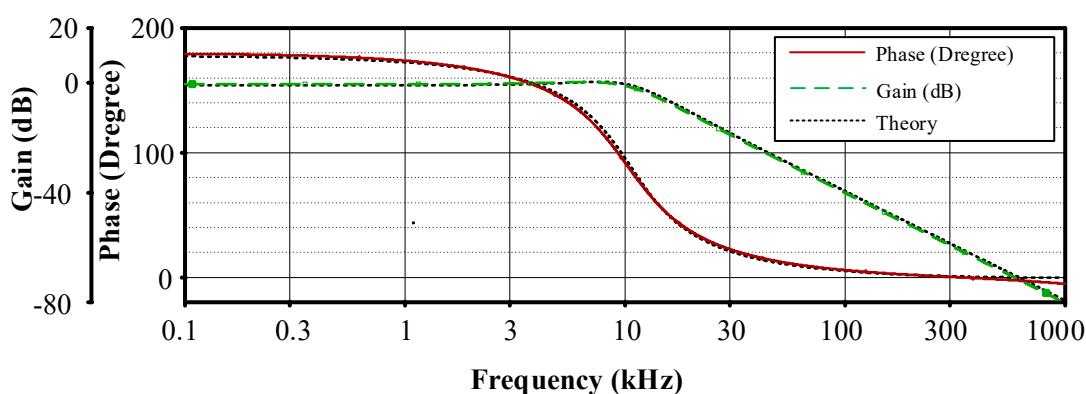
พารามิเตอร์	ค่า
V_{CC} และ V_{EE}	$\pm 9V$
C_1 และ C_2	$0.1\mu F$
I_{B1} และ I_{B3} ($g_{m1} = g_{m3} = 6.73mS \approx 7mS$)	$350\mu A$
I_{B2} และ I_{B4} ($g_{m2} = g_{m4} = 0.96mS \approx 1mS$)	$50\mu A$
R_1 และ R_2	$1k\Omega$

4.2.1 ผลจำลองการทำงานวงจรกรองความถี่หลายหน้าที่ที่นำเสนอด้วยโปรแกรม PSpice

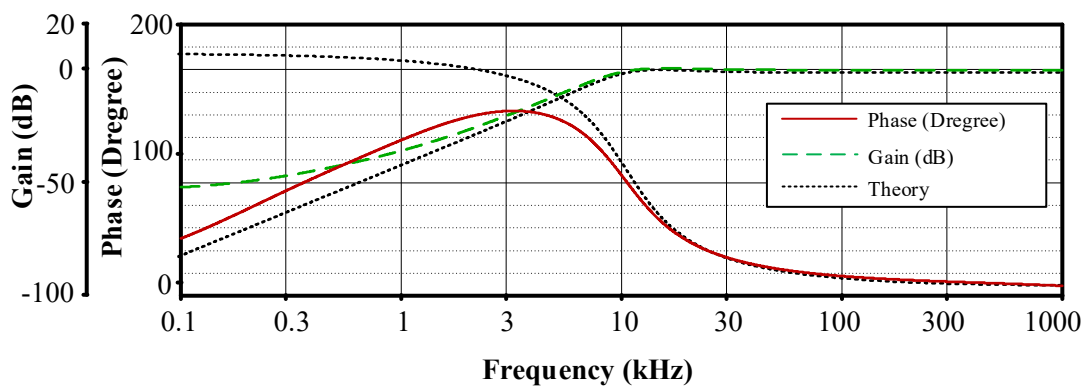


รูปที่ 4.4 วงจรกรองความถี่ที่นำเสนอการจำลองสมรรถนะการทำงานด้วยโปรแกรม PSpice

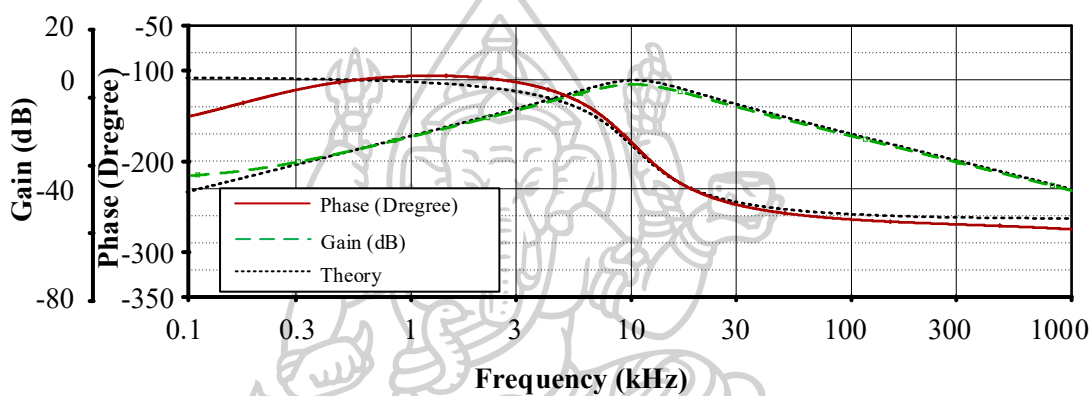
เพื่อยืนยันผลการจำลองสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยโปรแกรม PSpice โดยใช้ FD MI-OTA จำนวน 4 ตัว มีโครงสร้างภายในเป็นไปดังหัวข้อที่ 3.2 ต่อยรวมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุ 2 ตัว แสดงดังรูปที่ 4.4 ออกแบบให้มีค่าความถี่ธรรมชาติเป็น 10.712kHz และค่าควอลิตี้แฟกเตอร์เป็น 1 ซึ่งค่าที่ได้มาจากการวิเคราะห์วงจรกรองความถี่ในหัวข้อที่ 3.4 สมการ (3.35) - (3.36) โดยใช้ค่าพารามิเตอร์ดังตารางที่ 4.1 วงจรกรองความถี่ที่นำเสนอสามารถตอบสนองฟังก์ชันกรองความถี่อันดับสองได้ครบทั้ง 5 ฟังก์ชัน ได้แก่ วงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่สูงผ่าน วงจรกรองความถี่แถบผ่าน วงจรกำจัดแถบความถี่ และวงจรกรองผ่านทุกความถี่ เมื่อป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่มีความถี่ตั้งแต่ 100Hz – 1MHz ผลตอบสนองทางขนาดและเฟสของวงจรกรองความถี่ที่นำเสนอด้วยโปรแกรม PSpice เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = 0$ จะได้ผลตอบสนองฟังก์ชันกรองความถี่ต่ำผ่านแบบกลับเฟส มีฟังก์ชันการถ่ายโอนดังสมการ (3.39) ซึ่งผลตอบสนองทางขนาดและเฟสแสดงดังรูปที่ 4.5 สามารถยืนยันได้ว่าผลตอบสนองของวงจรเป็นฟังก์ชันกรองความถี่ต่ำผ่านตามที่ได้อธิบายไว้โดยมีความถี่ธรรมชาติ $f_0 = 10.912\text{kHz}$ ที่วัดได้จากการจำลองการทำงานมีความเบี่ยงเบนจากการที่วิเคราะห์ไว้ข้างต้น 1.783% และอัตราขยายมีค่าเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB จากรูปที่ 4.6 แสดงผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่สูงผ่านสามารถยืนยันได้ว่าผลตอบสนองเป็นไปตามที่ได้วิเคราะห์ไว้เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in1} = V_{in2} = V_{in3} = V_{in}$ จะได้ผลตอบสนองฟังก์ชันกรองความถี่สูงผ่านแบบไม่กลับเฟส มีฟังก์ชันการถ่ายโอนดังสมการ (3.42) โดยมีความถี่ธรรมชาติ $f_0 = 9.62\text{kHz}$ ที่วัดได้จากการจำลองการทำงานมีความเบี่ยงเบนจากการที่วิเคราะห์ไว้ 10.278% และอัตราขยายมีค่าเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB



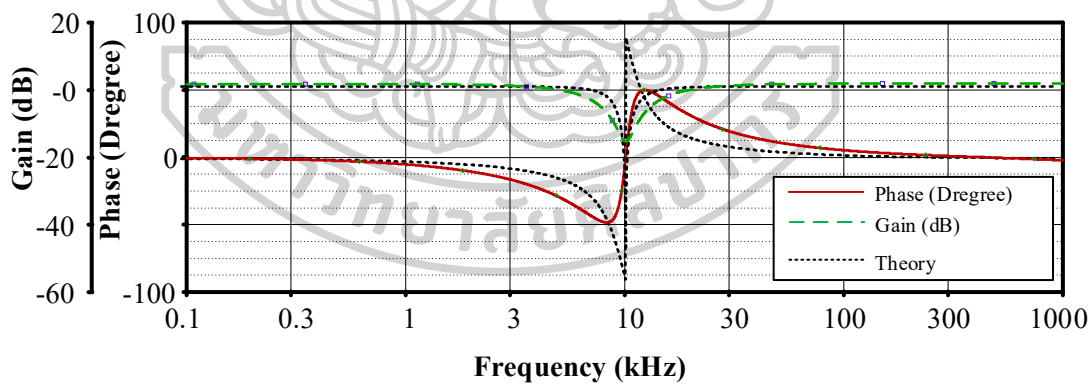
รูปที่ 4.5 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่ต่ำผ่าน



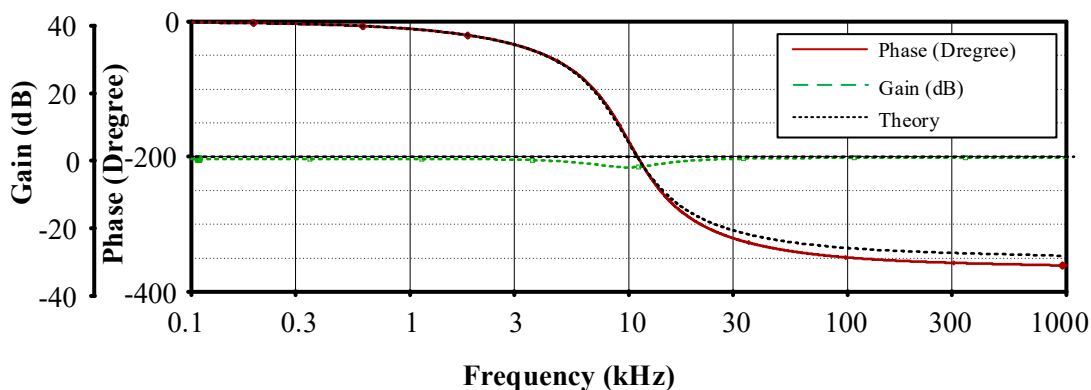
รูปที่ 4.6 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่สูงผ่าน



รูปที่ 4.7 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่แถบผ่าน

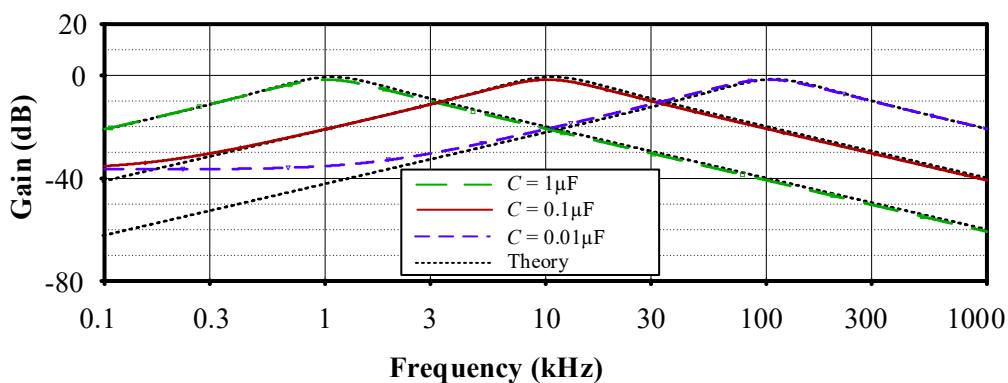


รูปที่ 4.8 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกำจัดแถบความถี่



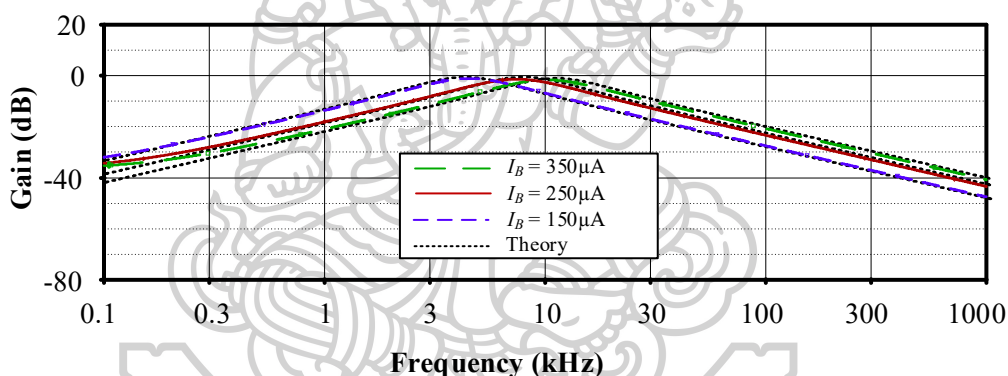
รูปที่ 4.9 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่

จากรูปที่ 4.7 ให้ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่แบบกลับเฟส เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) สามารถยืนยันได้ว่าผลตอบสนองเป็นไปตามที่ได้วิเคราะห์ไว้โดยวัดค่าความถี่ธรรมชาติจากการจำลองได้ $f_0 = 10.186\text{kHz}$ มีความเบี่ยงเบนจากการที่วิเคราะห์ไว้ 4.994% และอัตราขยายมีค่าเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่กลางมีค่าประมาณ 0dB เมื่อกำหนดแรงดันอินพุตมีค่า $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = 0$ จะให้ผลตอบสนองทางขนาดและเฟสเป็นฟังก์ชันกำจัดแอมพลิจูดแบบไม่กลับเฟสฟังก์ชันการถ่ายโอนเป็นไปตามสมการ (3.43) แสดงดังรูปที่ 4.8 ค่าความถี่ธรรมชาติจากการจำลองมีค่าเป็น $f_0 = 10.116\text{kHz}$ มีความเบี่ยงเบนเป็น 5.648% อัตราขยายมีค่าเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB สามารถยืนยันได้ว่าผลตอบสนองเป็นไปตามที่ได้จากทฤษฎี และเมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in2} = 2V_{in}$, $V_{in3} = V_{in}$ และ $V_{in1} = 0$ มีฟังก์ชันการถ่ายโอนตามสมการ (3.44) ให้ผลตอบสนองฟังก์ชันกรองผ่านทุกความถี่แบบกลับเฟส มีเฟสอยู่ระหว่าง 0° ถึง (-360°) ที่ความถี่ธรรมชาติหรือ f_0 ขนาดของเฟสมีค่าเป็น -182.96° ซึ่งมีความคลาดเคลื่อนเป็น 1.644% เมื่อเทียบกับทฤษฎี และมีอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB แสดงดังรูปที่ 4.9



รูปที่ 4.10 ผลตอบสนองทางขนาดของฟังก์ชันกรองความถี่แบบผ่าน เมื่อปรับค่า $C_1 = C_2 = C$

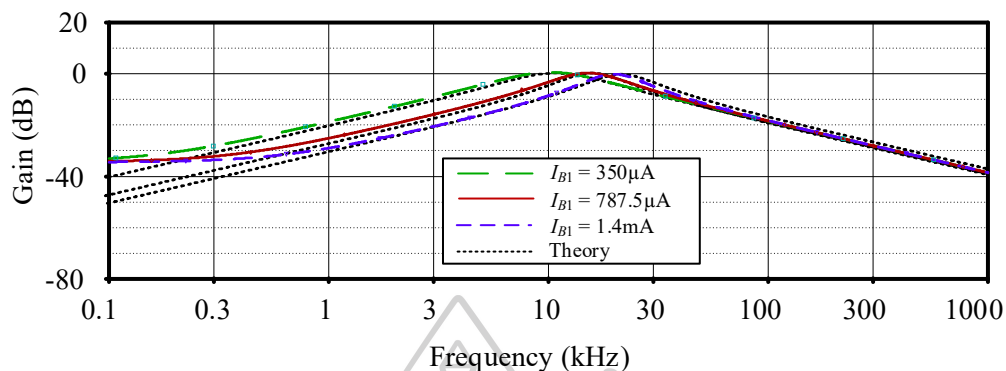
ในส่วนผลการจำลองในรูปที่ 4.10 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่ฟังก์ชันกรองความถี่แถบผ่านเมื่อ C มีค่าต่างกัน จากวงจรกรองความถี่ที่นำเสนอโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่ความถี่ตั้งแต่ $100\text{Hz} - 1\text{MHz}$ ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบสนองทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้กระแสไบอัส $I_{B1} = I_{B3} = 350\mu\text{A}$ และ $I_{B2} = I_{B4} = 50\mu\text{A}$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น $1\text{k}\Omega$ และค่าตัวเก็บประจุ $C_1 = C_2 = C$ มีค่าเป็น $1\mu\text{F}$, $0.1\mu\text{F}$ และ $0.01\mu\text{F}$ ค่าความถี่ธรรมชาติจากทฤษฎีมีค่าเป็น 1.071kHz , 10.712kHz , และ 107.123kHz ตามลำดับ และค่าความถี่ธรรมชาติจากการจำลองมีค่าเป็น 1.018kHz , 10.186kHz และ 101.859kHz ตามลำดับ มีความเบี่ยงเบนเป็น 4.948% , 4.910% และ 4.913% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าความถี่ธรรมชาติได้ด้วยตัวเก็บประจุ ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.37)



รูปที่ 4.11 ผลตอบสนองทางขนาดของฟังก์ชันกรองความถี่แถบผ่าน เมื่อปรับค่า $I_{B1} = I_{B3} = I_B$

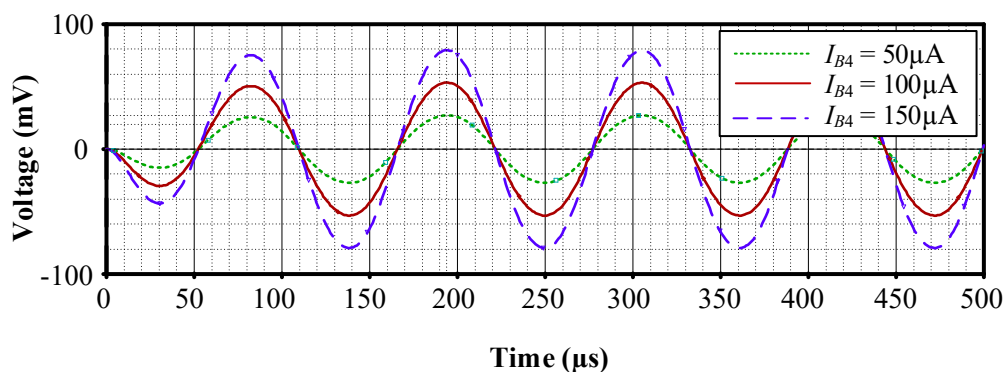
จากผลการจำลองในรูปที่ 4.11 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่ฟังก์ชันกรองความถี่แถบผ่านเมื่อ I_B มีค่าต่างกัน จากวงจรกรองความถี่ที่นำเสนอโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่ความถี่ตั้งแต่ $100\text{Hz} - 1\text{MHz}$ ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบสนองทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 0.1\mu\text{F}$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น $1\text{k}\Omega$ และกระแสไบอัส $I_{B2} = I_{B4} = 50\mu\text{A}$ และปรับค่า $I_{B1} = I_{B3} = I_B$ มีค่าเป็น $350\mu\text{A}$, $250\mu\text{A}$ และ $150\mu\text{A}$ ค่าความถี่ธรรมชาติจากทฤษฎีมีค่าเป็น 10.712kHz , 7.651kHz และ 4.159kHz ตามลำดับ และค่าความถี่ธรรมชาติจากการจำลองมีค่าเป็น 10.186kHz , 7.330kHz และ 4.449kHz ตามลำดับ มีความเบี่ยงเบนเป็น 4.910% , 4.196% และ 3.093% ตามลำดับ สรุปได้ว่าวงจรกรอง

ความถี่ที่นำเสนอสามารถปรับค่าความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.37)



รูปที่ 4.12 ผลตอบสนองทางขนาดของฟังก์ชันกรองความถี่แถบผ่าน เมื่อปรับค่า I_{B1}

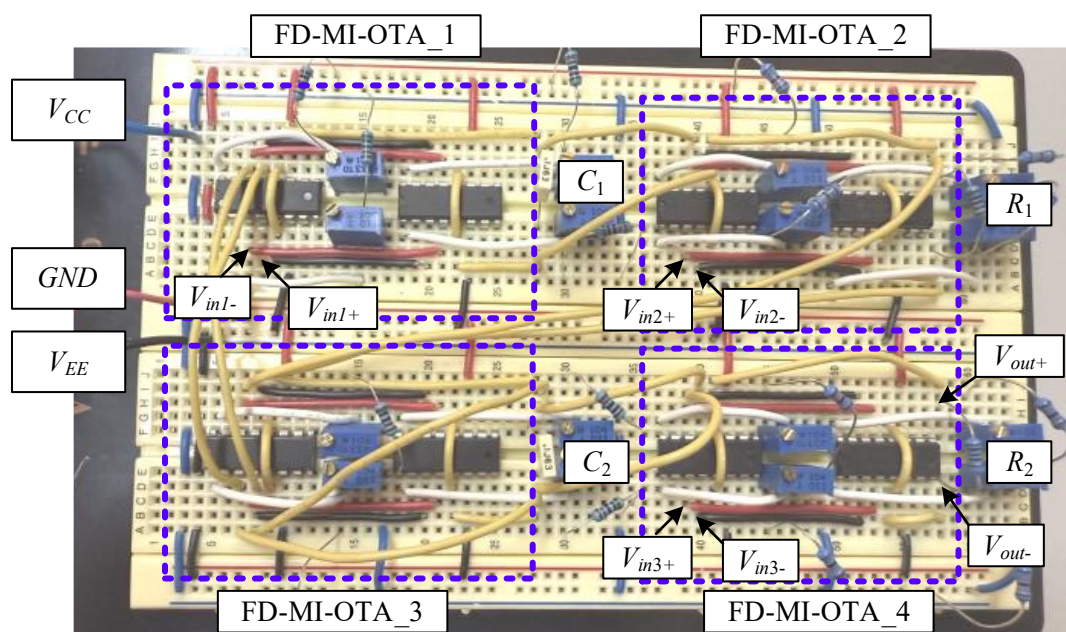
จากผลการจำลองในรูปที่ 4.12 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่ฟังก์ชันกรองความถี่แถบผ่านเมื่อ I_{B1} มีค่าต่างกัน จากวงจรกรองความถี่ที่นำเสนอโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่ความถี่ตั้งแต่ 100Hz – 1MHz ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบสนองทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 0.1 \mu\text{F}$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น $1 \text{ k}\Omega$ และกระแสไบอัส $I_{B2} = I_{B4} = 50 \mu\text{A}$, และ $I_{B3} = 350 \mu\text{A}$ โดยปรับค่า I_{B1} มีค่าเป็น $350 \mu\text{A}$, $787.5 \mu\text{A}$ และ 1.4 mA ค่าความถี่ธรรมชาติจากการสมการ (3.37) มีค่าเป็น 10.712 kHz , 16.068 kHz และ 21.424 kHz ค่าความถี่ธรรมชาติจากการจำลองมีค่าเป็น 10.186 kHz , 15.101 kHz และ 19.861 kHz และมีความเบี่ยงเบนเป็น 4.910% , 6.018% และ 7.296% ตามลำดับ ค่าควอลิตี้แฟกเตอร์จากสมการ (3.38) มีค่าเป็น 1, 1.5 และ 2 ค่าควอลิตี้แฟกเตอร์จากการจำลองเมื่อ $Q = f_0/BW$ มีค่าเป็น 0.877, 1.280, และ 1.810 มีความเบี่ยงเบนเป็น 12.3% , 7.867% และ 9.5% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก แต่ไม่เป็นอิสระกับค่าความถี่ธรรมชาติซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.38)



รูปที่ 4.13 ผลตอบสนองทางเวลาของฟังก์ชันกรองความถี่แถบผ่าน เมื่อปรับค่า I_{B4}

จากผลการจำลองในรูปที่ 4.13 เป็นผลตอบสนองทางเวลาของวงจรกรองความถี่ฟังก์ชันกรองความถี่แถบผ่านเมื่อ I_{B4} มีค่าต่างกัน จากวงจรกรองความถี่ที่นำเสนอโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่มีความถี่กลาง 10.7kHz ค่าแรงดันอินพุต $V_{in2} = 30\text{mV}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบสนองทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 0.1\mu\text{F}$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น $1\text{k}\Omega$ และกระแสไบอัส $I_{B1} = I_{B3} = 350\mu\text{A}$, $I_{B2} = 50\mu\text{A}$, และปรับค่า $I_{B4} = 50\mu\text{A}$, $100\mu\text{A}$ และ $150\mu\text{A}$ ซึ่งเป็นการปรับค่าอัตราขยายของวงจรโดยปรับค่า k_2 ซึ่งมีค่าเป็น $k_2 = g_{m4}R_2$ จะมีค่าเป็น 1, 2, และ 3 ตามลำดับ ค่าแรงดันเอาต์พุตที่ได้เป็น 26.935mV, 53.190mV, และ 79.180mV ตามลำดับ เมื่อเทียบผลแรงดันเอาต์พุตผลจากการจำลองกับทฤษฎีมีค่าความผิดพลาดเป็น 11.42%, 10.217%, และ 12.065% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าอัตราขยายได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก โดยเป็นอิสระกับค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ตามทฤษฎี

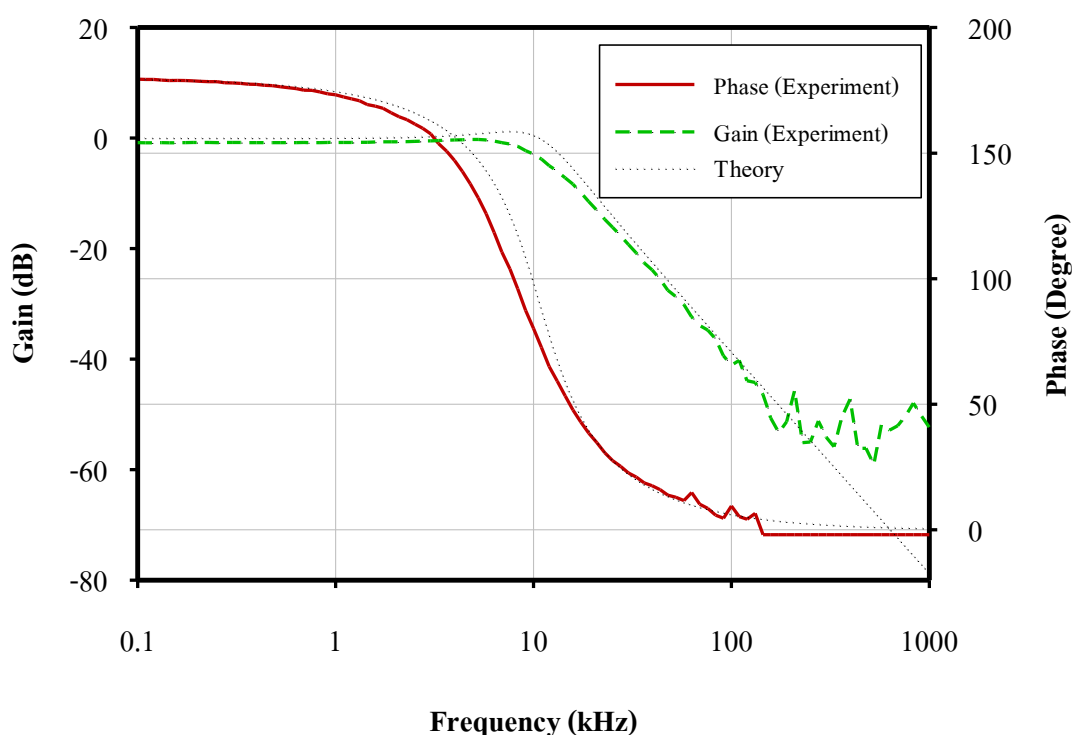
4.2.2 ผลการทดสอบวงจรกรองความถี่หลายหน้าที่ที่นำเสนอด้วยการต่อวงจรในทางปฏิบัติ



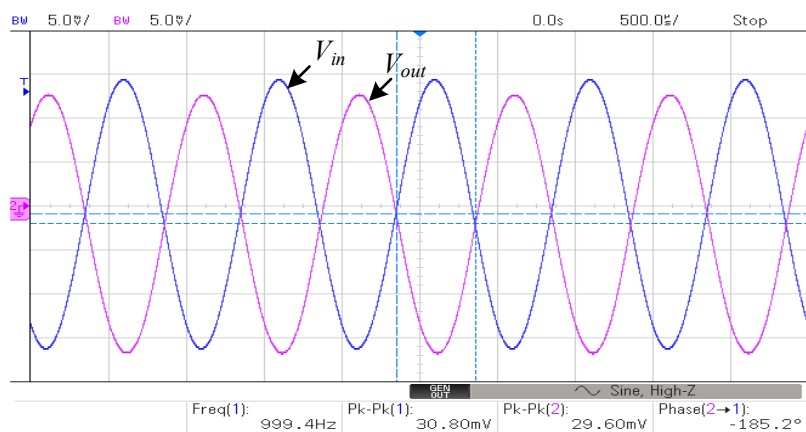
รูปที่ 4.14 วงจรกรองความถี่ที่นำเสนอทดสอบสมรรถนะการทำงาน ด้วยการต่อวงจรในทางปฏิบัติ

เพื่อยืนยันผลการทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยการต่อวงจรในทางปฏิบัติโดยใช้ FD MI-OTA จำนวน 4 ตัว มีโครงสร้างภายในที่ใช้ไอซีเบอร์ LM13700 ดังหัวข้อที่ 3.2 ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุ 2 ตัว แสดงดังรูปที่ 4.14 โดยต่อวงจรในทางปฏิบัติลงบนบอร์ดต่อวงจรอเนกประสงค์ และเก็บผลด้วยเครื่องออสซิลโลสโคปรุ่น KEYSIGHT DSOX1202G ออกแบบให้มีค่าความถี่ธรรมชาติเป็น 10.712kHz และค่าควอลิตี้แฟกเตอร์เป็น 1 ซึ่งค่าที่ได้มาจากการวิเคราะห์วงจรกรองความถี่ในหัวข้อที่ 3.4 สมการ (3.35) - (3.36) โดยใช้ค่าพารามิเตอร์ดังตารางที่ 4.1 วงจรกรองความถี่ที่นำเสนอสามารถตอบสนองฟังก์ชันกรองความถี่อันดับสองได้ครบทั้ง 5 ฟังก์ชัน ได้แก่ วงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่สูงผ่าน วงจรกรองความถี่แถบผ่าน วงจรก้ำจัดแถบความถี่ และวงจรกรองผ่านทุกความถี่ วิธีการวัดผลการทดลองในทางปฏิบัติทำโดยการวัดค่าด้านฝั่งบวกส่วนด้านลบทำการต่อลงกราวด์ เมื่อป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่ความถี่ตั้งแต่ 100Hz – 1MHz ผลตอบสนองทางขนาดและเฟสของวงจรกรองความถี่นำเสนอด้วยการต่อวงจรในทางปฏิบัติ เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in1} = V_{in}$ และ $V_{in2} = V_{in3} = 0$ จะได้ผลตอบสนองฟังก์ชันกรองความถี่ต่ำผ่านแบบกลับเฟส มีฟังก์ชันการถ่าย

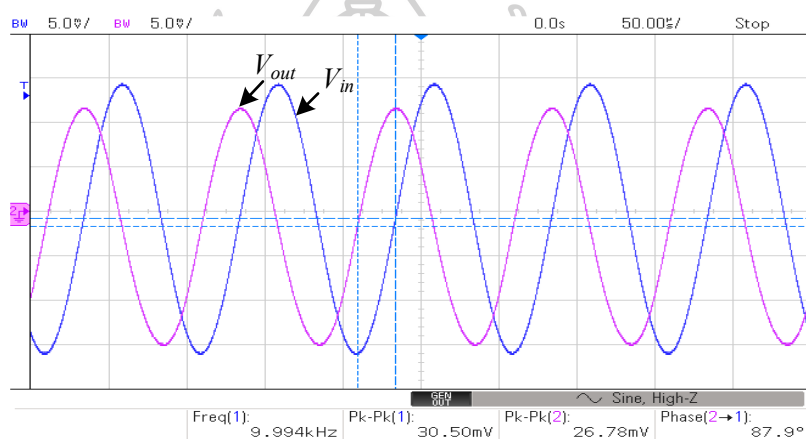
โอดังสมการ (3.39) ซึ่งผลตอบสนองทางขนาดและเฟสแสดงดังรูปที่ 4.15 สามารถยืนยันได้ว่าผลตอบสนองของวงจรเป็นฟังก์ชันกรองความถี่ต่ำผ่านตามที่วิเคราะห์ไว้โดยมีความถี่ธรรมชาติ $f_0 = 10.964\text{kHz}$ ที่วัดได้จากการต่อวงจรในทางปฏิบัติมีความเบี่ยงเบนจากการที่วิเคราะห์ไว้ข้างต้น 2.353% มีอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB เมื่อทำการทดสอบฟังก์ชันของวงจรกรองความถี่ต่ำผ่าน โดยป้อนสัญญาณอินพุตของวงจรเป็นสัญญาณไซน์ 30mV_{pp} พบว่ามีความสอดคล้องกับทฤษฎี เมื่อทดสอบที่ความถี่ช่วง $f_0 = 1\text{kHz}$ จะมีสัญญาณใกล้เคียงกับสัญญาณอินพุต ช่วงความถี่ $f_0 = 10\text{kHz}$ สัญญาณมีการลดทอนลงมา และเมื่อเทียบกับ $f_0 = 50\text{kHz}$ จะเห็นได้ว่าสัญญาณเอาต์พุตต่ำลงจนอยู่ในช่วงความถี่หยุดผ่านแสดงดังรูปที่ 4.16



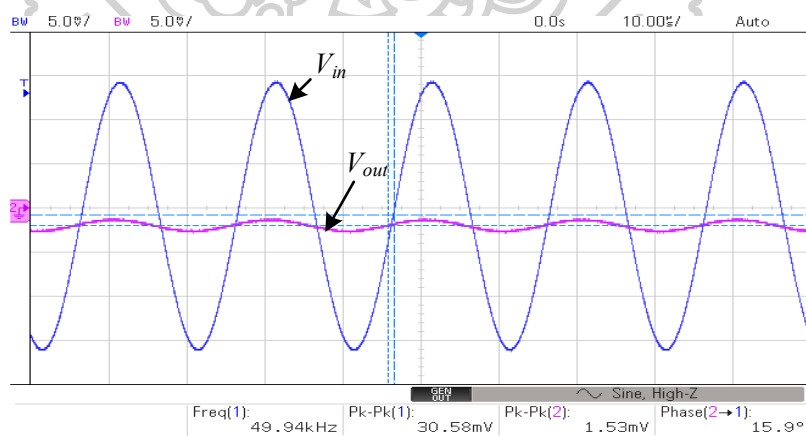
รูปที่ 4.15 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่ต่ำผ่าน



(ก)



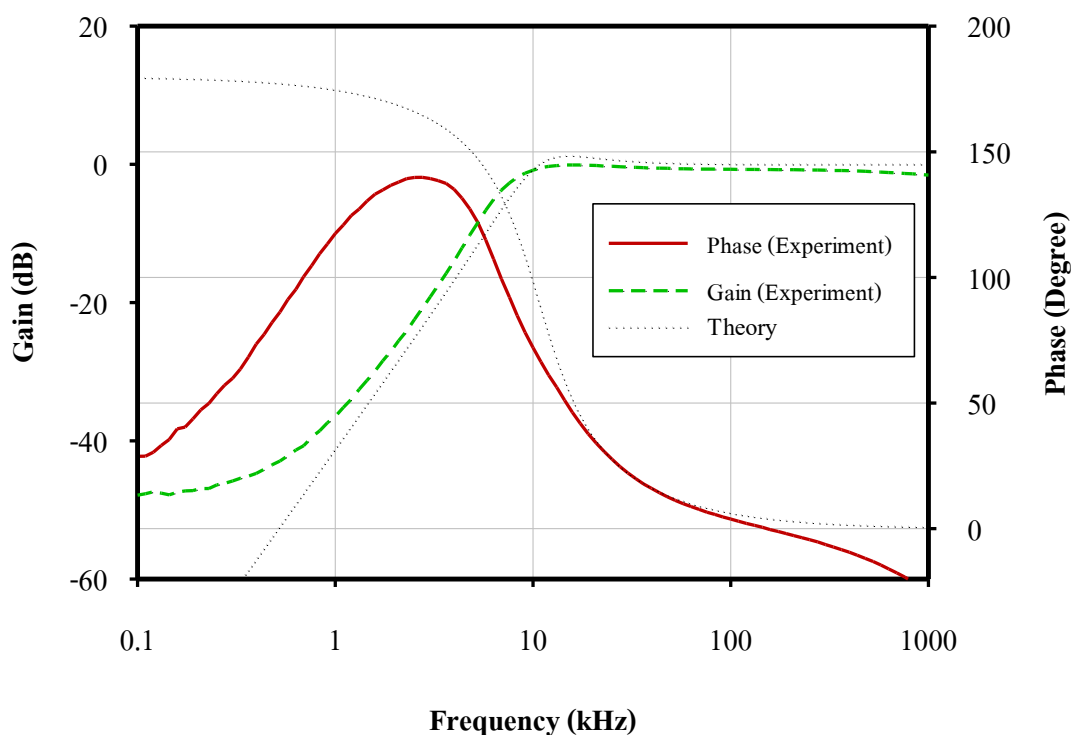
(ข)



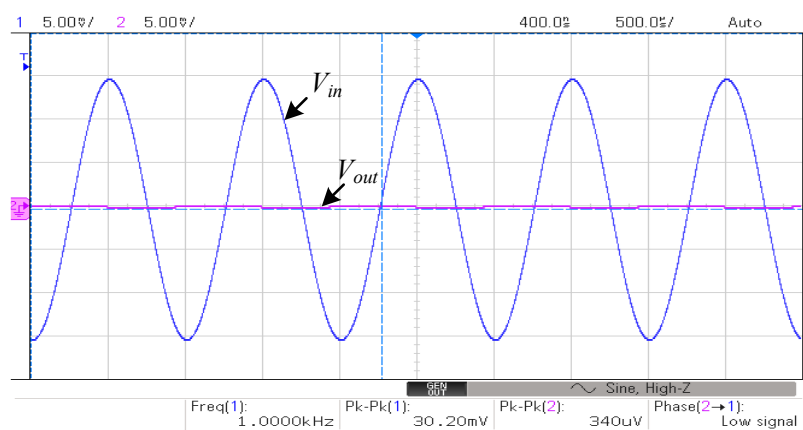
(ค)

รูปที่ 4.16 สัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันกรองความถี่ต่ำผ่าน ผ่านเมื่อป้อน
สัญญาณอินพุตที่มีความถี่ (ก) 1kHz (ข) 10kHz และ (ค) 50kHz

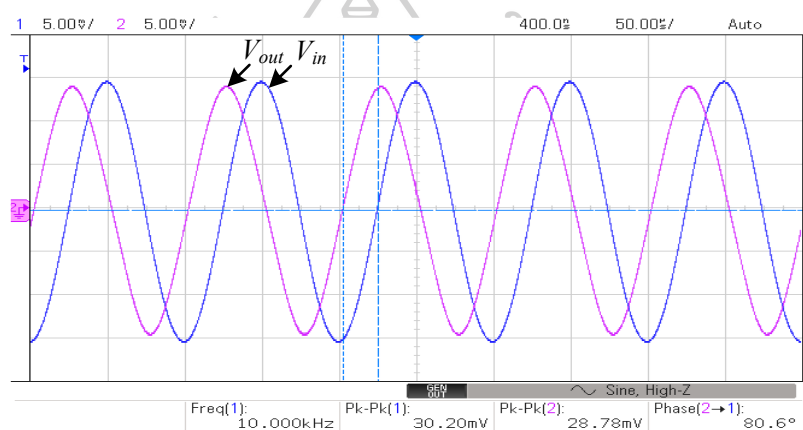
จากรูปที่ 4.17 แสดงผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่สูงผ่านสามารยยืนยันทว่าได้ผลตอบสนองเป็นไปตามที่ได้วิเคราะห์ไว้เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in1} = V_{in2} = V_{in3} = V_{in}$ จะได้ผลตอบสนองฟังก์ชันกรองความถี่สูงผ่านแบบไม่กลับเฟส มีฟังก์ชันการถ่ายโอนดังสมการ (3.42) โดยมีความถี่ธรรมชาติ $f_0 = 9.846\text{kHz}$ ที่วัดได้จากการต่อวงจรในทางปฏิบัติมีความเบี่ยงเบนจากการที่วิเคราะห์ไว้ 8.084% โดยอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB เมื่อพิจารณาฟังก์ชันของวงจรกรองความถี่สูงผ่านดังสมการ (3.42) โดยป้อนสัญญาณอินพุตของวงจรเป็นสัญญาณไซน์ 30mV_{pp} พบว่ามีความสอดคล้องกับทฤษฎี เมื่อทดสอบที่ความถี่ช่วง $f_0 = 1\text{kHz}$ สัญญาณเอาต์พุตอยู่ในช่วงความถี่หยุดผ่าน ที่ช่วงความถี่ $f_0 = 10\text{kHz}$ สัญญาณเอาต์พุตมีขนาดเพิ่มขึ้นและเมื่อเทียบกับ $f_0 = 50\text{kHz}$ ขนาดของสัญญาณเอาต์พุตจะมีค่าใกล้เคียงกับสัญญาณอินพุต แสดงดังรูปที่ 4.18



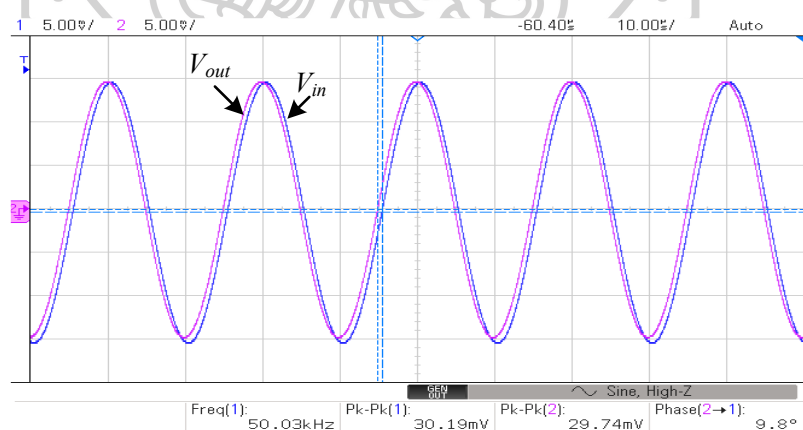
รูปที่ 4.17 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองความถี่สูงผ่าน



(ก)



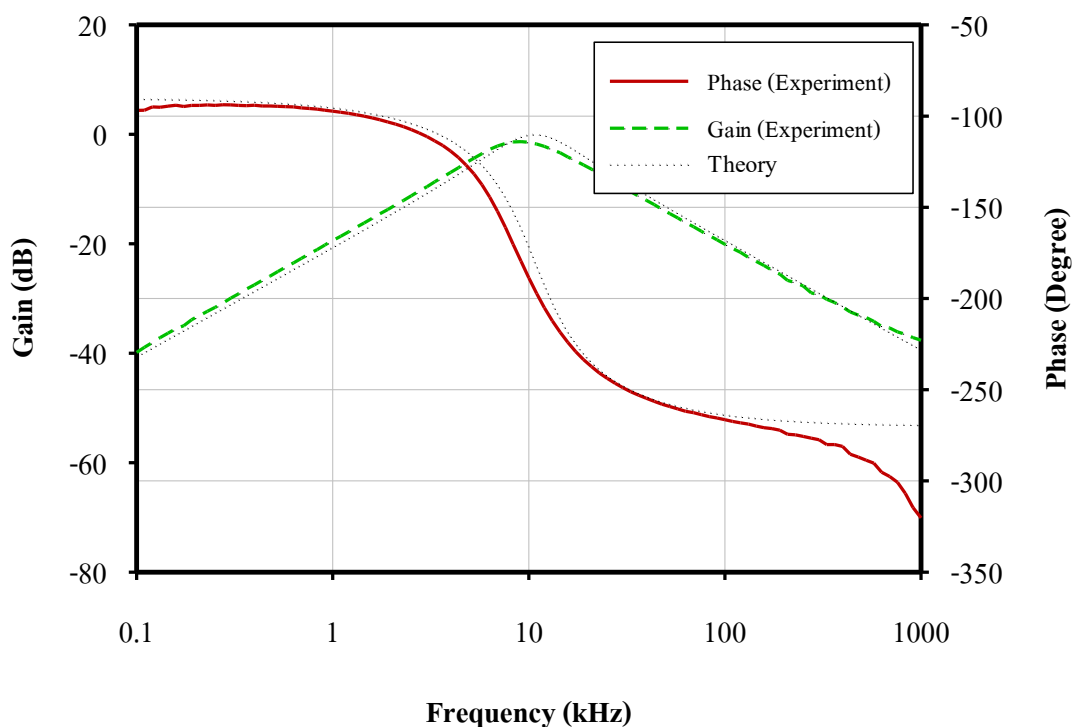
(ข)



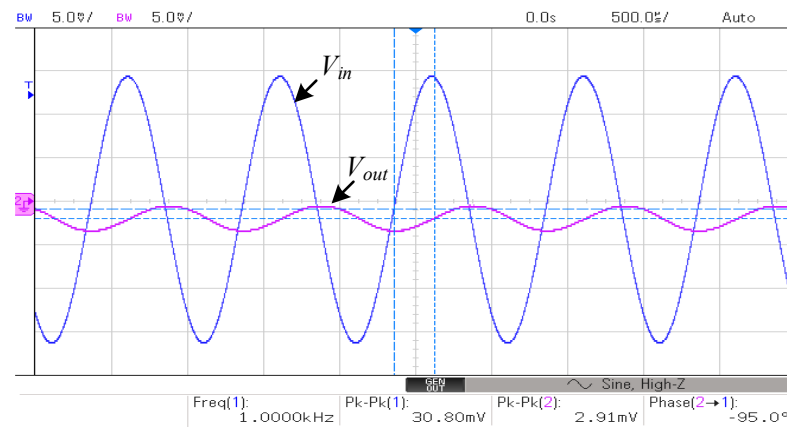
(ค)

รูปที่ 4.18 สัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันกรองความถี่สูงผ่านเมื่อป้อนสัญญาณอินพุตที่ความถี่ (ก) 1kHz (ข) 10kHz และ (ค) 50kHz

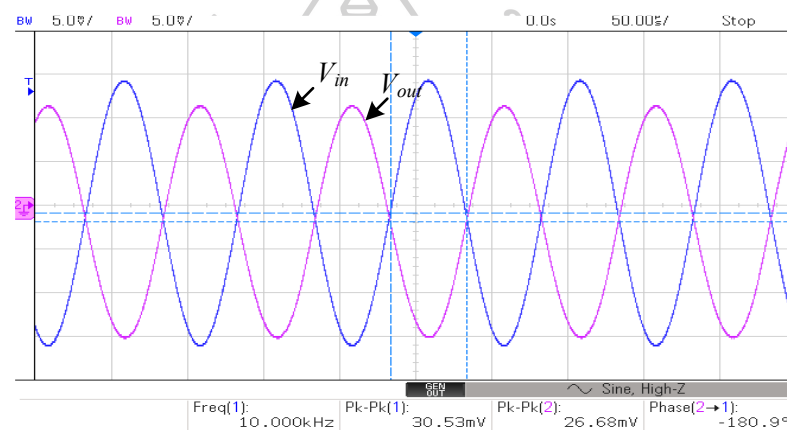
ผลตอบสนองทางขนาดและเฟสของฟังก์ชันการรวมความถี่แถบผ่านแบบกลับเฟสแสดงดังรูปที่ 4.19 เมื่อกำหนดให้ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) สามารถยืนยันได้ว่าผลตอบสนองเป็นไปตามที่ได้วิเคราะห์ไว้โดยวัดค่าความถี่ธรรมชาติจากการทดลองต่อวงจรจริงได้ $f_0 = 10.946\text{kHz}$ มีความเบี่ยงเบนจากการที่วิเคราะห์ไว้ 2.184% มีอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่กลางมีค่าประมาณ 0dB และจากรูปที่ 4.20 แสดงสัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันการรวมความถี่แถบผ่านโดยพิจารณาฟังก์ชันของวงจรการรวมความถี่แถบผ่านดังสมการ (3.40) ด้วยการป้อนสัญญาณอินพุตของวงจรเป็นสัญญาณไซน์ขนาด $30\text{mV}_{\text{p-p}}$ เมื่อทดสอบที่ความถี่ช่วง $f_0 = 1\text{kHz}$ สัญญาณเอาต์พุตอยู่ในช่วงความถี่หยุดผ่าน เมื่อทดสอบความถี่ช่วง $f_0 = 10\text{kHz}$ สัญญาณเอาต์พุตมีขนาดใกล้เคียงกับสัญญาณอินพุต และเมื่อเทียบกับช่วงความถี่ $f_0 = 50\text{kHz}$ ขนาดของสัญญาณเอาต์พุตจะมีการลดทอนของสัญญาณไปอีกครั้งหนึ่ง พบว่ามีความสอดคล้องกับทฤษฎี



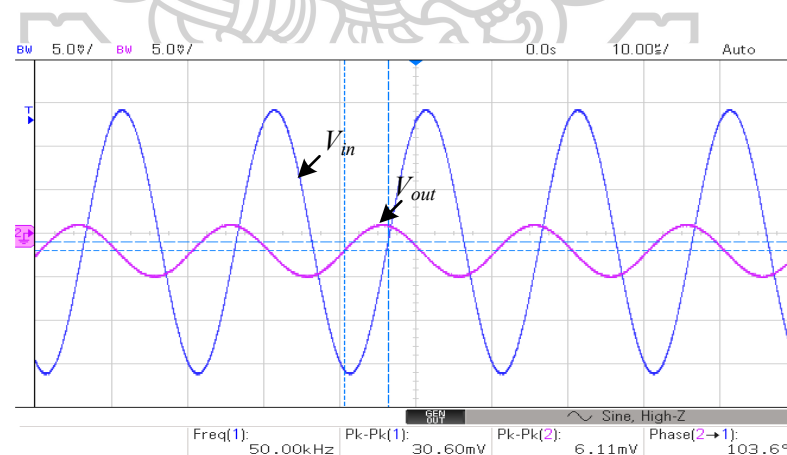
รูปที่ 4.19 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันการรวมความถี่แถบผ่าน



(ก)



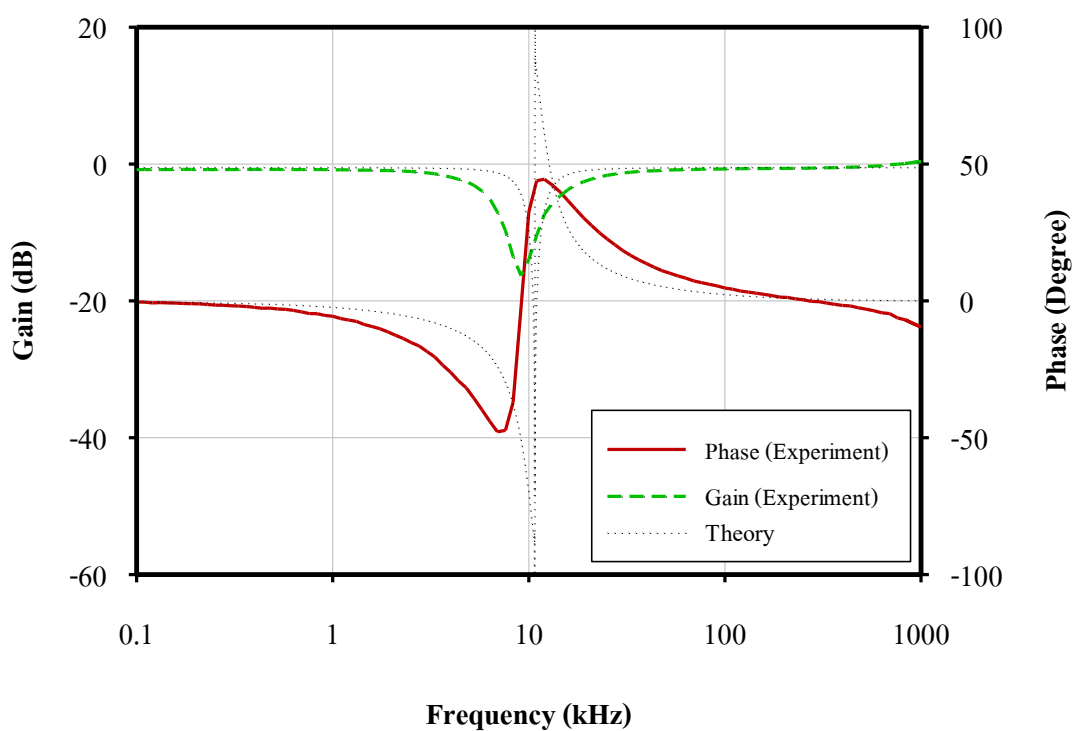
(ข)



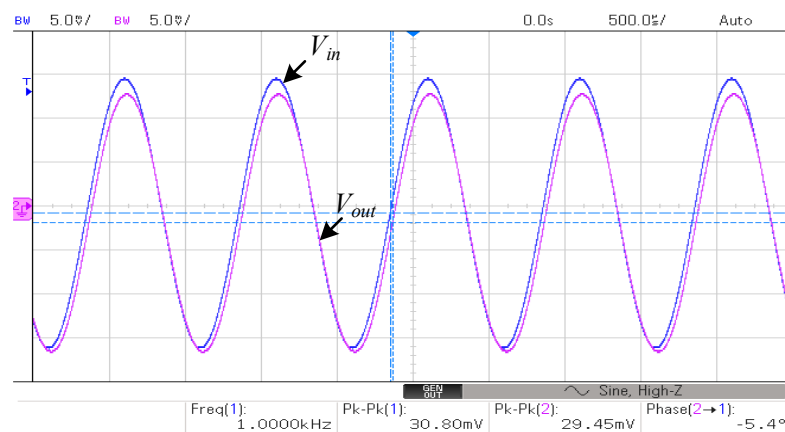
(ค)

รูปที่ 4.20 สัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันกรองความถี่แถบผ่านเมื่อป้อนสัญญาณอินพุตที่ความถี่ (ก) 1kHz (ข) 10kHz และ (ค) 50kHz

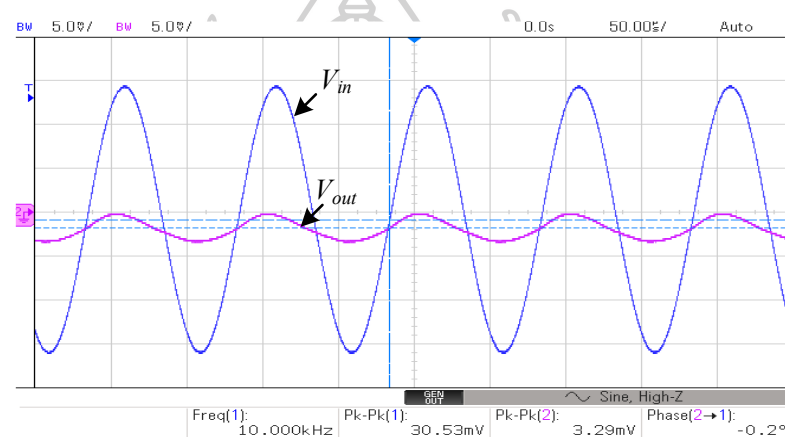
เมื่อแรงดันอินพุตมีค่า $V_{in2} = V_{in3} = V_{in}$ และ $V_{in1} = 0$ จะให้ผลตอบสนองทางขนาดและเฟสเป็นฟังก์ชันกำลังแอมพลิจูดแบบไม่กลับเฟส แสดงดังรูปที่ 4.21 ค่าความถี่ธรรมชาติจากการทดลองมีค่าเป็น $f_0 = 10.135\text{kHz}$ มีความเบี่ยงเบนเป็น 5.364% และมีอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB สามารถยืนยันได้ว่าผลตอบสนองเป็นไปตามทฤษฎี ในรูปที่ 4.22 แสดงสัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันกรังความถี่ผ่าน โดยพิจารณาฟังก์ชันกำลังแอมพลิจูดดังสมการ (3.43) ด้วยการป้อนสัญญาณอินพุตของวงจรมีขนาดเป็น 30mV_{pp} โดยการทดสอบที่ความถี่ช่วง $f = 1\text{kHz}$ สัญญาณเอาต์พุตมีขนาดใกล้เคียงกับสัญญาณอินพุต เมื่อทดสอบความถี่ช่วง $f = 10\text{kHz}$ สัญญาณเอาต์พุตอยู่ในช่วงความถี่หยุดผ่านและเมื่อเทียบกับช่วงความถี่ $f = 50\text{kHz}$ ขนาดของสัญญาณเอาต์พุตมีขนาดเพิ่มขึ้นใกล้เคียงกับสัญญาณอินพุต พบว่ามีความสอดคล้องตามทฤษฎี



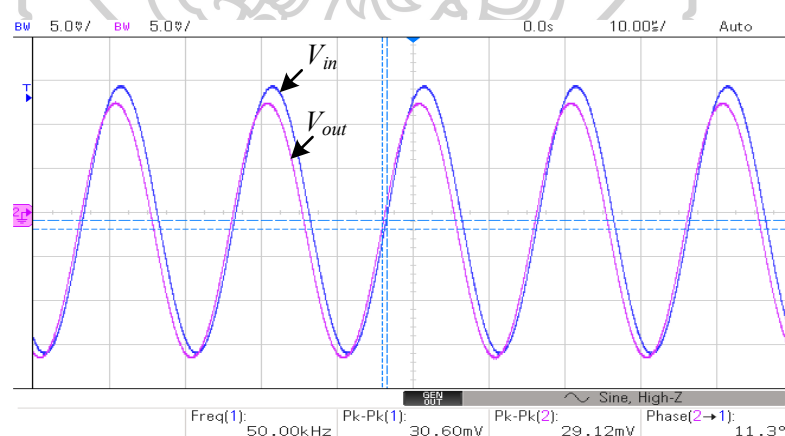
รูปที่ 4.21 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกำลังแอมพลิจูด



(ก)



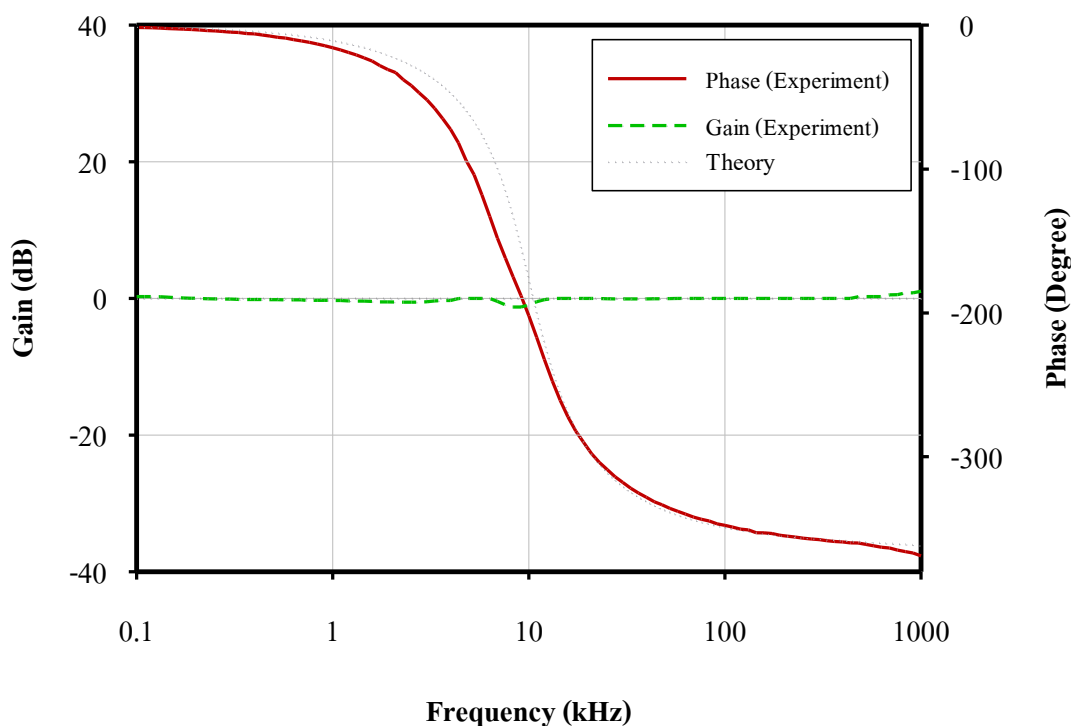
(ข)



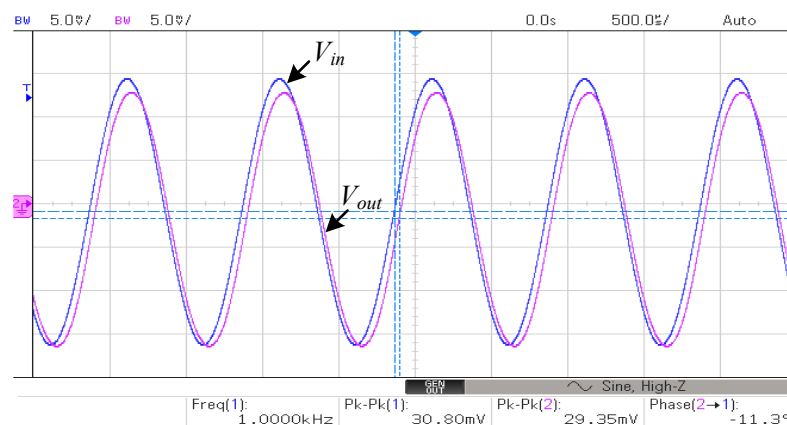
(ค)

รูปที่ 4.22 สัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันกำลังจันทราบความถี่เมื่อป้อนสัญญาณอินพุตที่มีความถี่ (ก) 1kHz (ข) 10kHz และ (ค) 50kHz

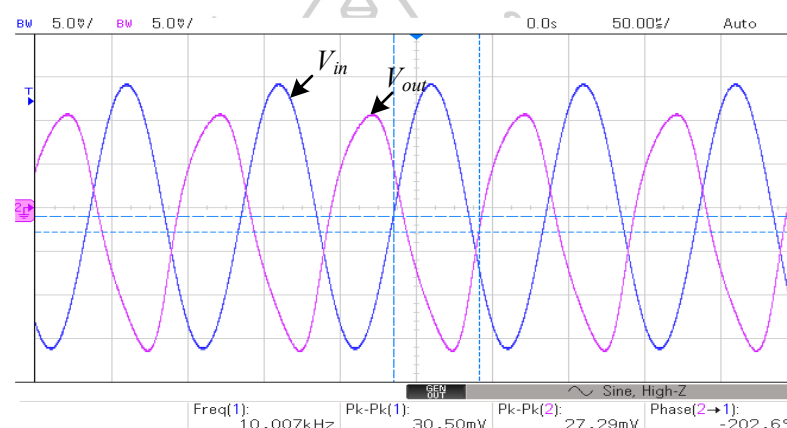
เมื่อทำการทดสอบวงจรกรองความถี่ที่นำเสนอโดยกำหนดให้ค่าแรงดันอินพุต $V_{in2} = 2V_{in}$, $V_{in3} = V_{in}$ และ $V_{in1} = 0$ จะมีฟังก์ชันการถ่ายโอนตามสมการ (3.44) ให้ผลตอบสนองฟังก์ชันกรองผ่านทุกความถี่แบบไม่กลับเฟส มีเฟสอยู่ระหว่าง 0° ถึง (-360°) ความถี่ธรรมชาติหรือ f_0 ขนาดของเฟสมีค่าเป็น -202° ซึ่งมีค่าความผิดเพี้ยนเป็น 12.22% และมีอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB แสดงดังรูปที่ 4.23 และจากรูปที่ 4.24 แสดงสัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันกรองผ่านทุกความถี่ ด้วยการป้อนสัญญาณอินพุตของวงจรมีขนาดเป็น 30mV_{pp} เมื่อทดสอบที่ความถี่ช่วง $f = 1\text{kHz}$ สัญญาณเอาต์พุตมีขนาดใกล้เคียงกับสัญญาณอินพุต เมื่อทดสอบความถี่ช่วง $f = 10\text{kHz}$ สัญญาณเอาต์พุตมีการลดทอนลงเล็กน้อยและที่ช่วงความถี่ $f = 50\text{kHz}$ ขนาดของสัญญาณเอาต์พุตมีขนาดใกล้เคียงกับสัญญาณอินพุต พบว่ามีความสอดคล้องตามทฤษฎี



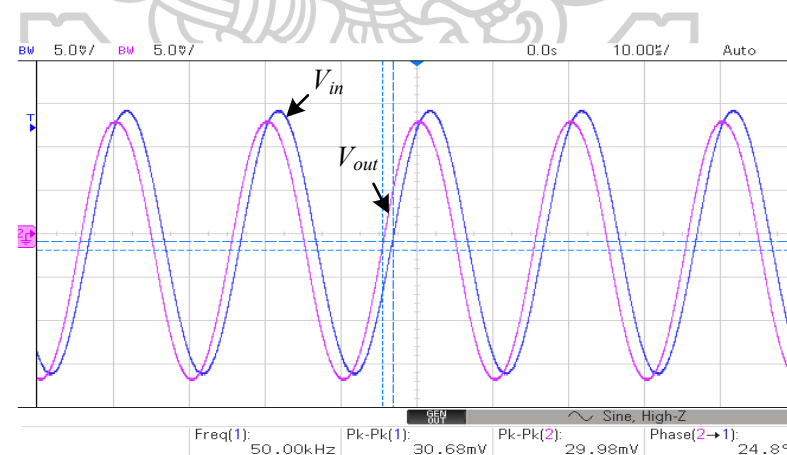
รูปที่ 4.23 ผลตอบสนองทางขนาดและเฟสของฟังก์ชันกรองผ่านทุกความถี่



(ก)



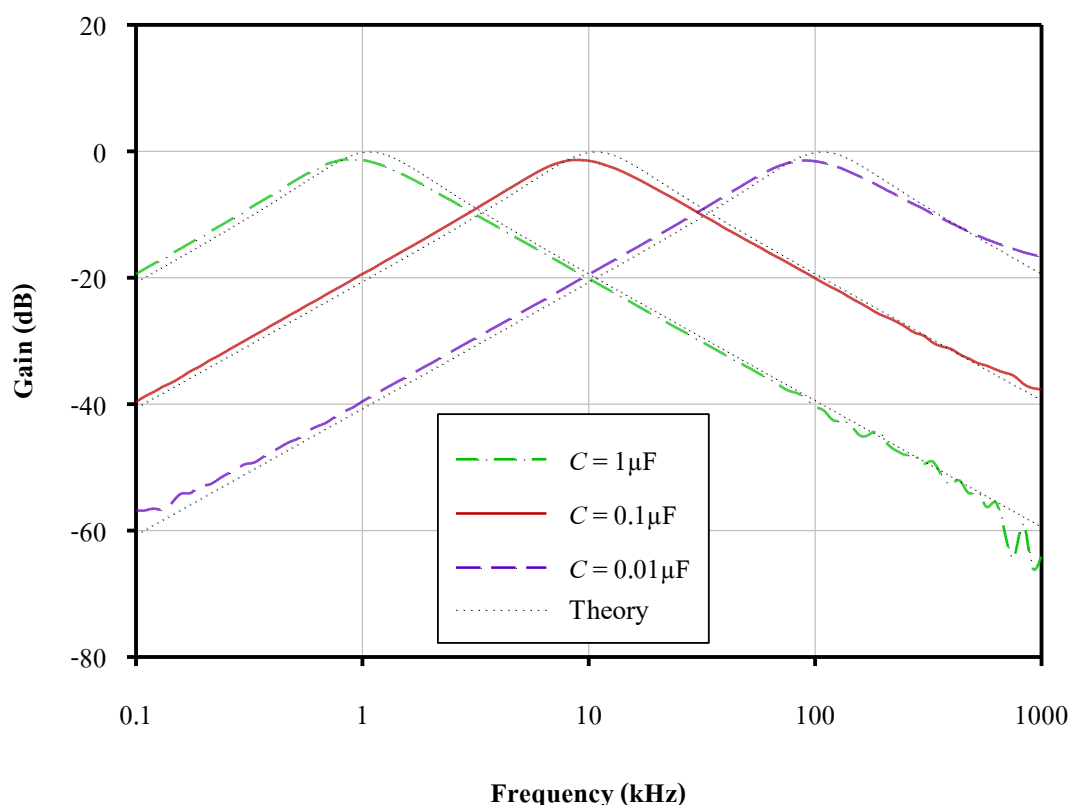
(ข)



(ค)

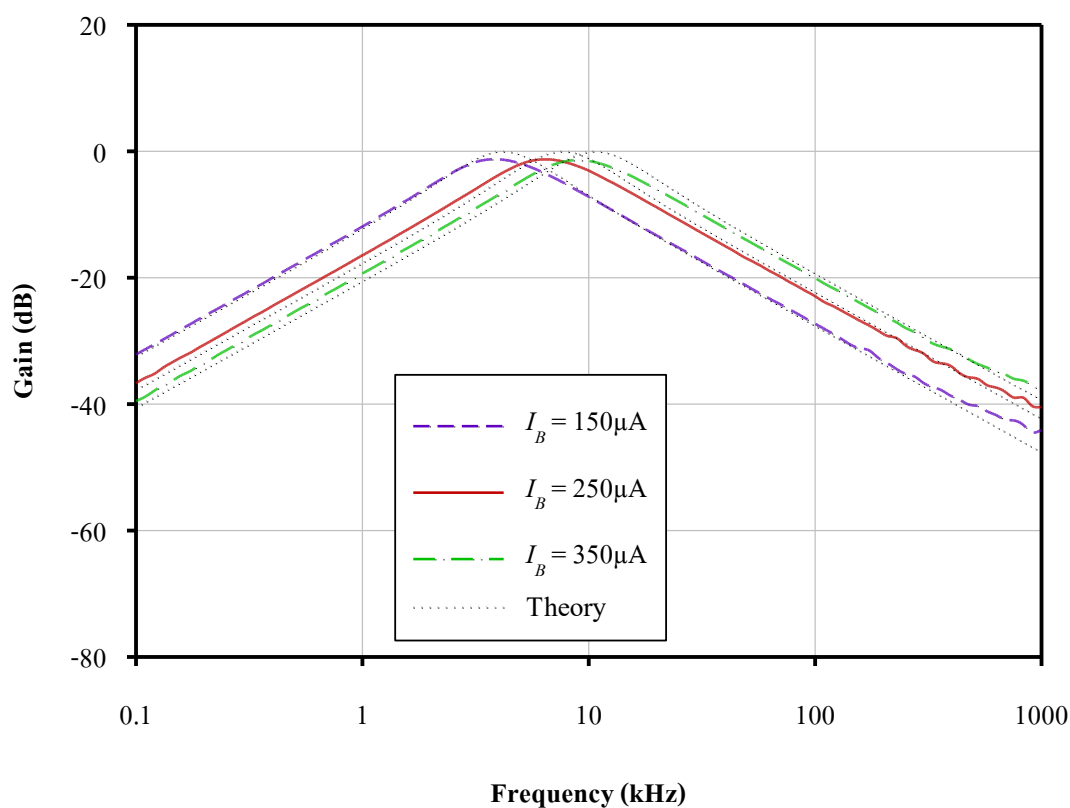
รูปที่ 4.24 สัญญาณแรงดันเอาต์พุตเทียบกับอินพุตฟังก์ชันกรองผ่านทุกความถี่เมื่อป้อนสัญญาณอินพุตที่ความถี่ (ก) 1kHz (ข) 10kHz และ (ค) 50kHz

ผลการทดลองต่อวงจรในทางปฏิบัติในรูปที่ 4.25 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่ฟังก์ชันกรองความถี่แถบผ่านเมื่อ C มีค่าต่างกัน จากวงจรกรองความถี่ที่นำเสนอโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่มีความถี่ตั้งแต่ 100Hz – 1MHz ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบสนองทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้กระแสไบอัส $I_{B1} = I_{B3} = 350\mu A$ และ $I_{B2} = I_{B4} = 50\mu A$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น $1k\Omega$ และปรับค่าตัวเก็บประจุ $C_1 = C_2 = C$ เป็น $1\mu F$, $0.1\mu F$ และ $0.01\mu F$ ค่าความถี่ธรรมชาติจากทฤษฎีมีค่าเป็น 1.071kHz, 10.712kHz, และ 107.123kHz ตามลำดับ และค่าความถี่ธรรมชาติจากการทดลองมีค่าเป็น 1.096kHz, 10.946kHz และ 100kHz ตามลำดับ มีความเบี่ยงเบนเป็น 2.334%, 2.1874% และ 6.649% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าความถี่ธรรมชาติได้ด้วยตัวเก็บประจุ ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.37)

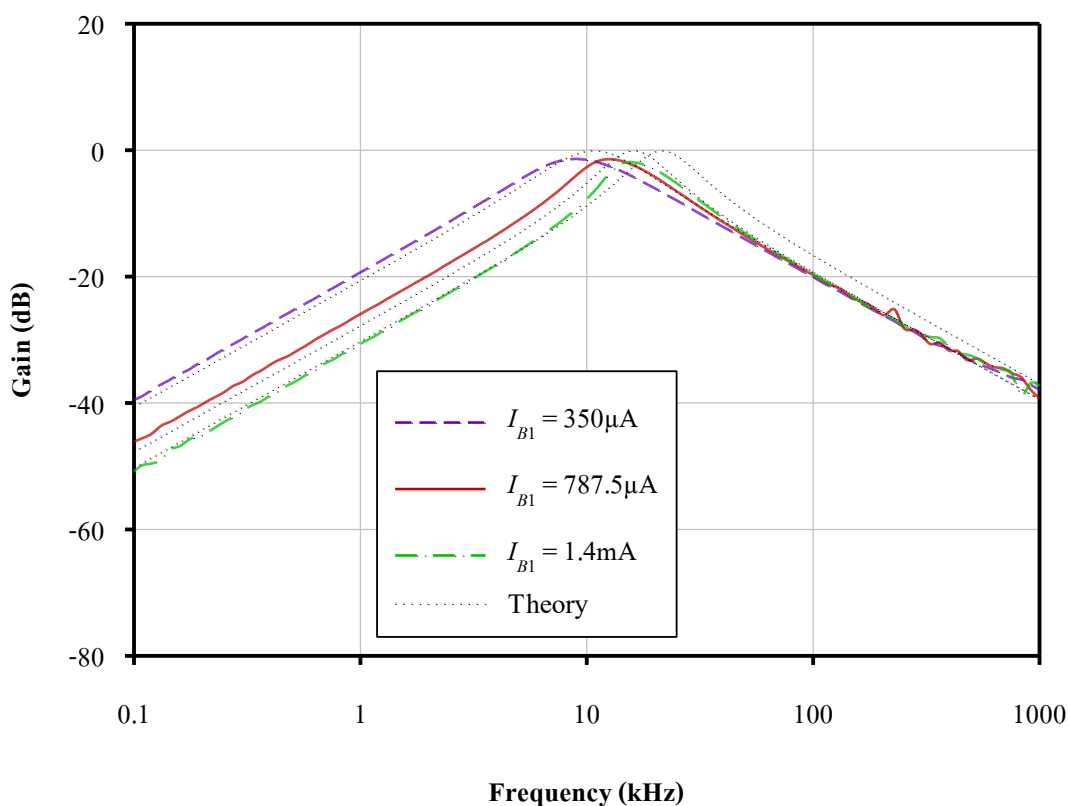


รูปที่ 4.25 ผลตอบสนองทางขนาดและเฟสฟังก์ชันกรองความถี่แถบผ่าน เมื่อปรับค่า C

เมื่อทดลองต่อวงจรในทางปฏิบัติโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่มีความถี่ตั้งแต่ 100Hz – 1MHz ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบแทนทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 0.1\mu\text{F}$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น $1\text{k}\Omega$ ค่ากระแสไบอัส $I_{B2} = I_{B4} = 50\mu\text{A}$ เมื่อให้ $I_{B1} = I_{B3} = I_B$ มีค่าต่างกันเป็น $350\mu\text{A}$, $250\mu\text{A}$ และ $150\mu\text{A}$ ค่าความถี่ธรรมชาติจากทฤษฎีจะได้ 10.712kHz, 7.651kHz และ 4.1591kHz ตามลำดับ และค่าความถี่ธรรมชาติจากวงจรในทางปฏิบัติมีค่าเป็น 10.946kHz, 7.585kHz และ 4.365kHz ตามลำดับ มีความเบี่ยงเบนเป็น 2.184%, 0.849% และ 4.591% ตามลำดับ แสดงดังรูปที่ 4.26 สามารถสรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าความถี่ธรรมชาติได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.37)



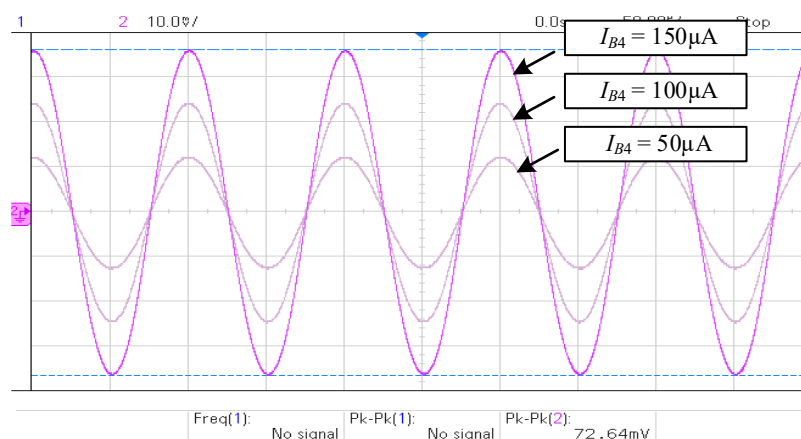
รูปที่ 4.26 ผลตอบสนองทางขนาดของฟังก์ชันกรองความถี่แถบผ่าน เมื่อปรับค่า I_B



รูปที่ 4.27 ผลตอบสนองทางขนาดของฟังก์ชันกรองความถี่แถบผ่าน เมื่อปรับค่า I_{B1}

จากผลการทดลองในรูปที่ 4.27 เป็นผลตอบสนองทางขนาดของวงจรกรองความถี่ฟังก์ชันกรองความถี่แถบผ่านเมื่อ I_{B1} มีค่าต่างกัน จากวงจรกรองความถี่ที่นำเสนอโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่ความถี่ตั้งแต่ 100Hz–1MHz ค่าแรงดันอินพุต $V_{in2} = V_{in}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบสนองทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 0.1 \mu F$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น 1k Ω และกระแสไบอัส $I_{B2} = I_{B4} = 50 \mu A$, และ $I_{B3} = 350 \mu A$ โดยปรับค่า I_{B1} มีค่าเป็น 350 μA , 787.5 μA และ 1.4mA ค่าความถี่ธรรมชาติจากการสมการ (3.37) มีค่าเป็น 10.712kHz, 16.068kHz และ 21.424kHz ค่าความถี่ธรรมชาติจากการทดลองมีค่าเป็น 10.946kHz, 14.445kHz และ 19.054kHz และมีความเบี่ยงเบนเป็น 2.184%, 10.10% และ 11.062% ตามลำดับ ค่าควอลิตี้แฟกเตอร์จากสมการ (3.38) มีค่าเป็น 1, 1.5 และ 2 จากการทดลองค่า $Q = f_0/BW$ มีค่าเป็น 1.114, 1.462, และ 1.96 มีความเบี่ยงเบนเป็น 11.4%, 2.533% และ 2% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถ

ปรับได้ด้วยกระแสไบอัสภายนอก แต่ไม่เป็นอิสระกับค่าความถี่ธรรมชาติซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.38)



รูปที่ 4.28 ผลตอบสนองทางเวลาของฟังก์ชันกรองความถี่แถบผ่าน เมื่อปรับค่า I_{B4}

จากผลการทดลองในรูปที่ 4.28 เป็นผลตอบสนองทางเวลาของวงจรกรองความถี่ฟังก์ชันกรองความถี่แถบผ่านเมื่อ I_{B4} มีค่าต่างกัน จากวงจรกรองความถี่ที่นำเสนอโดยป้อนอินพุตเป็นแรงดันไฟฟ้ากระแสสลับที่มีความถี่กลาง 10.7 kHz ค่าแรงดันอินพุต $V_{in2} = 30\text{mV}$ และ $V_{in1} = V_{in3} = 0$ มีฟังก์ชันการถ่ายโอนดังสมการ (3.40) ให้ผลตอบสนองทางขนาดของวงจรกรองความถี่เป็นฟังก์ชันกรองความถี่แถบผ่าน กำหนดให้ค่าตัวเก็บประจุ $C_1 = C_2 = 0.1\mu\text{F}$ ค่าความต้านทาน $R_1 = R_2$ มีค่าเป็น $1\text{k}\Omega$ และกระแสไบอัส $I_{B1} = I_{B3} = 350\mu\text{A}$, $I_{B2} = 50\mu\text{A}$, และปรับค่า $I_{B4} = 50\mu\text{A}$, $100\mu\text{A}$ และ $150\mu\text{A}$ ซึ่งเป็นการปรับค่าอัตราขยายของวงจรโดยปรับค่า k_2 ซึ่งมีค่าเป็น $k_2 = g_{m4}R_2$ จะมีค่าเป็น 1, 2, และ 3 ตามลำดับ ค่าแรงดันเอาต์พุตที่ได้เป็น 26.78mV, 53.05mV, และ 76.64mV ตามลำดับ เมื่อเทียบผลแรงดันเอาต์พุตจากการทดลองกับทฤษฎีมีค่าความผิดเพี้ยนเป็น 10.733%, 11.583%, และ 13.733% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าอัตราขยายได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก โดยเป็นอิสระกับค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ตามทฤษฎี

บทที่ 5

สรุปผลการวิจัยและข้อเสนอแนะ

5.1 สรุปผลการวิจัย

วิทยานิพนธ์ฉบับนี้มีวัตถุประสงค์เพื่อสังเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่สามอินพุตหนึ่งเอาต์พุต ที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยใช้ไอซีเชิงพาณิชย์ ซึ่งประกอบไปด้วยวงจรขยายความนำถ่ายอินพุตหลายอินพุตผลต่างปลายคู่ (FD MI-OTA) 4 ตัว ต่อร่วมกับตัวต้านทาน 2 ตัว และตัวเก็บประจุอีก 2 ตัว ซึ่งใช้งบประมาณไม่เกิน 3000 บาท วงจรกรองความถี่ที่นำเสนอให้ผลตอบสนองได้ทั้งหมดห้าฟังก์ชัน คือ วงจรกรองความถี่ต่ำผ่าน (LPF) วงจรกรองความถี่สูงผ่าน (HPF) วงจรกรองความถี่แถบผ่าน (BPF) วงจรกำจัดแถบความถี่ผ่าน (BRF) และวงจรกรองผ่านทุกความถี่ (APF) สามารถเลือกฟังก์ชันการทำงานได้โดยไม่ต้องปรับเปลี่ยนตัววงจรซึ่งทำโดยการเลือกสัญญาณอินพุต คุณสมบัติของวงจรสามารถปรับค่าความถี่ธรรมชาติได้ด้วยตัวเก็บประจุ และสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ หรือการปรับโดยการไบอัสกระแส วงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ได้วิเคราะห์สมรรถนะในกรณีอุดมคติและกรณีที่ไม่เป็นไปตามอุดมคติที่เกิดจากผลกระทบจากความผิดพลาดในการส่งผ่านแรงดันอินพุตไปยังเอาต์พุตของอุปกรณ์ ซึ่งได้อธิบายไว้ในบทที่ 3 การหาประสิทธิภาพวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ที่ใช้ไอซีเชิงพาณิชย์ สามารถควบคุมค่าควอลิตี้แฟกเตอร์และความถี่ธรรมชาติได้ด้วยวิธีทางอิเล็กทรอนิกส์ จากการจำลองผลด้วยโปรแกรม PSpice และการทดสอบผลจากการต่อวงจรในทางปฏิบัติ เพื่อยืนยันถึงทฤษฎีที่ได้วิเคราะห์ไว้ โดยการทดสอบการทำงานจะแบ่งออกเป็น 2 ส่วน คือ 1) การทำงานของวงจร FD MI-OTA ที่ประกอบด้วยไอซีเบอร์ LM13700 2 ตัว ทดสอบค่ากระแสเอาต์พุต I_{out+} และ I_{out-} ด้วยการต่อวงจรในทางปฏิบัติ ใช้แหล่งจ่ายไฟเลี้ยง $\pm 9V$ ค่ากระแสไบอัส I_B มีค่าเป็น $50\mu A$, $100\mu A$, $150\mu A$, $200\mu A$, $250\mu A$, $300\mu A$ และ $350\mu A$ และปรับค่าแรงดันอินพุตที่ขา V_{in1+} , V_{in1-} , V_{in2+} และ V_{in2-} ตั้งแต่ $0 - 60mV$ ค่าความผิดพลาดสูงสุดเมื่อเทียบกับทฤษฎีในสมการ (3.3) อยู่ที่ 9.54% และ 2) การทำงานของวงจรกรองความถี่หลายหน้าที่ที่นำเสนอ ออกแบบให้ค่าอัตราขยาย (Gain : k_2) มีค่าเท่ากับ 1 ค่าความถี่ธรรมชาติ (f_0) มีค่าเป็น 10.712kHz และค่าควอลิตี้แฟกเตอร์เป็น 1 โดยยืนยันสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยผลการจำลองจากโปรแกรม PSpice พบว่าฟังก์ชันกรองความถี่ความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่แถบผ่าน กำจัดแถบความถี่ มีค่าความถี่ธรรมชาติ (f_0) เป็น 10.912kHz, 9.62kHz, 10.186kHz, และ 10.116kHz มีค่าเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 1.783%, 10.278%, 4.994%, และ 5.648% ตามลำดับ และมีอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วงความถี่ผ่านมีค่าประมาณ 0dB ผลตอบสนองทาง

เฟสของฟังก์ชันกรองผ่านทุกความถี่ มีค่าเฟสอยู่ระหว่าง 0° ถึง (-360°) ที่ความถี่ธรรมชาติหรือ f_0 ขนาดของเฟสมีค่าเป็น -182.96° ซึ่งมีค่าความผิดเพี้ยนเป็น 1.644% เมื่อเทียบกับทฤษฎี วงจรที่นำเสนอสามารถปรับค่าความถี่ได้ด้วยตัวเก็บประจุกำหนดให้ $C_1 = C_2 = C$ มีค่าเป็น $1\mu\text{F}$, $0.1\mu\text{F}$ และ $0.01\mu\text{F}$ ค่าความถี่ธรรมชาติจากการจำลองมีค่าความเบี่ยงเบนเป็น 4.948%, 4.910% และ 4.913% ตามลำดับ ยืนยันได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าความถี่ธรรมชาติได้ด้วยตัวเก็บประจุ เมื่อปรับค่า $I_{B1} = I_{B3} = I_B$ มีค่าเป็น $350\mu\text{A}$, $250\mu\text{A}$ และ $150\mu\text{A}$ ค่าความถี่ธรรมชาติจากการจำลองมีค่าเป็น 10.186kHz, 7.330kHz และ 4.449kHz มีความเบี่ยงเบนเป็น 4.910%, 4.196% และ 3.093% ตามลำดับ สามารถยืนยันได้ว่าวงจรสามารถปรับค่าความถี่ธรรมชาติได้ด้วยวิธีการอิเล็กทรอนิกส์ซึ่งเป็นไปตามทฤษฎีที่ได้วิเคราะห์ไว้ตามสมการ (3.37) และเมื่อปรับค่า I_{B1} มีค่าเป็น $350\mu\text{A}$, $787.5\mu\text{A}$ และ 1.4mA ค่าความถี่ธรรมชาติจากการจำลองมีค่าเป็น 10.186kHz, 15.101kHz และ 19.861kHz มีความเบี่ยงเบนเป็น 4.910%, 6.018% และ 7.296% ตามลำดับ ค่าควอลิตี้แฟกเตอร์จากการจำลองซึ่งค่า $Q = f_0/BW$ มีค่าเป็น 0.877, 1.280, และ 1.810 มีความเบี่ยงเบนไปจากทฤษฎีเป็น 12.3%, 7.867% และ 9.5% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์ แต่ไม่เป็นอิสระกับค่าความถี่ธรรมชาติซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.38) นอกจากนี้วงจรที่นำเสนอสามารถปรับค่าอัตราขยายหรือค่า k_2 ซึ่งมีค่าเป็น $k_2 = g_{m4}R_2$ จากการทดลองในบทที่ 4.2.1 จะเห็นได้ว่าเมื่อปรับค่า $I_{B4} = 50\mu\text{A}$, $100\mu\text{A}$ และ $150\mu\text{A}$ ค่าแรงดันเอาต์พุตที่ได้เป็น 26.935mV, 53.190mV, และ 79.180mV ตามลำดับ เมื่อเทียบผลแรงดันเอาต์พุตจากการจำลองกับทฤษฎีมีค่าความผิดเพี้ยนเป็น 11.42%, 10.217%, และ 12.065% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าอัตราขยายได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก โดยเป็นอิสระกับค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ตามทฤษฎี นอกจากนี้ได้ทดสอบสมรรถนะของวงจรกรองความถี่ที่นำเสนอด้วยผลการต่อวงจรในทางปฏิบัติ ลงบนบอร์ดต่อวงจรอเนกประสงค์ และเก็บผลด้วยเครื่องออสซิลโลสโคปรุ่น KEYSIGHT DSOX1202G ออกแบบให้ใช้แหล่งจ่ายไฟเลี้ยง $\pm 9\text{V}$ กำหนดพารามิเตอร์ $I_{B1} = I_{B3} = 350\mu\text{A}$, $I_{B2} = I_{B4} = 50\mu\text{A}$, $R_1 = R_2 = 1\text{k}\Omega$, และ $C_1 = C_2 = 0.1$ พบว่าฟังก์ชันกรองความถี่ความถี่ต่ำผ่าน กรองความถี่สูงผ่าน กรองความถี่แถบผ่าน กำจัดแถบความถี่ มีค่าความถี่ธรรมชาติ (f_0) เป็น 10.964kHz, 9.846kHz, 10.946kHz, และ 10.135kHz มีค่าเบี่ยงเบนไปจากการคำนวณในทางทฤษฎี 2.353%, 8.084%, 2.184%, และ 5.364% ตามลำดับ ผลตอบสนองทางเฟสของฟังก์ชันกรองผ่านทุกความถี่ มีค่าเฟสอยู่ระหว่าง 0° ถึง (-360°) ความถี่ธรรมชาติหรือ f_0 ขนาดของเฟสมีค่าเป็น -202° ซึ่งมีค่าความผิดเพี้ยนเป็น 12.22% และมีอัตราขยายเท่ากับ 1 ซึ่งสามารถสังเกตได้จากผลตอบสนองทางขนาดช่วง

ความถี่ผ่านมีค่าประมาณ 0dB เพื่อยืนยันว่าวงจรสามารถปรับค่าความถี่ได้ด้วยตัวเก็บประจุ โดยกำหนดให้ $C_1 = C_2 = C$ มีค่าเป็น $1\mu\text{F}$, $0.1\mu\text{F}$ และ $0.01\mu\text{F}$ ค่าความถี่ธรรมชาติจากการทดลองในทางปฏิบัติมีค่าเป็น 1.096kHz, 10.946kHz, และ 100kHz มีความเบี่ยงเบนเป็น 2.334%, 2.1874% และ 6.649% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าความถี่ธรรมชาติได้ด้วยตัวเก็บประจุ เมื่อปรับค่า $I_{B1} = I_{B3} = I_B$ มีค่าเป็น $350\mu\text{A}$, $250\mu\text{A}$ และ $150\mu\text{A}$ ค่าความถี่ธรรมชาติจากการต่อวงจรในทางปฏิบัติมีค่าเป็น 10.946kHz, 7.585kHz และ 4.365kHz มีความเบี่ยงเบนไปจากทฤษฎี 2.184%, 0.849% และ 4.591% ตามลำดับ จากวงจรที่นำเสนอเมื่อปรับค่า I_{B1} มีค่าเป็น $350\mu\text{A}$, $787.5\mu\text{A}$ และ 1.4mA ค่าความถี่ธรรมชาติจากการทดลองมีค่าเป็น 10.946kHz, 14.445kHz และ 19.054kHz และมีความเบี่ยงเบนเป็น 2.184%, 10.10% และ 11.062% ตามลำดับ มีค่าควอลิตี้แฟกเตอร์เป็น 1.114, 1.462, และ 1.96 มีความเบี่ยงเบนไปจากทฤษฎี 11.4%, 2.533% และ 2% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าควอลิตี้แฟกเตอร์ได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก แต่ไม่เป็นอิสระกับค่าความถี่ธรรมชาติซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ในสมการ (3.38) จากวงจรกรองความถี่ที่นำเสนอเมื่อปรับค่า $I_{B4} = 50\mu\text{A}$, $100\mu\text{A}$ และ $150\mu\text{A}$ ค่าแรงดันเอาต์พุตที่ได้เป็น 26.78mV, 53.05mV, และ 76.64mV ตามลำดับ เมื่อเทียบผลแรงดันเอาต์พุตจากการทดลองกับทฤษฎีมีความผิดเพี้ยนเป็น 10.733%, 11.583%, และ 13.733% ตามลำดับ สรุปได้ว่าวงจรกรองความถี่ที่นำเสนอสามารถปรับค่าอัตราขยายได้ด้วยวิธีการทางอิเล็กทรอนิกส์หรือสามารถปรับได้ด้วยกระแสไบอัสภายนอก โดยเป็นอิสระกับค่าความถี่ธรรมชาติและค่าควอลิตี้แฟกเตอร์ซึ่งเป็นไปตามที่ได้วิเคราะห์ไว้ตามทฤษฎี

ผลการทดสอบสมรรถนะของวงจรกรองความถี่จากการจำลองวงจรโดยใช้โปรแกรม PSpice และผลจากการต่อวงจรในทางปฏิบัติ ทั้งสองวิธีมีความสอดคล้องกันและเป็นไปตามทฤษฎีที่ได้วิเคราะห์ไว้ จะเห็นได้ว่าการผลการทดสอบวงจรกรองความถี่สูงผ่านมีค่าความผิดเพี้ยนสูงที่สุดเนื่องจากการกำหนดฟังก์ชันการทำงานจำเป็นต้องใช้การป้อนค่าอินพุตทุกตัวเพื่อการหักล้างภายในวงจรแต่เนื่องจากโครงสร้างวงจรมีขนาดใหญ่การกำหนดค่าต่าง ๆ อาจมีความคลาดเคลื่อนจึงทำให้เกิดความคลาดเคลื่อนของวงจรได้ นอกจากนี้ค่าความผิดเพี้ยนของวงจรที่เกิดขึ้นนั้นมาจากความไม่เป็นอุดมคติของอุปกรณ์ตามที่ได้วิเคราะห์ไว้และความผิดพลาดที่เกิดจากผู้ทดลอง จากการศึกษางานวิจัยเกี่ยวกับวงจรกรองความถี่แบบผลต่างปลายคู่ที่ได้นำเสนอไว้ในบทที่ 2 จะมีจุดเด่นและข้อจำกัดที่แตกต่างกันเมื่อเปรียบเทียบกับวงจรที่นำเสนอ สามารถแสดงรายละเอียดดังตารางที่ 5.1

ตารางที่ 5.1 การเปรียบเทียบระหว่างวงจรกรองความถี่หลายหน้าที่แบบผลต่างปลายคู่ในรูปที่ 3.3 กับวงจรกรองความถี่แบบผลต่างปลายคู่ด้วยอุปกรณ์ต่าง ๆ จากงานวิจัยที่เกี่ยวข้อง

อ้างอิง	อุปกรณ์ที่ใช้ ออกแบบ	จำนวน	จำนวน R+C	ผลการตอบสนอง ฟังก์ชัน	การปรับค่าได้ ด้วยตัวเก็บประจุ	การปรับค่าได้ทาง อิเล็กทรอนิกส์	การปรับ อัตราขยายได้ทาง อิเล็กทรอนิกส์	ใช้ไอซีที่มีเชิง พหิพจน์	ทดลองต่อในทาง ปฏิบัติผลการ ทดลอง
[8]	FD-CF	3	2+2	LPF, HPF, BPF, BRF, APF	ได้	ไม่ได้	ไม่ได้	ไม่ใช่	ไม่มี
[19]	CDCC	7	8+2	LPF, HPF, BPF, BRF, APF	ได้	ไม่ได้	ไม่ได้	ไม่ใช่	ไม่มี
[20]	FDDTA	2	4+2	LPF, HPF, BPF	ได้	ไม่ได้	ไม่ได้	ไม่ใช่	ไม่มี
[21]	MOTA+OTR+A CA	3+1+2	0+4	LPF, HPF, BPF, BRF, APF	ได้	ได้	ไม่ได้	OPA860, OPA861	มี
[10]	MI-OTA	4	1+2	LPF, HPF, BPF, BRF, APF	ได้	ได้	ไม่ได้	ไม่ใช่	ไม่มี
[18]	FD MI-OTA	5	0+5	LPF	-	ได้	-	ไม่ใช่	ไม่มี
วงจรในรูปที่ 3.5	FD MI-OTA	4	2+2	LPF, HPF, BPF, BRF, APF	ได้	ได้	ได้	LM13700	มี

5.2 ข้อเสนอแนะ

5.2.1 ควรนำวงจรรองความถี่ที่สังเคราะห์ไปออกแบบเป็นวงจรพิมพ์หรือ PCB เพื่อประยุกต์ใช้กับงานอื่น ๆ ได้สะดวกมากขึ้น

5.2.2 ควรพัฒนาให้วงจรมีค่า THD น้อยลง ซึ่งเกิดจากความไม่เป็นอุดมคติของวงจร

5.2.3 พัฒนาวงจรให้มีขนาดเล็กลงโดยการลดจำนวนอุปกรณ์พาสซีฟหรืออุปกรณ์แอคทีฟ

5.2.4 เนื่องจากวงจรมีขนาดใหญ่จึงควรพัฒนาแหล่งจ่ายกระแสไบอัสเพื่อสะดวกต่อการปรับใช้งานในวงจร





CERTIFICATE OF PRESENTATION

This is to certify that

Apiwat Tanthong, Sakrapee Paisalnan, Rapeepan Keaw-on, Winai Jaikla and Phamorn Silapan

has successfully presented a paper titled

Electronically Tunable Three-Input Single-Output Fully Differential Universal Filter Employing
Commercially Available ICs

at the ECTI-CON 2024

The 21st International Conference on Electrical Engineering/Electronics, Computer,
Telecommunications and Information Technology

May 27-30 2024

KKU Science Park, Khon Kaen University,
Khon Kaen, THAILAND

Lunchakorn Wuttisittikulkij
Chulalongkorn University

TPC Chair

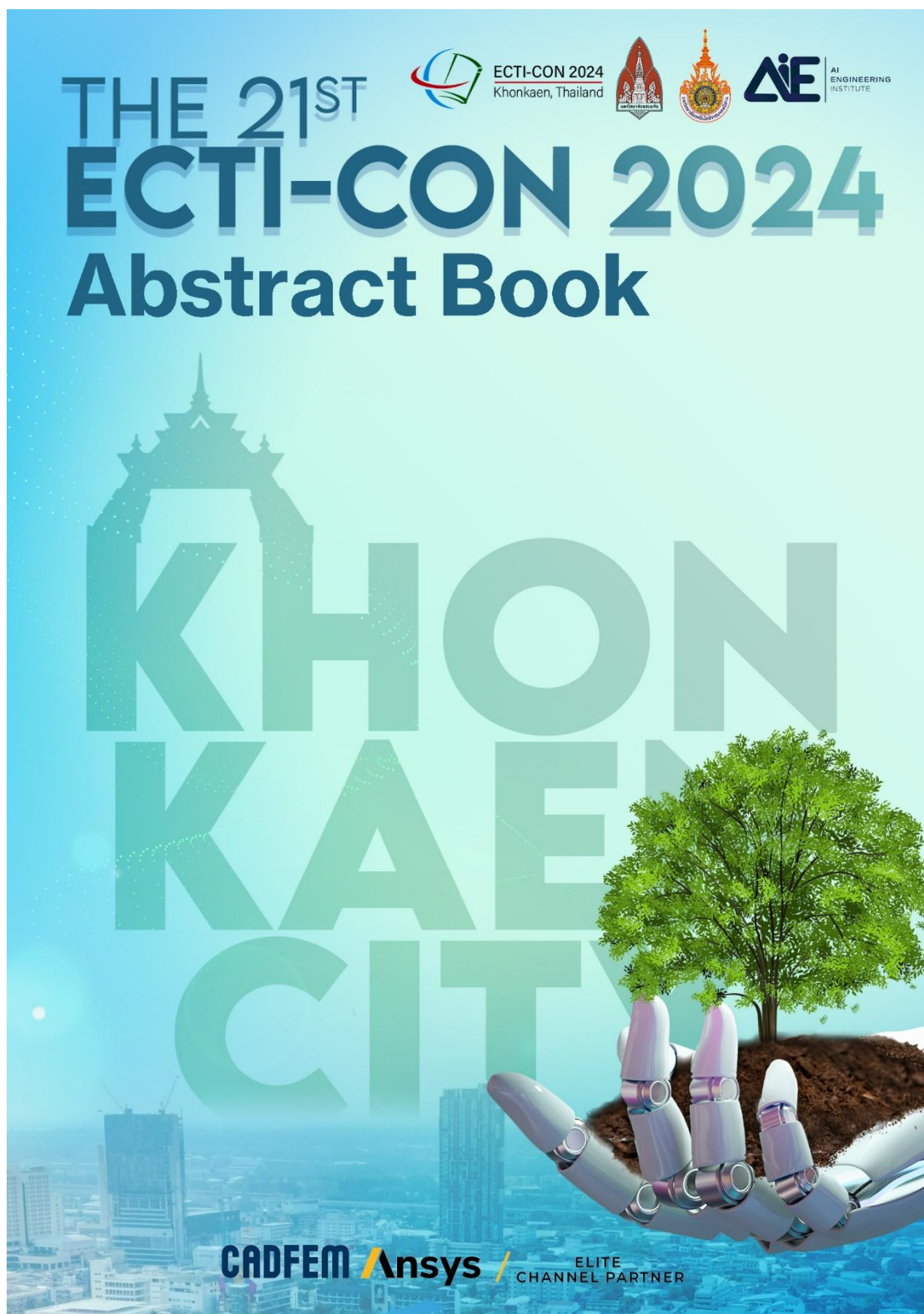


KHON
KAEN
CITY



ECTI-CON 2024
Khonkaen, Thailand





Contents

Welcome to ECTI-CON 2024	2
Message from ECTI President	3
Message from General Chair.....	4
Message from Technical Program.....	5
Organizing Committee	6
List of Reviewers	8
Venue	15
Program at a Glance	17
Keynotes.....	22
Technical Sessions (May 28, Morning).....	26
Technical Sessions (May 28, Afternoon)	47
Technical Sessions (May 29, Afternoon)	75
Download Abstract Book/Papers	117
Download Certificate for Presenter/Session Chair/Reviewer.....	117
Host.....	118
Technical Co-Sponsor	118
Financial Sponsor.....	118



Welcome to ECTI-CON 2024

With the great success of the International Conference on Electrical Engineering/Electronics, Computer, Telecommunications, and Information Technology as the leading conference organized by ECTI Association, we would like to invite all the researchers around the world to attend the 21st ECTI-CON 2024 to be hosted in Khonkaen, Thailand.

The conference aims to provide an international platform to present technological advances, launch new ideas and showcase research work in the field of electrical engineering, electronics, computer, telecommunications and information technology.

The conference is open to researchers from all regions of the world. Participation from Asia Pacific region is particularly encouraged. Proposals for special sessions are welcome. Papers with original work in all aspects of electrical engineering, electronics, computer, telecommunications and information technology are invited. Topics include, but not limited to, the followings.

Topic:

- Circuits & Systems
- Communications
- Control Systems
- Medicine & Biology
- Industry Applications
- Robotics and Automation
- Antennas, Electromagnetics, RF/Microwave Components and Circuits
- Computer & Computational Intelligence
- Education
- Geoscience & Remote Sensing
- Energy & Power Electronics
- Signal Processing

Message from ECTI President



It is our great pleasure and delight to warmly welcome you to the 2024 21st International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2024). The flagship conference of ECTI is held on May 27-30, 2024 at Science Park, Khon Khan University, Khon Khan, Thailand. ECTI-CON 2024 is organized by the Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology Association (ECTI Association) and co-hosted by Khon Khan University and Rajamangala University of

Technology Isan, Khon Kaen. We are thankful for a long-term partnership of Institute of Electronics, Information and Communication Engineers (IBICE), The Society of Instrument and Control Engineers (SICE), Institute of Control, Robotics, and Systems (ICROS), and the Radio and Electronics Association of Vietnam (REV). In addition, ECTI-CON 2024 is technically sponsored by IEEE Thailand which enables the accepted regular papers to appear in the IEEE Xplore Digital Library. The theme of the conference is Green Technologies and Innovations for a Sustainable Future which aims to serve as an international platform for promoting technological advances, launching novel ideas and showcase research work in the field of electrical engineering, electronics, computer, telecommunications and information technology. It also provides academic faculty, researchers, students, and engineers a forum to exchange research findings and experiences. We believe that ECTI-CON 2024 is well-attended by participants from academic institutions from ASEAN countries and around the world. The conference provides plenty of opportunities of engaging discussion among participants which can instrumentally initiate further collaborations in the future.

We take this opportunity to express our sincere thanks to the keynote speakers, the contributed authors, the technical program committee, the special session chairs, and anonymous reviewers for their invaluable technical support and cooperation. We acknowledge strong support from the organizing committee members and local staff for their very hard work to make the conference a success.

We are grateful to the financial sponsors and industrial exhibitors who enhance the conference through the academic-industry network. It is hoped that this network shall bring tangible benefits to your organizations.

With your active participation, we are confident that ECTI-CON 2024 will be successful as a major event as well as a memorable journey as visitors to Khon Khan, Thailand. Wish you enjoy the technical program of ECTI-CON 2024 and have a pleasant stay in Khon Khan, Thailand.

Professor Dr. David Banjerdpongchai

President of ECTI Association (2024-2025)

Message from General Chair



On behalf of the Organizing Committee, we are delighted to welcome all participants to the 2024 Electrical and Computer Engineering Technology Conference (ECTICON 2024) in Khon Kaen, Thailand. The conference will be held from May 27, 2024 to May 30, 2024 and is jointly organized by the Khon Kaen University, Rajamangala University of Technology Isan, Khon Kaen Campus, and the Electrical Engineering/Electronics, Computer, Telecommunications, and Information Technology Association (ECTI). ECTI-CON returns for its twenty-first iteration, continuing its tradition of fostering collaboration and knowledge exchange among researchers and professionals in the field of electrical and computer engineering. ECTI-CON covers a broad spectrum of electrical and computer

engineering disciplines, including electronics and controls, communications, computer and information technology, digital signal processing, and related areas. For ECTI-CON 2024, we have a particular focus on electrical and computer engineering area. We have received a strong response from the community, with over 140 high-quality papers undergoing rigorous review by at least three reviewers each. Due to the ongoing COVID-19 pandemic, presentations will be offered in a hybrid format, allowing for both in-person and online participation. This provides a valuable opportunity to build research networks and explore potential collaborations.

We extend our sincere gratitude to all participants for their contributions, which are essential to the success of the conference. We also recognize the invaluable support of the ECTI Association, the IEEE Thailand Section, the IEEE Computer Thailand Chapter, and all our sponsors and volunteers. Your dedication and assistance are truly appreciated.

Welcome to Khon Kaen!

We look forward to a stimulating and productive ECTI-CON 2024.

Assoc. Prof. Dr.-Ing. Kidsanapong Puntsri

General chair, ECTI-CON 2024

Message from Technical Program



On behalf of the Technical Program Committee, it is a great honor to welcome you to the 21st International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON 2024), Khonkaen, Thailand. ECTI-CON 2024 brings together researchers predominantly from Asia and the rest of the world to discuss and share their latest advances in various fields, encompassing computer, communications, control systems, circuit and systems, energy, power electronics, signal processing, robotics, medicine and biology, geoscience and remote sensing, education, metaverse and industry applications.

This year, the conference received 203 submissions into the 12 tracks and 7 special sessions by 663 authors from 21 different countries. Each paper was assigned with at least three experts chosen from our volunteer reviewer team of 279 members. After a careful review process, 150 papers were accepted for presentation and all included in the conference program. The program was organized into four parallel sessions across two days, totaling of 28 sessions. The conference also features four interesting keynote speakers who will cover recent advances in wireless communications, 5G and beyond, describe how a sustainable future can be empowered by AI-driven technology and introduce atmospheric general circulation model, i.e., cloud formation and disappearance, ocean model, and land surface and groundwater system model, to better understand Earth system science, and powering electronics innovation by the superpower of engineering simulation.

This work would not have been successful if we did not have the full support and cooperation of the General Chair, Prof. Kidsanapong Puntsri, General Co-Chairs, Prof. Chiranut Sa-ngiamsak and Prof. David Banjerdpongchai. I would also like to express my sincere gratitude to the TPC secretary, Prof. Pisit Vanichchanunt, all technical program committee members and external reviewers for their dedication. Without the great volunteer efforts, the ECTI-CON technical program would not have been possible. I would also like to thank the keynote speakers for the program.

We look forward to welcome you all in Khonkaen, Thailand for ECTI-CON 2024!

Lunchakorn Wuttisittikulj

Technical Program Chair, ECTI-CON 2024

Organizing Committee

Steering Committee

Kosin Chamnongthai,	KMUTT,	Thailand
Tomoaki Sato,	HGU,	Japan
Kou Yamada,	GU,	Japan
Prayoot Akkarajethalin,	KMUTNB,	Thailand
Ajchara Charoensook,	NIMT,	Thailand
Yasumasa Fujisaki,	SICE,	Japan
Chul Joo Hwnag,	ICROS,	Korea
Yoshihiro Matsui,	TNCT,	Japan
David Banjerdpongchai,	CU,	Thailand
Tuptim Angkaew,	CU,	Thailand
Uthen Khamnan,	RMUTL,	Thailand
Pichaya Tandayya,	PSU,	Thailand
Roungsan Chaisrichareon,	MFU,	Thailand

General Chair

Kidsanapong Puntsri,	RMUTI,	Thailand
----------------------	--------	----------

General Co-Chair

Chiranut Sa-ngiamsak,	KKU,	Thailand
-----------------------	------	----------

General Co-Chair

David Banjerdpongchai,	CU,	Thailand
------------------------	-----	----------

TPC Chair

Lunchakorn Wuttisittikulij,	CU,	Thailand
-----------------------------	-----	----------

TPC

Mitsunori Makino,	CHUO-U,	Japan
Jyun-Cheng Wang,	NTHU,	Taiwan
Halim Budi Santoso,	UKDW,	Indonesia
Chutham Sawigun,	IMEC,	Belgium
Robithoh Annur,	ITB,	Indonesian
Watanabe Katsumi,	WASEDA,	Japan
Roberto Caldara,	UNIFR,	Switzerland
Rahul Kaushik,	JIIT,	India
Huynh Vo Trung Dung,	IU-VNU,	Vietnam
Kou Yamada,	Gunma,	Japan
Hla Myo Tun,	YTU,	Myanmar
Saleh Hussin,	ZU,	Egypt
Suwit Kiravittaya,	CU,	Thailand
Atipong Suriya,	UBU,	Thailand
Songkran Kantawong,	BU,	Thailand
Pipat Prommee,	KMITL,	Thailand
Satit Mangkalajan,	KMUTNB,	Thailand
Chanati Jantrachotechatchawan,	MU,	Thailand

Lin Min Min Myint,	KMITL,	Thailand
Pracha Khamphakdi,	UBU,	Thailand
Poompat Saengudomlert,	BU,	Thailand
Thanomsak Sopon,	RMUTI,	Thailand
Daranee Hormdee,	KKU,	Thailand
Ronnapee Chaichaowarat,	CU,	Thailand
Amir Parnianifard,	Glasgow College UESTC,	China

TPC Secretary

Pisit Vanichchanunt,	KMUTNB,	Thailand
----------------------	---------	----------

Publication Chair

Aziz Nanthamornphong,	PSU,	Thailand
Puripong Suthisopapan,	KKU,	Thailand
Watid Phakphisut,	KMITL,	Thailand

Publicity Chair

Rongrit Chatthaworn,	KKU,	Thailand
Watid Phakphisut,	KMITL,	Thailand
Datchakorn Tancharoen,	PIM,	Thailand

Registration Chair

Wanida Kanarkard,	KKU,	Thailand
-------------------	------	----------

Financial Chair

Siriluck Sutthachai,	KKU,	Thailand
----------------------	------	----------

Local Arrangement Chair

Supawat Meeprom,	KKU,	Thailand
Jonggrist Jongudomkarn,	KKU,	Thailand

Workshop Chair

Suvit Poomrittigul,	KMITL,	Thailand
---------------------	--------	----------

International Network & Partners Chair

Wannarat Suntiamorntut,	PSU,	Thailand
-------------------------	------	----------

General Secretary

Wannaree Wongtrairat,	RMUTI,	Thailand
Thanomsak Sopon,	RMUTI,	Thailand

List of Reviewers

Vorapoj Patanavijit,	Assumption University, Thailand
Nuntiya Chaiyabut,	Bangkok University, Thailand
Poompat Saengudomlert,	Bangkok University, Thailand
Songkran Kantawong,	Bangkok University, Thailand
Rujiraj Leelaruij,	BCPG Public Company Limited, Thailand
Kelzangla Kelzangla,	Bhutan Power Corporation, Bhutan
Cheten Tshering,	Bhutan Power Corporation Ltd., Bhutan
Ugyen Chophel,	Bhutan Power System Operator, Bhutan
Duangjai Jitkongchuen,	Big Data Institute, Thailand
Niranjana Raj,	BITS Pilani, India
Norbert Herencsar,	Brno University of Technology, Czech Republic
Roman Sotner,	Brno University of Technology, Czech Republic
Sanchai Eardprab,	Burapha University, Thailand
Prajaks Jitngernmadan,	Burapha University, Thailand
Jantana Panyavaraporn,	Burapha University, Thailand
Sancha Panpaeng,	Chiang Mai Rajabhat University, Thailand
Kampol Woradit,	Chiang Mai University, Thailand
Sansanee Auephanwiriyakul,	Chiang Mai University, Thailand
Suphakit Awiphan,	Chiang Mai University, Thailand
Ekkarat Boonchieng,	Chiang Mai University, Thailand
Thanatip Chankong,	Chiang Mai University, Thailand
Phasit Charoenkwan,	Chiang Mai University, Thailand
Navadon Khunlertgit,	Chiang Mai University, Thailand
Yuttana Kumsuwan,	Chiang Mai University, Thailand
Watcharin Srirattanawichai,	Chiang Mai University, Thailand
Chakkapong Chamroon,	Chiang Mai University, Thailand
Phimphaka Taninpong,	Chiang Mai University, Thailand
Thanawut Thanavanich,	Chiang Rai Rajabhat University, Thailand
Preecha Kochaen,	Chitralada Technology Institute, Thailand
Krisada Phromsuthirak,	Chitralada Technology Institute, Thailand
Ronnapee Chaichaowarat,	Chulalongkorn University, Thailand
Ratchatin Chanchaen,	Chulalongkorn University, Thailand
Sushank Chaudhary,	Chulalongkorn University, Thailand
Pisitpol Chirapongsananurak,	Chulalongkorn University, Thailand
Naebboon Hoonchareon,	Chulalongkorn University, Thailand
Narongdech Keeratipranon,	Chulalongkorn University, Thailand
Peraphon Sophatsathit,	Chulalongkorn University, Thailand
Boonchai Techumnat,	Chulalongkorn University, Thailand
Wijarn Wangdee,	Chulalongkorn University, Thailand
Witaya Wannasuphoprasit,	Chulalongkorn University, Thailand
Lunchakorn Wuttisittikulij,	Chulalongkorn University, Thailand
Amnuay Sala,	Court of Justice Region 2, Thailand

Gumilang Widiatmo,	Da-Yeh University, Taiwan
Reinhard Langmann,	DUAS, Germany
Krit Angkeaw,	ECTI Association, Thailand
Demostenes Zagarra Rodriguez,	Federal University of Lavras, Brazil
Ambar Bajpai,	GITAM University, India
Abhishek Sharma,	Guru Nanak Dev University, India
Anupam Kumar,	IIT (ISM) Dhanbad, India
Rajeev Kumar Ranjan,	Indian Institute of Technology Dhanbad, India
Smrity Dwivedi,	Indian Institute of Technology, BHU, Varanasi, India
Shobit Agarwal,	Indian Institute of Technology, Roapr, India
Kirote Arpanutud,	Kasetsart University, Thailand
Nidchabendha	Chandanachulaka Roekrai, Kasetsart University, Thailand
Hutchatai Chanlekha,	Kasetsart University, Thailand
Kittipol Horapong,	Kasetsart University, Thailand
Chaiporn Jaikaeo,	Kasetsart University, Thailand
Thongchart Kerdphol,	Kasetsart University, Thailand
Anan Phonphoem,	Kasetsart University, Thailand
Montri Phothisonothai,	Kasetsart University, Thailand
Peerayot Sanposh,	Kasetsart University, Thailand
Phunsak Thiennviboon,	Kasetsart University, Thailand
Tanet Wonghong,	Kasetsart University, Thailand
Kulwadee Somboonviwat,	Kasetsart University, Thailand
Kirote Arpanutud,	Kasetsart University, Thailand
Sarawuth Chaimool,	Khon Kaen University, Thailand
Nawapak Eua-Anant,	Khon Kaen University, Thailand
Panawit Hanpinitak,	Khon Kaen University, Thailand
Daranee Hormdee,	Khon Kaen University, Thailand
Silada Intarasothonchun,	Khon Kaen University, Thailand
Thanapong Intharah,	Khon Kaen University, Thailand
Santichai Jansamak,	Khon Kaen University, Thailand
Manasawee Kaenampornpan,	Khon Kaen University, Thailand
Pakarat Musikawan,	Khon Kaen University, Thailand
Ariya Namvong,	Khon Kaen University, Thailand
Chakchai So-In,	Khon Kaen University, Thailand
Suphachoke Sonsilphong,	Khon Kaen University, Thailand
Puripong Suthisophapan,	Khon Kaen University, Thailand
Tanawut Tantisopharak,	Khon Kaen University, Thailand
Wararat Songpan,	Khon Kaen University, Thailand
Pornavalai Chotipat,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Winai Jaikla,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Vanvisa Chutchavong,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Rathachai Chawuthai,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Thongchai Kaewkiriya,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Khunanon Karawanich,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Montree Kumngern,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Apirath Limmanee,	King Mongkut's Institute of Technology Ladkrabang, Thailand

Lin Myint,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Issarachai Ngamroo,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Issarachai Ngamroo,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Worapong Pairindra,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Kitsuchart Pasupa,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Watid Phakphisut,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Suvit Poomrittigul,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Pipat Prommee,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Ananta Sinchai,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Panwit Tuwanut,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Worapong Tangsiriat,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Amnach Khawne,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Napasool Wongvanich,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Punyawi Jamjareegulgarn,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Pisit Boonsrimuang,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Sorawat Chivapreecha,	King Mongkut's Institute of Technology Ladkrabang, Thailand
Montree Siripruchyanun,	King Mongkut's University of Technology North Bangkok, Thailand
Kirote Arpanutud,	King Mongkut's University of Technology North Bangkok, Thailand
Thippamas Phakaew,	King Mongkut's University of Technology North Bangkok, Thailand
Muhammad Uzair,	King Mongkut's University of Technology North Bangkok, Thailand
Pinanta Chatwattana,	King Mongkut's University of Technology North Bangkok, Thailand
Jawad Ali,	King Mongkut's University of Technology North Bangkok, Thailand
Suramate Chalermwisutkul,	King Mongkut's University of Technology North Bangkok, Thailand
Soamsiri Chantaraskul,	King Mongkut's University of Technology North Bangkok, Thailand
Chainarin Ekkaravarodsakul,	King Mongkut's University of Technology North Bangkok, Thailand
Nisai Fuengwarodsakul,	King Mongkut's University of Technology North Bangkok, Thailand
Nattagit Jiteutragoon,	King Mongkut's University of Technology North Bangkok, Thailand
Mahasak Ketcham,	King Mongkut's University of Technology North Bangkok, Thailand
Titipong Lertwiriaprappa,	King Mongkut's University of Technology North Bangkok, Thailand
Sukritta Paripurana,	King Mongkut's University of Technology North Bangkok, Thailand
Matheepot Phattanasak,	King Mongkut's University of Technology North Bangkok, Thailand
Amarin Ratanavis,	King Mongkut's University of Technology North Bangkok, Thailand
Preecha Thongdit,	King Mongkut's University of Technology North Bangkok, Thailand
Pisit Vanichchanunt,	King Mongkut's University of Technology North Bangkok, Thailand
Satit Mangkalajan,	King Mongkut's University of Technology North Bangkok, Thailand
Jintawat Tanamatayara,	King Mongkut's University of Technology North Bangkok, Thailand
Porawat Visutsak,	King Mongkut's University of Technology North Bangkok, Thailand
Supat Ieamsupapong,	King Mongkut's University of Technology North Bangkok, Thailand
Sudchai Boonto,	King Mongkut's University of Technology Thonburi, Thailand
Werapon Chiracharit,	King Mongkut's University of Technology Thonburi, Thailand
Thittaporn Ganokratanaa,	King Mongkut's University of Technology Thonburi, Thailand
Pornchai Mongkolnam,	King Mongkut's University of Technology Thonburi, Thailand
Benjamas Panomruttanarug,	King Mongkut's University of Technology Thonburi, Thailand
Suwat Pattaramalai,	King Mongkut's University of Technology Thonburi, Thailand
Chettapong Janya-anurak,	King Mongkut's University of Technology Thonburi, Thailand
Yuttapong Jiraksopakun,	King Mongkut's University of Technology Thonburi, Thailand

Wanchak Lenwari,	King Mongkut's University of Technology Thonburi, Thailand
Thavida Maneewarn,	King Mongkut's University of Technology Thonburi, Thailand
Wuttipong Kumwilaisak,	King Mongkut's University of Technology, Thonburi, Thailand
Sarawan Wongs,	King Mongkut's University of Technology, Thonburi, Thailand
Oran Chieochan,	Lampang Rajabhat University, Thailand
supailin pichai,	Loei Rajabhat University, Thailand
Syed Muzahir Abbas,	Macquarie University, Australia
Narong Chaivut,	Mae Fah Luang University, Thailand
Suppakarn Chansareewittaya,	Mae Fah Luang University, Thailand
Waralak Chongdarakul,	Mae Fah Luang University, Thailand
Sirikan Chucherd,	Mae Fah Luang University, Thailand
Wacharawan Intayoad,	Mae Fah Luang University, Thailand
Kemachart Kemavuthanon,	Mae Fah Luang University, Thailand
Banphot Nobaew,	Mae Fah Luang University, Thailand
Soontarin Nupap,	Mae Fah Luang University, Thailand
Patcharaporn Panwong,	Mae Fah Luang University, Thailand
Surapong Uttama,	Mae Fah Luang University, Thailand
Khwunta Kirimasthong,	Mae Fah Luang University, Thailand
Patcharee Kongpak,	Maejo University, Thailand
Athikom Roeksabutr,	Mahankorn University of Technology, Thailand
Nipoteapat Muangkote,	Maharakham University, Thailand
Suchart Khummanee,	Maharakham University, Thailand
Natthariya Laoprasa,	Maharakham University, Thailand
Kittipol Wisaeng,	Maharakham University, Thailand
Srisupa Palakvansa-Na-Ayudhya,	Mahidol University, Thailand
Chanati Jantrachotechatchawan,	Mahidol University, Thailand
Wudhichart Sawangphol,	Mahidol University, Thailand
Ananta Srisuphab,	Mahidol University, Thailand
Preecha Tangworakitthaworn,	Mahidol University, Thailand
Ankita Malhotra,	MCT's-Rajiv Gandhi Institute of Technology Mumbai, India
Virach Sornlertlamvanich,	Musashino University, Japan
Bopit Chainok,	Nakhon Pathom Rajabhat University, Thailand
Supoj Hengpraprom,	Nakhon Pathom Rajabhat University, Thailand
Santi Koonkarnkhai,	Nakhon Pathom Rajabhat University, Thailand
Piya Kovintavewat,	Nakhon Pathom Rajabhat University, Thailand
Udsanee Pakdeetrakulwong,	Nakhon Pathom Rajabhat University, Thailand
Attapon Palananda,	Nakhon Pathom Rajabhat University, Thailand
Sanya Kuankid,	Nakhon Pathom Rajabhat University, Thailand
Thawatthai Thongleam,	Nakhon Pathom Rajabhat University, Thailand
Chuthong Summatta,	Nakhon Phanom University, Thailand
Somchat Sonasang,	Nakhon Phanom University, Thailand
Supachai Prainetr,	Nakhon Phanom University, Thailand
Sommart Sang-Ngern,	Naresuan University, Thailand
Surapong Auwatanamongkol,	National Institute of Development Administration, Thailand
Chaiwat Jassadajin,	National Institute of Metrology, Thailand
Chatchawarn Hansakunbuntheung,	National Science and Technology Development Agency, Thailand

Woraphrut Kornmaneesang,	National Taiwan Normal University, Taiwan
Jyun-Cheng Wang,	National Tsing Hua University, Thailand
Juin Acharjee,	NSHM Knowledge CAMPUS DURGAPUR, India
Annop Monsakul,	Panyapiwat Institute of Management, Thailand
Datchakorn Tancharoen,	Panyapiwat Institute of Management, Thailand
Punnavech Phatsornsiri,	Pathumwan Institute of Technology, Thailand
Worawut Yimyam,	Phetchaburi Rajabhat University, Thailand
Nasith Laosen,	Phuket Rajabhat University, Thailand
Noppon Lertchuwongsa,	Prince of Songkla University, Thailand
Kasikrit Damklang,	Prince of Songkla University, Thailand
Athitaya Nitchot,	Prince of Songkla University, Thailand
Sitthichok Chaichulee,	Prince of Songkla University, Thailand
Kitsiri Chochiang,	Prince of Songkla University, Thailand
Kwankamon Dittakan,	Prince of Songkla University, Thailand
Rakkrit Duangsoithong,	Prince of Songkla University, Thailand
Komsan Kanjanasit,	Prince of Songkla University, Thailand
Montri Karnjanadecha,	Prince of Songkla University, Thailand
Thitinan Kliangsuwan,	Prince of Songkla University, Thailand
Kanjana Laosen,	Prince of Songkla University, Thailand
Pornchai Phukpattaranont,	Prince of Songkla University, Thailand
Maneenate Puongmanee,	Prince of Songkla University, Thailand
Adul Rahman,	Prince of Songkla University, Thailand
Jakapan Suaboot,	Prince of Songkla University, Thailand
Nattapong Tongtep,	Prince of Songkla University, Thailand
Warodom Werapun,	Prince of Songkla University, Thailand
Nathaphon Boornam,	Prince of Songkla University, Thailand
Aziz Nanthaaomrphong,	Prince of Songkla University, Thailand
Jongkol Janruang,	Rajamangala University of Technology Isan, Thailand
Thanomsak Sapon,	Rajamangala University of Technology Isan, Thailand
Phatsagul Thitimahatthanakusol,	Rajamangala University of Technology Isan, Thailand
Wannaree Wongtrairat,	Rajamangala University of Technology Isan, Thailand
Pichai Muangpratoom,	Rajamangala University of Technology Isan, Thailand
Arak Bunmat,	Rajamangala University of Technology Isan, Thailand
Suthasinee Lamultree,	Rajamangala University of Technology Isan, Thailand
Shutchon Premchaisawatt,	Rajamangala University of Technology Isan, Thailand
Piyanuch Tangkittipon,	Rajamangala University of Technology Isan, Thailand
Orapin Channumsin,	Rajamangala University of Technology Isan, Thailand
Kidsanapong Puntsri,	Rajamangala University of Technology Isan, Thailand
Nathapat Supreeyattikul,	Rajamangala University of Technology Krungthep, Thailand
Anon Namin,	Rajamangala University of Technology Lanna, Thailand
Narong Mettripun,	Rajamangala University of Technology Lanna, Thailand
Ponlakit Jariyatantiwait,	Rajamangala University of Technology Phra Nakhon, Thailand
Sakhon Woothipatanapan,	Rajamangala University of Technology Phra Nakhon, Thailand
Veerawan Janthanasub,	Rajamangala University of Technology Phra Nakhon, Thailand
Prasopchok Hothongkham,	Rajamangala University of Technology Rattanakosin, Thailand
Chainarong Kittiyapunya,	Rajamangala University of Technology Rattanakosin, Thailand

Ekasit Nugoolcharoenlap,	Rajamangala University of Technology Rattanakosin, Thailand
Pitchanun Wongsiritorn,	Rajamangala University of Technology Rattanakosin, Thailand
Yutthana Kanthaphayao,	Rajamangala University of Technology Suvarnabhumi, Thailand
Sirichai Dangeam,	Rajamangala University of Technology Thanyaburi, Thailand
Nitikorn Junhuathon,	Rajamangala University of Technology Thanyaburi, Thailand
Sillawat Romphochai,	Rajamangala University of Technology Thanyaburi, Thailand
Pakornkiat Sawetmethikul,	Rajamangala University of Technology Thanyaburi, Thailand
Chatchai Suppitaksakul,	Rajamangala University of Technology Thanyaburi, Thailand
Weena Janratchakool,	Rajamangala University of Technology Thanyaburi, Thailand
Noraset Wichaipanich,	Rajamangala University of Technology Thanyaburi, Thailand
Paitoon Rukluer,	Rajamangala University of Technology Thanyaburi, Thailand
Supattana Nirukkanaporn,	Rangsit University, Thailand
Ratchasak Somyanonthanankul,	Rangsit University, Thailand
Dechanuchit Katanyutaveetip,	Siam University, Thailand
Phamorn Silapan,	Silpakorn University, Thailand
Panyanat Aonpong,	Silpakorn University, Thailand
Natapong Wongprommoon,	Silpakorn University, Thailand
Maroay Phlernjai,	Sirindhorn International Institute of Technology, Thailand
Itthisek Nilkhamhang,	Sirindhorn International Institute of Technology, Thailand
Jaemin Lee,	Soongsil University, Korea (South)
Pramual Choorat,	Srinakharinwirot University, Thailand
Srisupang Thewsuan,	Srinakharinwirot University, Thailand
P. Krachodnok,	Suranaree University of Technology, Thailand
Akkapon Wongkoblap,	Suranaree University of Technology, Thailand
Apichart Kaewcharoen,	Thai Technoglass, Thailand
Thitiporn Lertrudachakul,	Thai-Nichi Institute of Technology, Thailand
Sarayut Nonsiri,	Thai-Nichi Institute of Technology, Thailand
Pikul Vejjanugraha,	Thai-Nichi Institute of Technology, Thailand
Nopadol Uchaipichat,	Thammasat University, Thailand
Supachai Vorapojpisut,	Thammasat University, Thailand
Phisan Kaewprapha,	Thammasat University, Thailand
Nontarat Bumrungrat,	Thepsatri RajaBhat University, Thailand
Tran Hong Van Nguyen,	Ton Duc Thang University, Vietnam
Suparek Janjarasjitt,	Ubon Ratchathani University, Thailand
Pracha Khamphakdi,	Ubon Ratchathani University, Thailand
Bongkoj Sookananta,	Ubon Ratchathani University, Thailand
Atipong Suriya,	Ubon Ratchathani University, Thailand
Kritsanapong Somsuk,	Udonthani Rajabhat University, Thailand
Dawi Baroroh,	Universitas Gadjah Mada, Indonesia
Halim Budi Santoso,	Universitas Kristen Duta Wacana, Indonesia
Gabriel Widi Tamtama,	Universitas Kristen Duta Wacana, Indonesia
Shamrie Sainin,	Universiti Malaysia Sabah, Malaysia
Asma Haneef Ariffin,	Universiti Pendidikan Sultan Idris, Malaysia
Nor Afir daus Abidin,	Universiti Teknologi MARA, Melaka, Malaysia
Aditi Malik,	University Institute of Engineering & Technology, India
Muhammad Saadi,	University of Central Punjab Lahore, Pakistan

Arun Kumar,	University of Jecrc, India
Saranga Abeygunawardane,	University of Moratuwa, Sri Lanka
A K M Sharoar Jahan Choyon,	University of New Mexico, USA
Chawasak Rakpenthai,	University of Phayao, Thailand
Sakorn Mekruksavanich,	University of Phayao, Thailand
Mohammad Mahfuz,	University of Wisconsin-Green Bay, USA
Truong Khang Nguyen,	Van Lang University, Vietnam
Supaporn Chairungsee,	Walailak University, Thailand
Siraporn Sakphrom,	Walailak University, Thailand
Abu Asaduzzaman,	Wichita State University, USA

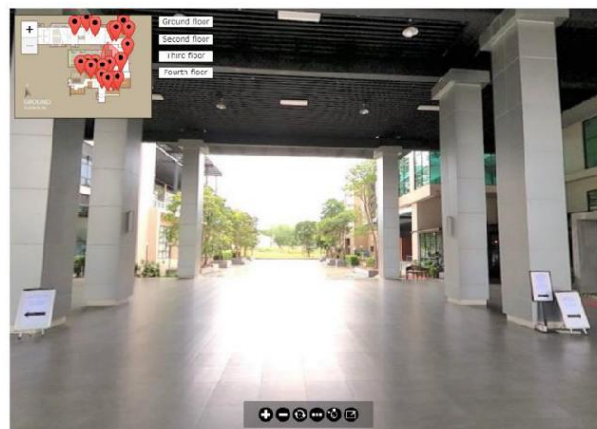
Venue

KHONKAEN UNIVERSITY SCIENCE PARK



INDOOR NAVIGATION

(<https://kkusp360.kku.ac.th>)



FLOOR PLAN



Program at a Glance

Monday, May 27, 2024	
12.00 - 16.00	Open Registration (soft drinks will be provided)

Tuesday, May 28, 2024				
8.30 - 16.00	Open Registration			
9.00 - 10.15	Parallel session			
Room	Meeting Room 2	Meeting Room 5 (Board Room)	Meeting Room 1	Meeting Room 3
Session	Enhance Tech. 1 (Hybrid Room)	Robotics and Automation 1 (Hybrid Room)	SS: Metaverse	Circuit 1
Chairs	Dawit Kaumathi Banorah (UGM)	Assoc.Prof.Dr.Ronnapee Chaichawarat	Dr.Halim Budi Santoso (UKDW)	Assoc.Prof.Dr.Krit Angkeaw (KMUTNB)
10.15 - 10.30	Session Break			
10.30 - 11.45	Parallel session			
Room	Meeting Room 5 (Board Room)	Meeting Room 2	Meeting Room 1	Meeting Room 3
Session	SS: Carbon Neutral & RE100 (Hybrid Room)	Energy and Power Electronics 1 (Hybrid Room)	SS: Metaverse 2	Communication Systems 1
Chairs	Assoc. Prof. Dr. Naebboon Hoonchavon (CU)	Asst.Prof.Dr.Eldkchai Chaidee (RMUTL)	Dr.Halim Budi Santoso (UKDW)	Assoc. Prof. Dr.Sarawuth Chairamol (KKU)
12.00 - 13.00	Lunch			
13.00 - 14.30	Parallel session			
Room	Meeting Room 5 (Board Room)	Meeting Room 2	Meeting Room 3	Meeting Room 1
Session	Computer 1 (Hybrid Room)	Energy and Power Electronics 2 (Hybrid Room)	Circuit 2	Computer 2 & Ed. & SS: Adv Anomaly
Chairs	Asst.Prof. Dr. Wittha Fuengchan (KKU)	Assoc. Prof. Dr. Rongrit Chathaworn (KKU)	Assoc.Prof.Dr.Montree Kunnagern (SMITL)	Asst.Prof.Dr.Panawit Hanjirak (KKU)
14.30 - 14.45	Session Break			
14.45 - 16.15	Parallel session			
Room	Meeting Room 5 (Board Room)	Meeting Room 2	Meeting Room 1	Meeting Room 3
Session	Circuit 3 & Industry App. 1 (Hybrid Room)	Energy and Power Elec. 3 & Industry App. 2 (Hybrid Room)	Robotics and Automation 2	Computer 3
Chairs	Assoc.Prof.Dr. Nathabhat Phankong (RMUTD)	Asst.Prof.Dr.Arak Bunnat (RMUTD)	Asst.Prof.Dr.Piyapat Pongsrri (FIT)	Prof.Dr. Raman Panajape

Wednesday, May 29, 2024				
9.00 - 9.45	Open Ceremony			
09.45 - 11.30	Keynote speaker			
	Earth System Science and System Construction: Professor Keiko Takahashi, Waseda University, Japan Sustainability is Now A Business Imperative That Changes Everything: Dr. Abu Baker, Master Technologist, Hewlett-Packard Powering Electronics Innovation by the Superpower of Engineering Simulation: Khun Jedsupa Pomsaront, Technical Manager at CADFEM (Thailand) Co., Ltd. Future Communications R&D Programme in Singapore: Professor Tony Q.S. Quek, PhD, IEEE Fellow			
11.30 - 12.30	Lunch			
12.30 - 14.00	Parallel session			
Room	Auditorium Room	Meeting Room 5 (Board Room)	Meeting Room 2	Meeting Room 3
Session	SS: Adv Control 1 (Hybrid Room)	SS: Antenna for Smart Cities 1 (Hybrid Room)	Medicine and Biology 1	Energy and Power Elec. 3
Chairs	Prof.Dr.Kou Yamada and Asst. Prof. Dr.Sudchai Boont	Assoc.Prof.Dr.Suramate Chalermsrisuthi (KMUTNB)	Assoc.Prof. Dr. Nopadol Uchaipichat (TU)	Assoc.Prof.Dr. Razzaqul Ahsan (SQU)
14.00 - 14.15	Session Break			
14.15 - 15.45	Parallel session			
Room	Auditorium Room	Meeting Room 5 (Board Room)	Meeting Room 1	Meeting Room 2
Session	Computer 4 (Hybrid Room)	SS: Antenna for Smart Cities 2 & Antennas and Magnetics (Hybrid Room)	SS: Adv Control 2 & Control Systems	Computer 5
Chairs	Prof. Dr. Wanida Kanakard (KKU)	Dr. Nathapat Supreayanthul (RMUTK)	Prof.Dr.Kou Yamada and Asst. Prof. Dr.Sudchai Boont	Dr. Nawapak Eua-Anan (KKU)
15.45 - 16.00	Session Break			
16.00 - 17.30	Parallel session			
Room	Auditorium Room	Meeting Room 5 (Board Room)	Meeting Room 3	Meeting Room 2
Session	Computer 6 (Hybrid Room)	Communication 2 & Medicine (Hybrid Room)	Signal 1 & Geoscience and Remote Sensing	Signal 2 & Communication 3
Chairs	Asst. Prof. Chaitlav Jareanpon (MCU)	Assoc.Prof.Dr.Poompat Saengdomlert (BU)	Asst.Prof.Dr.Montri Photisornothai (KU Siracha)	Assoc.Prof.Dr.Suchada Sitjongsatapom (MUT)
18.00 - 22.00	Banquet			

Thursday, May 30, 2024	
9.00 - 12.00	Meeting Room 5 (Board Room) ECTI Committee Meeting
12.00 - 13.00	
13.00 - 17.00	City Tour

Circuit (Circuits and System)
 Energy and Power Elec. (Energy and Power Electronics)
 Communication (Communication Systems)
 Signal (Signal Processing)
 Computer (Computer and Computational Intelligence)
 Medicine (Medicine and Biology)
 Industry App. (Industry Applications)
 Ed. (Education)
 SS: Enhance Tech. (Enhancing Technology Systems Through Service Design and Innovation)
 SS: Metaverse (SS: Metaverse/AR/VR/3D virtual world)
 SS: Carbon Neutral & RE100 (SS: Toward Carbon Neutrality and 100% Renewable Energy (RE100))
 SS: Adv Anomaly (SS: Advancements in Anomaly Detection: Bridging the Gap in Modern Surveillance Systems)
 SS: Adv Control (SS: Advances in Control Engineering and Applications)
 SS: Antenna for Smart Cities (SS: Antenna, Microwave, and Electromagnetic Research for Smart Cities and Society)

Technical Sessions (May 28, Morning)

09:00 - 10:15				
Parallel session				
Room	Meeting Room 2	Meeting Room 3 (Board Room)	Meeting Room 1	Meeting Room 3
Session	Enhance Tech. 1 (Hybrid Room)	Robotics and Automation 1 (Hybrid Room)	SS - Metaverse	Circuit 1
Chair	Dawit Karomath Barorok (UGM)	Assoc.Prof.Dr.Romapee Chaichawarat	Dr.Halim Budi Santoso (UKDW)	Assoc.Prof.Dr.Kait Angkheaw (KMUTNB)
09:00 - 09:15	Title : Gamification for Manufacturing (GM) Towards Era Industry 5.0 (157098611) Authors : Dawit Karomath Barorok, Halim Budi Santoso, Tran Hong Van Nguyen	Title (Online) : Wrist Angle Estimation Under Different Loads Condition Based on Multi-Layer Perceptron Neural Network and Surface Electromyography Signals (1570985262) Authors : Sontopon Punjam, Sant Panjan, Tarinee Tongsoed, Anan Suebsornan	Title : Virtual Horizons: Pioneering the Metaverse in Education and Industry Across ASEAN and Beyond (1570998038) Authors : Ittipon Yamyuan, Suthank Chudhary, Muhammad Sadi, Piya Kovitawewat, Jethap Wisarnmongkol, La-or Kovavisaruch, Mitsunori Makino, Taveesak Sarnphudsa, Kamol Kaemaruang, Luchakorn Wattu-itsinlekij, Nititha Chudchoo, Petchphai Tontivimpoong, Pait Vanchicharant, Pait Sasithong, Suebphong Noisi, Awiak Waiyansue, Panthan La-aidee, Rosa Delma	Title : Low-Noise and High-Linearity Potentiostat for Implantable Rumen pH Sensor Using Current Mirror Combined With Chopper Technique (1570996380) Authors : Somporn Sakphorn, Thanyawat Limpit, Sarnvuth Chaimool, Yootana Komsawan
	Title : The Future of E-Commerce: Creating Immersive Experiences in Live Streaming Commerce to Drive Consumers' Impulse Buying (1570998616) Authors : Gungilang Widhiarno	Title (Online) : Feature-Based Next-Best-View Selection for Scanning 3D Objects (1570987007) Authors : Sawakorn Hirwatanauwong, Toshaki Kondo, Wasee Kongprasachon, Teesid Leelasawasuk	Title : Development of a Game Play in Chulalongkorn University Central Library Metaverse (1570998271) Authors : Aisa Manir, Suebphong Noisi, Luchakorn Wattu-itsinlekij, Babab Sangchan, Jintavee Khlaissang, Pait Vanchicharant	Title : Assessment of Self-Mixing Interferometric Technique for Displacement Sensing (1570998595) Authors : Dulajana Amhas Egodagamage, Sovit Kiravithaya
	Title : Using VR to Bring Real-World Engagement to Supplement Service Design Process (1570992776) Authors : Der-Jang Yu, Jyun-Cheng Wang, Mu-Yun Tsai	Title (Online) : Antagonistic Parallel Elastic Actuator Using Preloaded Composite Spiral Torsion Springs (1570987196) Authors : Chaitin Sundhuka, Romapee Chaichawarat	Title : A VR System of Side Position Self-Learning With Controllers Position Detection and Tactile Feedback for Trombone Beginners (1570998334) Authors : Mitsunori Makino, Miki Akiyama	Title : 0.5-V 16 μ W Low-Pass Filter for Bio-Signal Applications (1570999450) Authors : Montee Tsamgarn
	Title (Online) : Trash-Turtle: The Autonomous Waste Collection Robot (1570998325) Authors : Pongpol Srichart, Yosaphat Kalvachayon, Buddhadasa Phatcharakakul	Title (Online) : Automated Object Keypoints Dataset Generation Using Blender (1570987199) Authors : Thanakorn Sappakit, Tinapat Lamula, Knidhamee Channasarn, Nithanapap Jorin, Suppait Lomahamek, Tavit C. Worakulaput, Romapee Chaichawarat	Title : Wat Asin Metaverse: A Virtual Reality Based Approach for Digitization, Education, and Exploration of Cultural Heritage (1570998159) Authors : Awiak Waiyansue, Suebphong Noisi, Kananont Sripalawong, Sanika K. Wijayasekara, Ratchaneekom Ratchakulchomkoon, Bhadravarna Bongsailay, Pait Vanchicharant, Luchakorn Wattu-itsinlekij	Title : Scaling Error Verification of DCC Bridges 6010C and 6020Q (1570990146) Authors : Playbus sara Gomasang, Pitchakorn Uthala, Jitarat Tanarom
09:45 - 10:00			Title : Interactive Learning Through the Metaverse and Its Impact on Primary Education (1570998372) Authors : Chaiti Sharma, Basant Agarwal, Luchakorn Wattu-itsinlekij, Dabhi Jorin, Alehat Bhattacharya, Suthank Chudhary, Pait Sasithong	Title : A Schmitt Trigger Independently/Electronically Controllable Upper and Lower Threshold Currents (157099186) Authors : Anusorn Luwvirutachai, Pawich Chonvichet, Rapeepon Keaw-on, Phamorn Silapan
10:15 - 10:30				
Session Break				
10:30 - 11:45				
Parallel session				
Room	Meeting Room 2	Meeting Room 3 (Board Room)	Meeting Room 1	Meeting Room 3
Session	SS - Carbon Neutral & RE100 (Hybrid Room)	Energy and Power Electronics 1 (Hybrid Room)	SS - Metaverse 2	Communication Systems 1
Chair	Assoc. Prof. Dr.Naiboon Hoonchareon (CU)	Asst.Prof.Dr.Ekkachai Chaidae (RMUTL)	Dr.Halim Budi Santoso (UKDW)	Assoc. Prof.Dr.Sarawuth Chaimool (KKU)
10:30 - 10:45	Title : Short-Term Sun Coverage Prediction Using Cloud Movement Pattern Feature in PV System (1570998762) Authors : Zun Kiet Wai, Achana Pichetarnsom, Siavakorn Kositornio, Ekkachai Rattanasakthum, Nattawuth Somaketharn, Nithiphat Teerakawanch	Title : Analysis, Design and Implementation of Class-E Inverter for Wireless Charging Application (1570998475) Authors : Ekkachai Chaidae, Chuchat Donkoi, Supapong Nitwong, Noppanan Wiangkham, Anusorn Yodjaiphet, Anon Namin	Title : The Virtual Service Center for Telecommunication Business Enhancement Using Metaverse (1570998382) Authors : Suebphong Noisi, Mazhar Ali, Chonlakorn Punpinan, Tulakorn Yongprayoon, Suwan Boontavee, Luchakorn Wattu-itsinlekij, Pait Vanchicharant	Title : Optimization of Transmit Beamforming Using Channel Covariances for MISO Downlink Assisted by Reconfigurable Intelligent Surfaces (1570992869) Authors : Khan Thasara Kywe, Wiroonak Sontipach, Kritada Mamat, Kamol Kaemaruang, Kamhuko Fukawa
	Title : Energy Storage Validation Toward 100% Renewable Electricity From Reliability Perspective (1570998340) Authors : Panda Jintitharoen, Wiam Wangdee	Title : Current Control Design Based on Dynamic Model of Vienna Rectifier for Harmonic Mitigation (1570982951) Authors : Sorawit Surachaisitthi, Phonisit Santipapan, Varan Jantarachote	Title : Experience NECTEC's Virtual 3D Mini-Exhibition Hall: A Digital Showcase for Online Visitors (1570998389) Authors : Tulakorn Yongprayoon, Mazhar Ali, Taveesak Sarnphudsa, La-or Kovavisaruch, Luchakorn Wattu-itsinlekij, Pait Vanchicharant	Title : Design of Circularly Polarized Rounded Corner Square Patch Antenna With Shallow Slot for UHF RFID Reader Applications (1570998074) Authors : Chawit Pimpison, Kanawat Nuangwongs
10:45 - 11:00	Title : Low-Cost Sky Camera With Centralized Storage Systems (1570998370) Authors : Suppakorn Boonprasert, Kittiphan Techakulthong, Naiboon Hoonchareon	Title : Development of Lighting From LED Bulbs for Growing Chrysanthemum Flowers (1570983063) Authors : Tatchakorn Thammapanya	Title : Integrating XAI in Metaverse for Operator 5.0: An Analytical Review (1570998612) Authors : Halim Budi Santoso, Dawit Karomath Barorok, Tran Hong Van Nguyen	Title : Effect of Limited Number of RF Chains and Training Power on Massive MIMO Downlink (1570998566) Authors : Sumita Khechar, Wiroonak Sontipach, Luchakorn Wattu-itsinlekij
	Title : Enhanced Monte Carlo Simulation for PV Hosting Capacity Evaluation in Low Voltage Distribution (1570998578) Authors : Nattapatt Rapaesarnkul, Naiboon Hoonchareon	Title : Water Pumping System Using DC Motor Pump With Full Bridge Converter (1570984439) Authors : Pilearn Jansuya		Title : Control or Uncontrol: Seeing the Role of User Actors and Providing Comments on Tweets on Twitter (1570999544) Authors : Jyun-Cheng Wang, Gabriel Indira Widi Tantiana, Rahmat Latifah
11:00 - 11:15	Title (Online) : Strategy to Prevent Overload of Transformer in Distribution System With High Penetration of Electric Vehicle (1570994175) Authors : Chommethat Odthuan, Paitipol Chirapongsanarak	Title (Online) : Impact of Electric Vehicle Charging on Residential Feeders (1570991674) Authors : Saman Saleem, Paitipol Chirapongsanarak		Title : Designing Appropriate Sensor Values for Surface Forest Fire Alarm System Using IoT (1570998346) Authors : Somporn Tooprakai

Technical Sessions (May 28, Afternoon)

13.00 - 14.30				
Room Session	Meeting Room 5 (Board Room)	Meeting Room 2	Meeting Room 3	Meeting Room 1
Chair	Computer 1 (Hybrid Room)	Energy and Power Electronics 2 (Hybrid Room)	Circuit 2	Computer 2 & Ed. & SS. Adv. Anomaly
13.00 - 13.15	Asst.Prof.Dr. Wichai Puengchan (KKU)	Assoc. Prof. Dr. Rongrit Chaitawom (KKU)	Assoc.Prof.Dr.Montee Kunngem (KMUTL)	Asst.Prof.Dr.Panawit Hanpitsak (KKU)
	Title: SVEP-BCI in Augmented Reality in Realistic Environment (157098382) Authors: Elnawit Chaiyavit, Satha Pan-ngum, Pasi Inrasena, Arpa Suwamarat, Apit Hemakom	Title: WiFi Communications Delayed on Primary-Side Buck Converter Feedback Control for C-C-CC Inductive Wireless EV Charging (1570998645) Authors: Prapai Suwan, Tatapong Phondet, Wuttikai Tannawan, Ondhai Luayoi, Thanet Sripon, Anuson Yodsuphet, Uthen Kamnan, Ekkechai Chades, Anon Namin	Title: Low-Cost Technique for Extracting the Cole-Cole Model Parameters (1570992221) Authors: Jirak Chamroy, Khunaron Kaswanich, Pipat Prommee	Title: Effects of SIEM Recovery Time: Case Study on Security Onion (1570983312) Authors: Wasat Hongkarnmet, Witawat Tangtongpairoj, Prawat Watanapongse, Surasak Sangnupong
13.15 - 13.30	Title: System Development for Estimating Geolocation, Direction, and Velocity of Moving Objects in UAV Applications Using Monocular Camera (1570983261) Authors: Mollarith Libritsopong, Supaporn Epongmanee, Eakant Suwanagood, Chaiwat Khumpol, Pavanath Teerapahong	Title: Internal AC Heating for Enhancing Lithium Battery Performance in Subzero Temperatures Based on Charge Pump Topology (1570985670) Authors: Nimit Phattanasri, Panyapat Aweerh, Chanon Khongsaeng-in, Kamon Jusareeamonkui, Pinit Kunthom	Title: 0.5-V Mixed-Mode Universal Active Filter Using Multiple-Input OTAs (1570992279) Authors: Montee Kunngem	Title: Study of Machine Learning Algorithms for Detecting Web Bot (1570998631) Authors: Nannaphat Subunayaphat, Thani Pongphong, Warattha Sukpongthai, Omraa Moolwat
13.30 - 13.45	Title: ICG Set Capacity Analysis With Transformer-Based Length of Stay Prediction and Erlang Loss Formula (1570992482) Authors: Wuttipong Kunwilaissak	Title (Online): A Modified Power Flow Tuning Method for Voltage Impact Mitigation in a Local Energy Market (1570994956) Authors: Pikkasate Angaphiwachawal, Nudnani Haddhnapaisak, Arnon Teavnarong, Surachai Chaitasany	Title: LVDT Read-Out Circuit Based on Modified Wien Bridge Oscillator (1570993217) Authors: Kait Angkeaw, Preecha Thongdit	Title: Classification of G-Innocent Severity Stages Using Deep Learning (1571001990) Authors: Passawat Utakit, Panawit Hanpitsak, Sudharnal Thanasai, Patarawit Polgint
13.45 - 14.00	Title: Enhancing Multi-Class Vehicle Counting for Night-Time CCTV Videos Using AI-GAN (1570996787) Authors: Pongsathorn Ploykasorn, Kanokphan Lethiphonphan, Pimmarat Sirichanen	Title (Online): A Distribution Use of System Charge Calculation for Solar Photovoltaic Systems in Thailand (1570984938) Authors: Pikkasate Angaphiwachawal, Nopphat Noppong, Supasat Lathwongthaisari, Arnon Teavnarong, Surachai Chaitasany	Title: MO-CCII High-Order Chelvyhev Notch Filter (1570998287) Authors: Natsapong Wongprommoon, Nanan Chommak	Title: Development of an IoT Web-Based Water Temperature Control System for Nano Fish Tanks (1571008947) Authors: Yotaka Tungtagul, Jannwan Wongkham, Sarawat Matasach, Atsuj Sukswat, Kida-anapong Puntin, Piyanch Tangkittipon
14.00 - 14.15	Title: Empowering Cybersecurity: Unveiling the Art of Identifying and Thwarting Malicious Tactics Within the Sandbox Environment (1570987492) Authors: Sankha K. Wijayasekara, Thaniyawanna Komarninrum	Title (Online): Improved Harmonic Detection Delay for Active Power Filter (1570998531) Authors: Chaitan Panpan, Phomsit Santipapan, Jeevan Homjan	Title: Emulation of Novel and Electronically Tunable Universal Memory Elements Design (1570999437) Authors: Nuanjan Raj, Sagar Suresh, Parvatham Deepthi	Title: Full-Function Bridging Ideas to Plois With Mobile Apps for Novice Writers (1571007211) Authors: Piyanch Tangkittipon, Kida-anapong Puntin, Chaitanai Kamphol, Salisa Namwethan, Anintan Jaisavanthajorn, Yotaka Tungtagul
14.15 - 14.30	Title (Online): Vision-Based Human Movement Matching for Muay Thai Training Support System (1570987143) Authors: Somkrat Wangnupitak, Napong Pichaswornkul, Nawan Watsuraw, Bhattarabhom Wattanasheep	Title (Online): Determination of Regulating Reserve Power in Day-Ahead P2P Energy Market With EV Charging and Discharging for Managing PV System Uncertainty (1570998527) Authors: Pikkasate Angaphiwachawal, Paipred Vangtumbot, Arnon Teavnarong, Surachai Chaitasany	Title: Electronically Tunable Three-Input Single-Output Fully Differential Universal Filter Employing Commercially Available Ics (1570998527) Authors: Agawat Tanthong, Sakrapae Paisalhan, Rapeejan Keaw-on, Winai Jukla, Phamorn Silapan	Title: High-Performance Deep Learning GPR Feature Detector Model for Potash Mining (1570983149) Authors: Kaseth Sadehikhah, Raman Paragapae, Victor C Okonkwo
14.30 - 14.45	Session Break			
14.45 - 16.15	Parallel session			
Room Session	Meeting Room 5 (Board Room)	Meeting Room 2	Meeting Room 1	Meeting Room 3
Chair	Circuit 3 & Industry App. 1 (Hybrid Room)	Energy and Power Elec. 3 & Industry App. 2 (Hybrid Room)	Robotics and Automation 2	Computer 3
14.45 - 15.00	Assoc.Prof.Dr. Nathabhat Phankong (RMUT)	Asst.Prof.Dr. Anuk Dumrat (RMUT)	Asst.Prof.Dr. Piypat Pongpuri (PT)	Prof.Dr. Raman Panjajae
	Title (Online): VCI-Based Transimpedance-Mode All Pass Filter Using Single Grounded Capacitor (1570999200) Authors: Montee Sinsachayann, Wiset Sakuri, Winai Jukla	Title: Power Management Control Strategy Based on Fuzzy Logic Algorithm for Parallel Boost High Gain Converter (1570998365) Authors: Thasachai Jant, Thirawat Suebhanasong, Koon Sathachandromong, Sunyotai Supanyong, Amrak Bilsalam	Title: Obstacle Risk Assessment for Unmanned Surface Vehicle Using Camera and Lidar (1570993002) Authors: Janyawat Douzi, Kitti Thammongkarnchaitkul, Supachai Vongbunrong, Weerawat Chantlun, Varanyoo Buddhachan	Title: Plasmodium Vivax in Thin Blood Smear Classification Using Fuzzy Inference System With Automatic Membership Functions and Rules Generation (1570998296) Authors: Sattana Thakrit, Sansanee Auephanvinayakul, Nipon Theera-Umporn
15.00 - 15.15	Title (Online): A Novel COCC TA-Based High-Frequency Motor Emulator in 180nm CMOS Technology Process (1571006398) Authors: Rahmi Rajan, Shweta Gowani, Pashant Kumar, Rajeev Kumar Rajan	Title: Synthesis of High Step-Up Class E/Fish-Pull Resonant Converter With Lower-Recovery Current Canceling (1570998387) Authors: Passapol Pakavichien, Sathana Lim, Hata Sawachai, Wornapong Wongpharuk, Amrak Bilsalam	Title: The Prototypes of Classified Products via Digital Image Correlation (1570998533) Authors: Piypat Pongpuri, Kritchanan Chaoemruk, Thavikan Saneewong, Na Ayuthaya, Kanchit Pavanant	Title: Recommendation System for Relational Data Using Relational Hard C-Mean (1570998297) Authors: Preechit Phakornkul, Sansanee Auephanvinayakul, Nipon Theera-Umporn
15.15 - 15.30	Title (Online): Open-Source IoT-Integrated SCADA System for Biomass Power Plant Monitoring (1570987442) Authors: Palakorn Yurabmeechan	Title: From Stress to Growth: Plant Hormonal and Physiological Responses to Microwave Radiation (1570997677) Authors: Zia Nadir, Muhammad Munazz Khan	Title: Learning-Based Locomotion Controllers for Quadruped Robots in Indoor 5m Climbing via Deep Reinforcement Learning (1570998390) Authors: Tanawat Simuludomchai, Chutpong Deelapachon	Title: Erection Detection From Electroencephalography Signals Using String Gaussian K-Nearest Neighbors (1570998299) Authors: Kampanat Sutjiraporn, Sansanee Auephanvinayakul, Nipon Theera-Umporn
15.30 - 15.45	Title (Online): Design of 3D-Cooling System of 100 kVA/22 kV Distribution Transformer (1570998591) Authors: Nathabhat Phankong, Kittikorn Meesang, Promsak Apatirakul, Montphon Narong, Sitchai Dungsam, Wuthichai Yuthong	Title: Experimental Analysis of Aged XLPE Cable Using Return Voltage Measurement (1570997033) Authors: Supriyo Das	Title: Fully Automated Charging System for Electric Vehicles (1570983407) Authors: Stefan Lipitsch Di, Mario Hinz, Thomas Seebacher	Title: On the Use of Image Masking Techniques for Estimating Active Ingredients in Holy Basil Leaves From Hyperspectral Images (1570998319) Authors: Sittithakorn Udomrongvattana, Teerasit Kasethasem, Teera Phatphommut, Panta Chittumakul, Masahiro Yamaguchi
15.45 - 16.00	Title (Online): Investigation and Modeling of Solar PV: A Simulation Method (15709986790) Authors: Muzza Mustafa Nishat and Fahim Faizal	Title: Real Time Distribution Grid Visualization Using Smart Meters (1570983380) Authors: Phutba Thirong Sherpa		Title: A Plant Disease Identification and Localization Approach Without Mask Lab-elig (1570998322) Authors: Thumthap Deedetch, Teerasit Kasethasem, Teera Phatphommut
16.00 - 16.15		Title: Study on Effect of Terminal Placement in Low Voltage Li-Ion 18650 Battery Pack (1570998317) Authors: Jedsada Tangmongkhomuk, Nisai Puengwarodsakul, Burin Kerdvup, Manop Masontob		Title: Enhancing THAI Image Captioning Performance Using CNN and Bidirectional LSTM (1570998462) Authors: Witaphon Teascho, Sopon Phumeechanya

Technical Sessions (May 29, Afternoon)

Parallel session				
Room	Auditorium Room	Meeting Room 5 (Board Room)	Meeting Room 2	Meeting Room 3
Session	SS Adv-Control 1 (Hybrid Room)	SS Antenna for Smart Cities 1 (Hybrid Room)	Medicine and Biology 1	Energy and Power Elec. 3
Chairs	Prof. Dr. Kou Yamada and Asst. Prof. Dr. Sudchai Boonto	Assoc. Prof. Dr. Suramate Chalemvitvithul (KMUTNB)	Assoc. Prof. Dr. Nopadol Uchaipichat (TU)	Assoc. Prof. Dr. Razzagul Alehan (SQU)
12.30 - 12.45	Title : Fault Signals Reconstruct for Hand Kinematic Measurement Based on Compressed Sensing (1570987437) Authors : Janyra Samkunt, Patinya Kethong, Ngia Thi Mai, Kotaro Hashikura, Md. Abdu Samad Kamal, Iwanori Murakami, Kou Yamada	Title : Design and Experimentation of CP Sequential-Rotated Patch Antenna for Nanosatellite Technology (1570984368) Authors : Natthapat Supseeyathikul, Kattiak Phaeua, Chirong Phongcharoenpanich, Jessada Komparang	Title : Apnea/Hypopnea Detection Using Modified YOLOv3s Model on Non-EEG Signals (1570993654) Authors : Denphum Aphimmetanong, Phunak Thumwiboon, Somsat Intarawichian, Witaya Sungkan, Jansom Laothamats	Title : EV Charging Demand Estimation in Residential Areas: Workday-Commute Case Studies (1570987016) Authors : Supachai Vorapojjunt, Thairat Panyasai, Jakkain Palakavongsuayutha
12.45 - 13.00	Title : Identification of Unstable Linear Systems Using Data-Driven Koopman Analysis (1570993012) Authors : Patinya Kethong, Janyra Samkunt, Ngia Thi Mai, Kotaro Hashikura, Md. Abdu Samad Kamal, Iwanori Murakami, Kou Yamada	Title : Impact of Bupropion on Mammalian Metabolites Investigated Using a Coplanar Microwave Sensing Probe and Machine Learning (1570989786) Authors : Mohammad Russel, Yang Bingle, Suramate Chalemvitvithul	Title : EEG-Based Brain-Computer Interface System via Time-Locked Visual Attention for Assistive Device Control (1570994789) Authors : Natjames Tikhlewan, Chaeerpon Boiyam, Theerast Saechoo, Nannaphat Siribunyaphat, Manont Sorakawin, Yuzong Punawad	Title : Monitoring Air Conditioner Malfunctions Using Power Consumption and Temperature (1570987266) Authors : Damrongak Amnyagoon, Komkrit Chooasang, Nutthapong Sonard
13.00 - 13.15	Title : A Sparse Quadratic Programming Approach to Supervisory Control of Multi-Zone HVAC Systems With Consideration of Peak Demand Shaving and Thermal Comfort (1570997299) Authors : Parthak Sasannand, David Banjerdpongchai	Title (online) : FMCW Radar-Based Enhancing Moving Target Positioning Accuracy in Spectrogram Mapping (1570987416) Authors : Seksan Eakkaew, Akkasant Boopongsa, Kat Athikulwongse, Suramate Chalemvitvithul, Nattakorn Sittimarnong	Title : Development of VOCs Machine Biomarker Classification System Based on Preconcentrator With Embedded Sensing Control (1570997063) Authors : Pongwatt Sasulomchait, Isaya Thaveerangskulchai, Arporn Teeramongkomsamee, Chadin Kulring, Pakpoom Somboon	Title : Analyzing Computational Complexity and Footprint: A Comprehensive Study of State-of-Charge Estimation Across Various Equivalent Circuit Models for Batteries (1570987669) Authors : Sirachop Verpakoon, Wanchaleem Pora
13.15 - 13.30	Title (online) : Location Aware and Drift Control Using a Smartphone On-Board an Unmanned Aerial Vehicle (1570998654) Authors : Adil Farooq	Title (online) : A Surveillance System Utilizing mmWave-FMCW Radar for Restricted Control Area (1570987427) Authors : Seksan Eakkaew, Akkasant Boopongsa, Kat Athikulwongse, Suramate Chalemvitvithul, Nattakorn Sittimarnong	Title : Temporal Analysis of ECG Characteristics for Predicting Defibrillation Success in Ventricular Fibrillation During Resuscitation (1570986309) Authors : Nopadol Uchaipichat, Phasit Phongsri, Polaporn Marikanam, Nutthapong Tanthamch	Title : Robust Flux-Weakening Control Approach for Three-Phase Induction Motor Drives (1570990714) Authors : Panerat Kaewma, Nutthapong Pothi, Kawaruk Kunkitast, Chawach Rakpenthai, Jongrak Palua, Aham Lusby
13.30 - 13.45	Title (online) : Innovative Culinary Robots: Pattern Dispensing Robots and Web Interface (157098586) Authors : Nuttana Thippophat, Pavin Sukmalchan, Pindit Thaksinawong, Tak Leethumongkeho, Napat Saiyathitachai	Title (online) : Transparent UHF-RFID Tag Antenna for IoT Applications (1570989035) Authors : Masood Salik, Jawad Ali, Muhammad Usair, Ab ram Matthew, Suramate Chalemvitvithul	Title : Development of an Autoscan Motorized Microscope Utilizing the OpenFlexure Architecture (1570987453) Authors : Pasawat Thongtade, Wanchaleem Pora	Title : Optimal Placement and Sizing of Photovoltaics to Supply Water Pumping Stations (157098332) Authors : Razzagul Alehan, Alireza Zakariasadeh, Mohammed Al-Abri, Rashid Sali Al-Abri
13.45 - 14.00		Title (online) : Tri-Band UHF-RFID Tag Antenna for Indoor Asset Tracking (1570989670) Authors : Abram Matthew, Jawad Ali, Muhammad Usair, Masood Salik, Suramate Chalemvitvithul	Title : Development and Evaluation of a Wireless System for Remote Monitoring of Rumens Temperature in Dairy Cows (1570987808) Authors : Siraporn Sakphoom, Sarawuth Chaimool	Title : Analysis of a ZVDS Class-DE Current-Driven Full-Bridge Rectifier for Compensation Network Capacitance Design for WPT System (157098328) Authors : Pongleaw, Chaitann Ekkasavardome, Kamon Jussareeanonritkul, Yuttana Kumwuan
14.00 - 14.15	Session Break			
14.15 - 14.45	Parallel session			
Room	Auditorium Room	Meeting Room 5 (Board Room)	Meeting Room 1	Meeting Room 2
Session	Computer 4 (Hybrid Room)	SS Antenna for Smart Cities 2 & Antennas and Magnetos (Hybrid Room)	SS Adv-Control 2 & Control Systems	Computer 5
Chairs	Prof. Dr. Wanda Kanaard (KKU)	Dr. Natthapat Supseeyathikul (RMUTK)	Prof. Dr. Kou Yamada and Asst. Prof. Dr. Sudchai Boonto	Dr. Nawapak Eia-Anan (KKU)
14.15 - 14.30	Title : Performance Assessment of Supervised Machine Learning-Based Approaches for Photovoltaic Diagnosis (157099492) Authors : Emmanuel Ede Ogar, Sarachai Chaitansey, Watt Benjapornkul	Title : A Dual Polarization Antenna on Perpendicular Strip Line With Fractal Narrow Slit for 4G LTE, and 5G Network Applications (1570990532) Authors : Norkamon Wongon, Jan Jerome O. Santos, Patton Rakhee, Thumawat Jangung, Nutyada Nantapanich, Nonchatt Chindpoo, Chatee Mahathaniasthath, Praveet Akkarakhalin	Title : The Dynamical Modelling of Four Mecanum Wheel Mobile Robot on Typical Unstructured Terrain (1570988311) Authors : Chawarat Chaitumporn, Patinya Kethong, Ngia Thi Mai, Kotaro Hashikura, Md. Abdu Samad Kamal, Iwanori Murakami, Kou Yamada	Title : Precision Simplicity in Computer Vision: A First-Hand Account of Developing a Low-Cost OpenCV Interface (1570983153) Authors : Pawat Chinnachatchai, Chiy-Yen Lin
14.30 - 14.45	Title : A Simple Chaos-Based Compressed Sensing With Encryption Scheme for Wearable IoT Devices (1570995461) Authors : Chatchai Wannaboom, Patinya Kethong	Title : Experimental Results on FMCW Radar Based Human Recognition Using Only Doppler Information (1570989462) Authors : Patipon Petchtong, Denchai Worasate, Theat Pongthavornkamol, Kamhuko Pakkya, Yovan Chang	Title : ITunable Pendulum Energy Harvester Using Cone Continuously Variable Transmission (1570993872) Authors : Chaitanya Uttachee, Sunat Panyakaw, Ngia Thi Mai, Kotaro Hashikura, Md. Abdu Samad Kamal, Iwanori Murakami, Kou Yamada	Title : Combination of U-Net & Transformer Concept for Plant Area Extraction of Time-Lapse Images (1570985657) Authors : Hiyor Myet Wynn Shum Le Maung, Teeratt Kasetham, Teena Phatphornrat, Tanyo H Inthak
14.45 - 15.00	Title : Deep Learning-Based Mango Fruit Detection and Counting (1570996775) Authors : Apisak Chanda, Panmeth Vongsayant, Punnani Srinachon	Title : The Effects of the Grain Sizes and the Heat Spot Geometry on the Transition Jitter in HAMR Technology (1570993203) Authors : Supakorn Dorechai, Chavakorn Jongsakul, Arsom Kaewrang	Title : Robust Practical Fixed-Time Control and Application to DC-DC Buck Converter (1570986118) Authors : Napsuol Wongvanich, Varin Chulahan, Woragang Tangarat	Title : Eye Landmark Detection Using RT-DETR With Rules Authors : Chatee Bounnithithul, Teetouch (1570986152) Jahnaron, Rakchhai Channvithai
15.00 - 15.15	Title (online) : A Graph-Based Data Mining Approach for Template Recognition Using Large Log Datasets in Software Systems (1570989328) Authors : Claudia Crespo Kilo, Ahmed Shaharyar Khwaja, Isaac Wongrang, Alan Ampalagan	Title (online) : A Planar Non-Destructive Glass Thickness Sensor Based on Capacitance Measurement (1570993372) Authors : Thanay Yantakorn, Apichart Kaewchano, Suramate Chalemvitvithul, Thea Pai Po	Title : A Modified Super-Twisting Sliding-Mode Control for Reducing Robot Arm Dynamic Vibration Authors : Publee Danjung, Darshing Neumannee, Jirawat Benjanasut	Title : Development of an Exercise Posture Monitoring System for Air Cadets by Using MediaPipe and OpenCV (1570987413) Authors : Puvadol Boonit, Pinninn Bue-ngam, Komchan Jantachai, Wichayabot Boonlong
15.15 - 15.30	Title (online) : Enhancing Clinical Activity Recognition With Bidirectional RNNs and Accelerometer ECG Fusion (1570986353) Authors : Sakorn Mekulavanich, Pomsipa Jantawong, Amichai Riphathanakul	Title (online) : A Binary Hexagon Shape Metamaterial Antenna (157097440) Authors : Tanatun Tantanyakul		Title : Missing Data Imputation for Set Index Forecasting Based on ARIMA Model (1570987894) Authors : Piyanon Suwanawach, Kumnika Jakor, Narongrit Teeravech, Chinsarada Sittikomchayapong
15.30 - 15.45	Title (online) : Developing a Treatment Method for Dementia and Delirium Patients Using Virtual Reality (1570983485) Authors : Sanka K. Wijayasekara, Lanchakorn Witthitsithakij, Muhammad Sadi, Warha Bandan, Viran Malitri, Gimbhan Dayasitha			

Session Break				
15.45 - 16.00	Parallel session			
16.00 - 17.30	Parallel session			
Room	Auditorium Room	Meeting Room 5 (Board Room)	Meeting Room 3	Meeting Room 2
Session	Computer 6 (Hybrid Room)	Communication 2 & Medicine (Hybrid Room)	Signal 1 & Geoscience and Remote Sensing	Signal 2 & Communication 3
Chairs	Asst Prof. Chatdai Jansan (MSU)	Assoc Prof Dr.Poompat Saengudomlert (BU)	Asst Prof Dr.Montri Photitsanothai (KU Siracha)	Assoc Prof Dr.Suchada Sitjongsataporn (MUT)
16.00 - 16.15	Title : Enhanced - Resolution Epileptogenic Zone Detection in 18F-FDG PET Imaging for Drug-Resistant Epilepsy Using a Siamese Network(1570996789) Authors : Peerawat Wattanasakulni, Wipu Watharakajorn, Porngatton Jansatchatapan, Nattapat Jammekap, Nattakorn Kompanich, Maythinee Chantadurai, Supatporn Teptomongkol, Kittwat Khamwan, Pumarai Sitthachon	Title : Joint Position and Orientation Estimation for Visible Light Positioning Using Extended Kalman Filters (1570995118) Authors : Poompat Saengudomlert, Pakorn Ubolchoed	Title : The Compatible Partial Response Maximum Likelihood Detection Schemes for Blu-Ray Discs (1570983223) Authors : Ke Luo, Kesheng Zhang, Yufei Wu, Yantao Liao, Hongyu Gao, Wei Li, Yuzhen Han, Zhen Lin, Yaqian Zhao, Jincai Chen, Ping Lu, Shaoqing Wang	Title : Crowded Scene PPE Detection Using Attention Based YOLOv7 and Alpha Pose (1570985278) Authors : Panyapat Areeab, Tanawat Matangkasombut, Kittadawut Chle Monnikhor, Wuttipong Kiatwattanak
16.15 - 16.30	Title : Performance Comparison of Convolutional and Transformer Neural Networks in Defect Classification for Industrial Images(1570998006) Authors : Muhammad Syedri Mohd Tabb, Muhammad Hafiz Samuri, Shang Li Yuen, Nur Afifah Kamardin, Phooi Yee Lau, Chin Wee Wong, Hock Woon Hon	Title : Coherent Detection Using SMF-Coupled LED With a Polarization-Insensitive Self-Homodyne Receiver (1570987597) Authors : Bulsan Boonoon, Ruben S Luis, Benjamin J Putnam, Georg Rademacher, Satoshi Shimada, Hideaki Furukawa	Title : Design and Implementation of Multiphase Digital Oscillator(1570998474) Authors : Thitaphan Jongsataporn, Pooma Yospanya, Serevat Chivapreecha	Title : Set-Membership Orthogonal Gradient Adaptive Algorithm on Least Mean Fourth Criterion (1570993025) Authors : Suchada Sitjongsataporn, Theerasod Wangtong, Panavy Pookayandorn
16.30 - 16.45	Title : Fuzzy Support Vector Regression With Grey Wolf Optimization in Stock Market Prediction(1570998295) Authors : Titthakorn Somsupap, Sansanee Auephanvinayakul, Nipon Theera-Umpon	Title : (Online) On Solving Area Coverage for Heterogeneous Directional Sensor Networks (1570981911) Authors : Thaschakorn Sungvorayotin, Mao on Thammawichai	Title : Spring Roll's Size Inspection System Using Deep Image Processing (1570998659) Authors : Pakpoom Patomrak, Apirint Pongam, Tanyawat Somjittaweejorn	Title : Absence Seizure Detection Based on Embedded Machine Learning (1570994155) Authors : Panchanok Chatchavalong, Apwatt Lek-uthai, Kittichai Chontio, Pakpoom Somborn, Sures Punnin
16.45 - 17.00	Title (online) : Comparison of Different Deep Learning Networks to Classify Epilepsy Seizure Based on EEG Signals (1570998355) Authors : Sakorn Mekulawanch, Poompa Jantavong, Anuchit Jitphanakul	Title (online) : Advancing In-Pipe Robot Communication With High-Speed OWC Transceiver Front-End Circuit: Experimental Insights and Prospects (1570998715) Authors : Kamol Boonlorn, Jaun Khonang, Suppat Rungtongyilp, Tim Arnold, Ian Robertson, Nutapong Somjit	Title : ECG Signal Analysis Techniques Using Digital Filter With Deep Learning in Unbiased Data (1570997794) Authors : Aekasak Insook, Sunchet Kamprachar, Setha Tanjakawant, Jinsat Jeamsaai	Title : Estimation of Suitable Low-Frequency Parabands of MMF Using Neural Network (1571003752) Authors : Janwat Patmanee, Chairat Panthong, Sunchet Kamprachar
17.00 - 17.15	Title (online) : Enhancing On-Device Multiple Face Recognition for Class Attendance Based on Flutter Platform (1570999452) Authors : Patrapee Sunartaput, Jedsada Anunuek, Pichayapachaya Srikrum	Title (online) : A Robust Approach to COVID-19 CT-Scan Image Denoising With Inception Residual Attention UNET(1570996282) Authors : Milan Tripathi, Toshiaki Kondo	Title : An Advanced Features Extraction Module for Remote Sensing Image Super-Resolution (1570985708) Authors : Naveed Sultan, Amir Hajian, Supawadee Ananvith	Title : Modified ChannelNet for Estimating SISO OFDM Channels (1570998577) Authors : Sunita Khechar, Wiratonsak Sanpach, Sanku K. Wijayasekara, Luchakorn Wuttisittikulaj, Sushank Chaudhary, Imran A. Khoso, Ejaz Ul Haq, Parit Vanchichamut, Isam Josiah
17.15 - 17.30	Title (online) : A Traffic Monitoring Method Using Accumulative Difference Images (1570987070) Authors : Kornchanok Krangsang, Toshiaki Kondo, Waree Komprasuechorn, Jedsada Kamjana, Atsushi Takahashi	Title : A Low-Complexity and Efficient VR-Based System With Infrared Image Processing for Assessing the Angle of Ocular Misalignment in Strabismic Patients(1570991706) Authors : Sals a Baanong, Worawahn Honglertrapakul, Rathi Ittisapichpong, Pakpoom Somborn	Title : Characterization of Ionospheric Irregularities Based on Spatiotemporal ROTI Keogram Images (1570994814) Authors : Gleb Matasov, Lin Min Min Myat, Poncha Supathit, Jirapoom Budithe, Napat Tongkaset, Michi Nishioka	

Keynotes



▶

ECTI-CON 2024
Khonkaen, Thailand

THE 21ST ECTI-CON 2024

KEYNOTE SPEAKERS

»

EARTH SYSTEM SCIENCE AND
SYSTEM CONSTRUCTION



**PROFESSOR KEIKO
TAKAHASHI, PHD**

«

SUSTAINABILITY IS NOW A BUSINESS
IMPERATIVE THAT CHANGES EVERYTHING



DR. ABU BAKER

»

POWERING ELECTRONICS INNOVATION BY THE
SUPERPOWER OF ENGINEERING SIMULATION



**KHUN JADSUPA
PORANANONT**

«

FUTURE COMMUNICATIONS R&D
PROGRAMME IN SINGAPORE



**PROFESSOR TONY Q.S.
QUEK, PHD**

MAY 29, 2024

KKU SCIENCE PARK, KHON KAEN UNIVERSITY KHONKAEN, THAILAND

EARTH SYSTEM SCIENCE AND SYSTEM CONSTRUCTION

PROFESSOR KEIKO TAKAHASHI

Waseda University



Abstract

The average global temperature in 2023 is certain to be the hottest in recorded observation history. It has been scientifically clarified in the IPCC report that changes in the global environment, typified by global warming, are the result of long-term effects of human activities on the global environment. This suggests that global environmental changes are the accumulation of human activities, each on a small scale, affecting the entire planet. These global environmental changes are linked to many global issues in our society, such as energy, natural disasters, and food. The Earth can be considered a system. The components of the Earth system are huge, and the relations among them are diverse. Furthermore, it exhibits complex system behavior that is both nonlinear and nonequilibrium. We need to consider from the standpoint of systems science what actions we should take to realize a society that maintains balances with nature to build the earth system as a sustainable system. The world's water problems have become more serious in recent years. We focus on water circulation system, which is one of the most important systems of the Earth system. We have been able to perform large-scale/small-scale water circulations to clarify where water comes from, what it carries, how it changes phases, and how it behaves and circulates over time and space scales. Our simulations have explored what kind of actions we can take to create a sustainable water environment. In my presentation, I will introduce the water general circulation model that we have been developed, including an overview of atmospheric general circulation model which can explicitly express the process of cloud formation and disappearance, ocean model, and land surface and groundwater system model, and coupled method that interchanges the physical quantities among those models. Furthermore, we will introduce the method for artificial use of water or artificial environmental changes due to human actions into this water general circulation model. Case studies will be presented to illustrate how states of the environment can be changed by altering anthropogenic actions. Based on these results, I would like to introduce future perspectives on Earth system science.

Biography

Keiko Takahashi received Ph.D in engineering from Tokyo Institute of Technology in 1991. She joined Kao Corporation in Tokyo until 1993. She was an invited research scientist in Computer Laboratory of University of Cambridge UK during 1993-1994 and in Tokyo Institute of Technology during 1994-1998. She worked as a scientist and Director-General of Center for Earth Information Science and Technology in Japan Agency for Marine-Earth Science and Technology until 2021. Since April 2021, she has been a research professor of Waseda University. She had been a member of Science Council of Japan during 2014-2020. Her current research interests are climate/weather prediction and understanding response mechanisms to the global climate change with multi-scale multi-physics simulations.

SUSTAINABILITY IS NOW A BUSINESS IMPERATIVE THAT CHANGES EVERYTHING

DR. ABU BAKER

Master Technologist, Hewlett-Packard



Abstract

The next generation of high-performance chips for AI, big data, self-driving cars and IoT must use low-power technology for the sake of the Earth. We are doing all we can to overcome the limits of technology to perfect our green processes. Therefore, enterprises that want to make a positive impact on the planet need the right combination of strategic partnerships and AI-infused technology to put their sustainability goals into action. In the race to reduce emissions, consumption, and environmental impacts, companies across sectors are looking to transform their business models by prioritizing sustainability in their core operations and to meet the growing demands of key stakeholders and conscientious customers. But organizations can't do it alone. The pursuit of net zero can only truly begin when an organization is able to monitor, track, and report on their carbon footprint, energy transition goals, and environmental, social and governance (ESG) data. My presentation will talk through how the transformation to a sustainable future empowered by AI-driven technology can make an impact in the world.

Biography

Abu Baker is a Master Technologist for Commercial Notebooks Personal Systems at Hewlett Packet. He leads key programs involving multiple Firmware functions in EpSC (End Point Security Controller), Biometric devices, and contextual Artificial Intelligence technology. Before joining HP, Abu Baker worked for Microsoft Corporation as a Software Development Architect for the Surface Tablet. He implemented appropriate debug and troubleshooting procedures to quickly determine the best course for problem ownership and resolution.

Abu Baker currently serves as an adjunct faculty member at the University of Houston. His research interest is to build a cognitive strategy to bring data sources together and empower computers with their own means of gathering information.

Abu received a PhD in Electrical Engineering and a Master of Science in Electrical Engineering. He has also served as an IEEE technical paper reviewer with several publications in the IEEE Circuits and Systems Society. He has patented ideas on Palm Rejection Algorithms for Human Interface Devices and Biometric devices.

FUTURE COMMUNICATIONS R&D PROGRAMME IN SINGAPORE

PROFESSOR TONY Q.S. QUEK, IEEE FELLOW

Fellow of Academy of Engineering Singapore
 Cheng Tsang Man Chair Professor
 ST Engineering Distinguished Professor
 Director, Future Comms R&D Programme
 Head of ISTD Pillar
 Singapore University of Technology and Design



Abstract

Communications and connectivity have become the critical foundational technology that supports Singapore's economy. Singapore has invested close to S\$70 million through the launch of Singapore's first national Future Communications Research and Development Programme (FCP), to jumpstart cutting-edge communications and connectivity research. This grows local capability, to translate into innovative products, services and companies. The programme is hosted by the Singapore University of Technology and Design. FCP encourages collaboration between industry and research ecosystem. It will provide easy access to testbeds to facilitate development of 5G and future communication technologies. FCP seeks to collaborate with R&D partners both domestically and internationally to explore different opportunities to advance capabilities in future communications.

Biography

Tony Q.S. Quek received the B.E. and M.E. degrees in Electrical and Electronics Engineering from Tokyo Institute of Technology, respectively. At Massachusetts Institute of Technology, he earned the Ph.D. in Electrical Engineering and Computer Science. Currently, he is the Cheng Tsang Man Chair Professor with Singapore University of Technology and Design (SUTD) and ST Engineering Distinguished Professor. He also serves as the Head of ISTD Pillar, Director for Future Communications R&D Programme, Sector Lead for SUTD AI Program, and the Deputy Director of SUTD-ZJU IDEA. His current research topics include wireless communications and networking, 6G, network intelligence, non-terrestrial networks, and open radio access network.

Dr. Quek has been actively involved in organizing and chairing sessions and has served as a TPC member in numerous international conferences. He is currently serving as an Area Editor for the IEEE Transactions on Wireless Communications. He was an Executive Editorial Committee Member of the IEEE Transactions on Wireless Communications, an Editor of the IEEE Transactions on Communications, and an Editor of the IEEE Wireless Communications Letters.

Dr. Quek received the 2008 Philip Yeo Prize for Outstanding Achievement in Research, the 2012 IEEE William R. Bennett Prize, the 2016 IEEE Signal Processing Society Young Author Best Paper Award, the 2017 CTTC Early Achievement Award, the 2017 IEEE ComSoc AP Outstanding Paper Award, the 2020 IEEE Communications Society Young Author Best Paper Award, the 2020 IEEE Stephen O. Rice Prize, the 2020 Nokia Visiting Professorship, and the the 2022 IEEE Signal Processing Society Best Paper Award. He is a Fellow of IEEE and a Fellow of the Academy of Engineering Singapore.

Electronically Tunable Three-Input Single-Output Fully Differential Universal Filter Employing Commercially Available ICs

Apiwat Tanthong
Department of Electrical Engineering,
Faculty of Engineering and Industrial
Technology
Silpakorn University (Sanam Chandra
Palace Campus)
Nakhonpathom, Thailand
e-mail: tanthong_a@su.ac.th

Winai Jaikla
Department of Engineering Education,
School of Industrial Education and
Technology
King Mongkut's Institute of Technology
Ladkrabang
Bangkok, Thailand
e-mail: winai.ja@kmitl.ac.th

Sakrapee Paisalnan, Rapeepan Kaewon,
Phamorn Silapan
Department of Electrical Engineering,
Faculty of Engineering and Industrial
Technology
Silpakorn University (Sanam Chandra
Palace Campus)
Nakhonpathom, Thailand
e-mail: paisalnan_s@su.ac.th,
kaewon_r@su.ac.th,
silapan_p@su.ac.th

Abstract— The four Multiple-Input Operational Transconductance Amplifier (MI-OTA) used in this paper's electronically tunable three-input, single-output fully differential universal filter is built using two commercially available integrated circuits (ICs) (LM13700), two capacitors, and two resistors. The proposed circuit provides all five standard filter functions; it is possible to select one without modifying the circuit topology by adjusting the input signal condition. The features of the circuit are the ability of the natural frequency and quality factor, which can be tuned via the capacitor. Included are the simulation results, which validate the suggested circuit's operation. The data presented closely aligns with the theoretical prediction.

Keywords— MISO, fully differential filter, commercially available integrated circuit (IC)

I. INTRODUCTION

The analog filter circuit is a signal processing circuit designed to obtain an output signal with the desired frequency range of input signals. It's a crucial circuit widely applied in electrical and electronic engineering. It includes communication systems for signal detection or noise reduction, audio systems for segregating frequency ranges to drive responsive speakers, and biomedical instrumentation systems using sensor-measured data for diagnostic aids [1-2]. The electrical frequency filter circuit is categorized into digital signal frequency filter circuits and analog signal frequency filter circuits. The analog signal frequency filter circuits are divided into passive filter circuits, structured with resistors, capacitors, and inductors, and active filter circuits, employing electronic components created from semiconductors connected with resistors and capacitors. When comparing active and passive filter circuits, active filter circuits have several advantages, such as no signal loss since the operational amplifier (Op-amp) can amplify the signal to compensate for any attenuation. Additionally, there is no interference between the input signal source and the load due to the active frequency filter circuits having high input and low output impedance. This characteristic makes adjusting the desired frequency in such filter circuits easy [3].

Currently, the filter circuits are designed to perform multiple functions for frequency response. The low-pass (LPF), high-pass (HPF), band-pass (BPF), band-rejection (BRF), and all-pass (APF) filters are among these functions. The configuration through the selection of input and output, there are a total of four formats: 1) Single-Input Single-Output (SISO) [4-5], which doesn't necessarily require input conditions or specific settings but can operate only as a single-function, if other functions are required, a new circuit design is necessary; 2) Single-Input Multiple-Output (SIMO) [6-7]; 3) Multiple-Input Multiple-Output (MIMO) [8]; and 4) Multiple-Input Single-Output (MISO) [9]. Configurations 2 through 4 provide complete frequency response for all functions. The MISO configuration has various application functions without altering the internal circuit structure.

According to the study, fully differential [6] and [10] structures exhibit superior performance compared to single-ended circuits in various aspects. This includes enhanced attenuation of the common-mode signal, reduced harmonic distortion, improved power supply rejection ratio, and a broader dynamic range for the processed signal. However, fully differential structures have certain drawbacks, particularly larger circuits, leading to increased power consumption and occasionally more intricate designs.

In addition, the development of frequency filter circuits is focused on designing an active building block based on the transistor level to enhance functionality and efficiency. This aims to address signal interference, accuracy, and responsiveness issues. However, fabricating these integrated circuits requires high production costs. Hence, commercially available ICs are more affordable than fabricated ICs. It also has performance comparable to that of active building block designs, so it is used in filter circuit design. For instance, the utilization of the commercially available ICs LT1228 and LM13700. The underlying construction of it is an operational transconductance amplifier (OTA). The transconductance can be adjusted using electronic methods. Ideal for analog signal processing circuit design, capable of operating in both voltage and current modes [11].

Therefore, from the advantages of MISO, fully differential structures, and commercially available ICs, this paper aims to design and synthesize a three-input single-output fully differential universal filter employing commercially available ICs. This circuit electronically controls the quality factor (Q), natural frequency (f_0), or adjustment through external bias currents. The frequency filter circuit is presented via simulation implementation using commercially available ICs (LM13700).

II. PROPERTIES OF ACTIVE DEVICE

A. LM13700

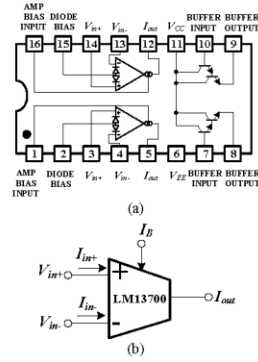


Fig. 1. LM13700 (a) The connection diagram (b) The symbol

Texas Instruments Inc. is a commercial manufacturer of the LM13700 Dual Operational Transconductance Amplifiers with Linearizing Diodes and Buffers [12]. It has two current-controlled transconductance amplifiers and two high-impedance buffers that are specifically made to balance the amplifiers' dynamic range in one unit. Fig. 1 displays the symbol and the connecting diagram. Two amplifiers in the LM13700 share a standard power supply but operate independently. The LM13700's voltage and current have the following relationship:

$$\begin{bmatrix} I_{in+} \\ I_{in-} \\ I_{out} \\ V_{in} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ g_m & -g_m & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_{in+} \\ V_{in-} \\ V_{out} \\ V_{in} \end{bmatrix}, \quad (1)$$

$$g_m = \frac{I_B}{2V_T} \approx 20I_B \quad (2)$$

In (2), the g_m is a transconductance gain controlled by the input bias current (I_B) but still depends on the thermal voltage (V_T). At room temperature (27°C), V_T is about 26mV .

B. Multiple-Input Operational Transconductance Amplifier (MI-OTA)

Multiple-Input Operational Transconductance Amplifier (MI-OTA) is represented by the symbol shown in Fig.2 (a), with the circuit constructed from two commercially available

integrated circuits (ICs): LM13700 as depicted in Fig.2 (b). The MI-OTA's current can be expressed as:

$$I_{out+} - I_{out-} = \sum_{i=1}^n g_m (V_{in+} - V_{in-}). \quad (3)$$

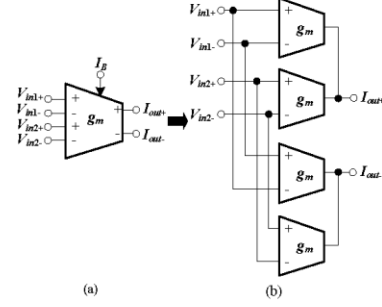


Fig. 2. MI-OTA (a) The symbol (b) Commercially available ICs implementation

III. THE PROPOSED FULLY DIFFERENTIAL UNIVERSAL FILTER

The presented electronically tunable three-input single output fully differential universal filter consists of four MI-OTAs, two resistors, and two capacitors, as depicted in Fig. 3. Upon analyzing the circuit from the characteristics of the MI-OTA discussed in section II and setting it to achieve the circuit as. $g_{m2} = 1/R_1$, causing the output voltage of the circuit to be

$$V_{o+} - V_{o-} = k \frac{\left[\frac{-g_{m1}g_{m3}}{C_1C_2}(V_{in+} - V_{in-}) - \frac{g_{m3}}{C_2}(V_{in+} - V_{in-}) + \left(s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}}{C_1C_2} \right) (V_{in+} - V_{in-}) \right]}{s^2 + \frac{g_{m3}}{C_2}s + \frac{g_{m1}g_{m3}}{C_1C_2}}, \quad (4)$$

where gain (k) is as follows

$$k = g_{m4}R_2. \quad (5)$$

The transfer function of the five filtering responses can be chosen from the inputs indicated in Table I, taking into account the output voltage displayed in (4), where $(V_{in+} - V_{in-}) = V_{in}$, $(V_{in+} - V_{in-}) = V_{in}$, $(V_{in+} - V_{in-}) = V_{in}$, and $(V_{in+} - V_{in-}) = V_{in}$.

TABLE I. INPUTS VOLTAGE OF TRANSFER FUNCTION

Frequency Response	V_{in}	V_{in}	V_{in}
LPF	V_{in}	0	0
HPF	V_{in}	V_{in}	V_{in}
BPF	0	V_{in}	0
BRF	0	V_{in}	V_{in}
APF	0	$2V_{in}$	V_{in}

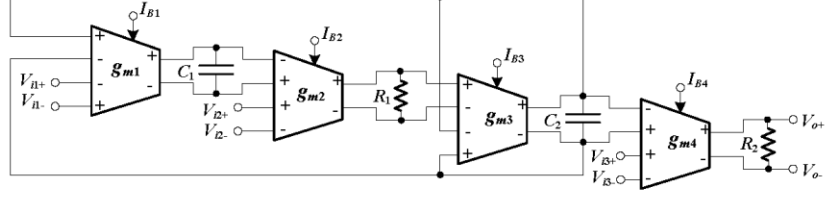


Fig. 3. The proposed fully differential universal filter

when considering the natural frequency (ω_0) and the quality factor (Q) in (4), it can be expressed as follows

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m3}}{C_1C_2}}, \quad Q = \sqrt{\frac{g_{m1}C_2}{g_{m3}C_1}}. \quad (6)$$

From (6), if $C_1=C_2=C$, the natural frequency (ω_0) can be rewritten as

$$\omega_0 = \frac{1}{C} \sqrt{g_{m1}g_{m3}} = \frac{1}{2V_T C} \sqrt{I_{B1}I_{B3}}. \quad (7)$$

Later, the quality factor (Q) is given to be

$$Q = \sqrt{\frac{g_{m1}}{g_{m3}}} = \sqrt{\frac{I_{B1}}{I_{B3}}}. \quad (8)$$

It appears from (7) and (8) that the natural frequency (ω_0) and the quality factor (Q) can be electronically controlled and independently achieved from the ω_0 and the Q via the capacitor (C).

IV. SIMULATION RESULTS

This part is a simulation of the fully differential universal filter that is suggested, to verify and evaluate the filter's effectiveness using the PSpice simulation. The design for the gain (k) of 1, the natural frequency (f_0) of 107.124 kHz, and the quality factor (Q) of 1, as specified by (5), (7), and (8), respectively, with various parameters adjusted as outlined in Table II.

TABLE II. THE PARAMETERS OF THE FULLY DIFFERENTIAL UNIVERSAL FILTER

Parameter	Value
V_{OC} and V_{EE}	$\pm 9V$
C_1, C_2	$0.01\mu F$
$I_{B1}, I_{B3} (g_{m1}=g_{m3}=6.73mS)$	$350\mu A$
$I_{B2}, I_{B4} (g_{m2}=g_{m4}=0.96mS)$	$50\mu A$
R_1, R_2	$1k\Omega$

The curves presented in Fig. 4 illustrate the gain responses of the proposed fully differential universal filter. All five basic functions—low-pass filter (LPF), high-pass filter (HPF), band-pass filter (BPF), band-rejection filter (BRF), and all-pass filter (APF)—can be executed by the circuit with success, according to observations. The simulation result shows that

the natural frequency was $f_0 = 102kHz$. The deviation of simulation and theoretical values of the natural frequency analyzed in (7) is 4.78%.

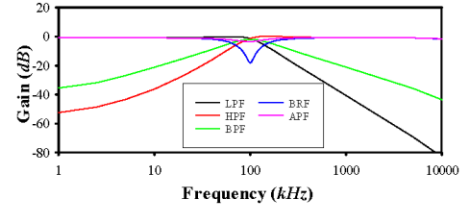


Fig. 4. Gain responses of the proposed fully differential universal filter

The simulation results in Fig. 5 show the frequency response of the band-pass filter function when adjusting the value of $C_1=C_2=C$ to $1\mu F$, $0.1\mu F$, and $0.01\mu F$. The natural frequency was $f_0 = 102$ kHz, the natural frequencies are located at 101.859kHz, 10.186kHz, and 1.019kHz, respectively. It is clearly observed that the natural frequency can be adjusted independently of the quality factor, as analyzed in (7) and (8), by varying the value of the capacitor (C). The simulation results in Fig. 6 show the band-pass filter function's frequency response when adjusting the $I_{B1}=I_{B3}=I_B$ to $350\mu A$, $250\mu A$, and $150\mu A$. The natural frequencies (f_0) are located at 101.859kHz, 74.131kHz, and 45.394kHz, respectively. With a set value of the quality factor (Q) of 1, it can be observed that the natural frequency can be electronically tuned, as analyzed in (7).

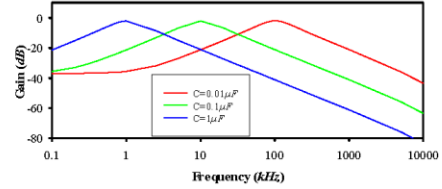


Fig. 5. Gain responses of the BPF when adjusting the value of $C_1=C_2=C$

Fig. 7 shows the all-pass filter's simulation frequency response for phase and gain. According to this simulation finding, the all-pass filtering function's simulation phase response is between 0° and (-360°) .

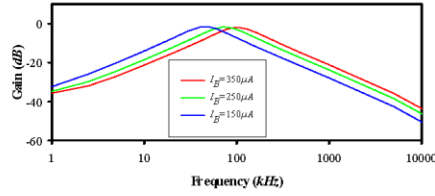


Fig. 6. Gain responses of the BPF when adjusting the value of $I_{B1}=I_{B2}=I_B$

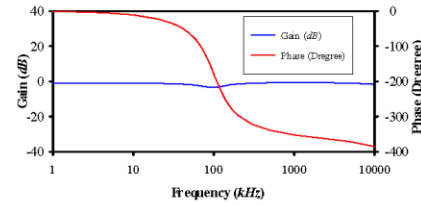


Fig. 7. Phase and gain response of all-pass function.

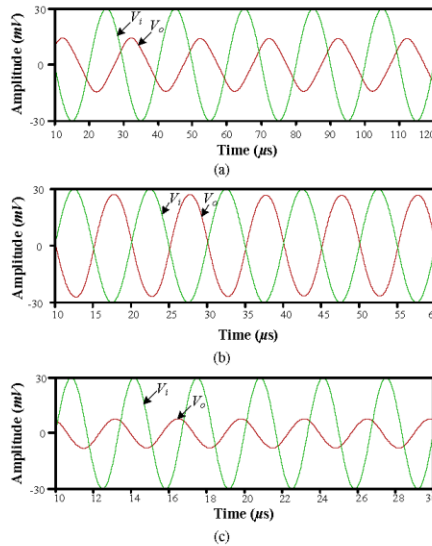


Fig. 8. Measured sinusoidal waveforms V_{in} and V_{out} BPF, (a) 50kHz, (b) 100kHz, and (c) 300kHz

The time domain results are shown in Fig. 8; they are the input and output signals of the Band-Pass Filter (BPF) at three frequencies, which are 50kHz, 100kHz, and 300kHz. The results show that signal amplitudes of -6.43dB at 50kHz, -0.34dB at 100kHz, and -12.51dB at 300kHz, respectively. The

simulation results are consistent with the design, providing 107.124kHz is f_0 .

V. CONCLUSION

This fully differential universal filter with three inputs and one output that can be electronically adjusted uses four MI-OTAs (multiple-input operational transconductance amplifiers), two resistors, and two capacitors. The circuit provides all five of the commonly used filter functions: band-pass (BPF), band-rejection (BRF), high-pass (HPF), low-pass (LPF), and all-pass (APF). The natural frequency of the proposed circuit has a maximum deviation of 4.78%. When the capacitor is adjusted to $1\mu F$, $0.1\mu F$, and $0.01\mu F$ while operating as a BPF, it is found that by adjusting the capacitance, the natural frequency may be managed separately from the quality factor. The phase response of the APF function can be adjusted from 0° to (-360°) . The power supply voltage was set at $\pm 9V$. The simulation result confirms that the proposed circuit's described performance aligns well with the theoretical.

REFERENCES

- [1] N. Herencsar, J. Jerabek, J. Koton, K. Vrba, S. Minaei and I. C. Gökmar, "Pole frequency and pass-band gain tunable novel fully-differential current-mode all-pass filter," 2015 IEEE International Symposium on Circuits and Systems (ISCAS), Lisbon, Portugal, pp. 2668-2671, 2015.
- [2] L. Langhammer, R. Sotner, J. Dvorak, T. Dostal, "Fully-Differential Multifunctional Electronically Configurable Fractional-Order Filter with Electronically Adjustable Parameters," ELEKTRONIKA IR ELEKTROTECHNIKA, ISSN 1392-1215, VOL. 24, NO. 5, 2018.
- [3] W.K. Chen, "Passive and Active Filters Theory and Implementations," John Wiley & Sons, 1998.
- [4] L. Langhammer, J. Dvorak, R. Sotner, J. Jerabek, "Electronically Tunable Fully-Differential Fractional-Order Low-Pass Filter," ELEKTRONIKA IR ELEKTROTECHNIKA, ISSN 1392-1215, VOL. 23, NO. 3, 2017.
- [5] M. Yereña-Mora, F. Sandoval-Ibarra and J. M. Rocha-Pérez, "Fully Differential Band-pass Filter for Biosignals Based on a DFVF and High CMRR," 2023 13th International Symposium on Advanced Topics in Electrical Engineering (ATEE), Bucharest, Romania, pp. 1-4, 2023.
- [6] J. Jerabek, R. Sotner and K. Vrba, "Fully-differential current amplifier and its application to universal and adjustable filter," 2010 International Conference on Applied Electronics, Pilsen, Czech Republic, pp. 1-4, 2010.
- [7] J. Jerabek, R. Sotner and K. Vrba, "Fully-differential universal filter with current active elements," International Conference on Circuits, Systems and Signals (ISSCS), pp. 83-86, 2010.
- [8] F. Khateb, M. Kumngern, T. Kulej, and C. Psychalinos, "0.5 V Universal Filter Based on Multiple-Input FDDAs," Circuits Syst., Signal Process., vol. 38, no. 12, pp. 5896-5907, Dec. 2019.
- [9] W. Jaikla, F. Khateb, M. Kumngern, T. Kulej, R. K. Ranjan and P. Suwanjan, "0.5 V Fully Differential Universal Filter Based on Multiple Input OTAs," in IEEE Access, vol. 8, pp. 187832-187839, 2020.
- [10] J. Jerabek, J. Koton, R. Sotner and K. Vrba, "Comparison of fully-differential and single-ended current-mode band-pass filters with current active elements," 2011 7th International Conference on Electrical and Electronics Engineering (ELECO), Bursa, Turkey, pp. II-110-II-114, 2011.
- [11] W. Jaikla, S. Adhan, P. Suwanjan, M. Kumngern, "Current/Voltage Controlled Quadrature Sinusoidal Oscillators for Phase Sensitive Detection Using Commercially Available IC," Sensors 20, no. 5: 1319, 2020.
- [12] Texas Instruments, LM13700: Dual operational transconductance amplifiers with linearizing diodes and buffers, Available online: <https://www.ti.com/product/LM13700?qpn=lm13700>, (revised on November 2015).





LM13700

SNOSBW2F –NOVEMBER 1999 –REVISED NOVEMBER 2015

LM13700 Dual Operational Transconductance Amplifiers With Linearizing Diodes and Buffers

1 Features

- g_m Adjustable Over 6 Decades
- Excellent g_m Linearity
- Excellent Matching Between Amplifiers
- Linearizing Diodes for reduced output distortion
- High Impedance Buffers
- High Output Signal-to-Noise Ratio

2 Applications

- Current-Controlled Amplifiers
- Stereo Audio Amplifiers
- Current-Controlled Impedances
- Current-Controlled Filters
- Current-Controlled Oscillators
- Multiplexers
- Timers
- Sample-and-Hold Circuits

3 Description

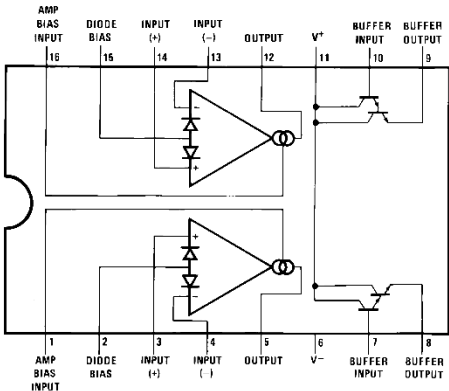
The LM13700 series consists of two current-controlled transconductance amplifiers, each with differential inputs and a push-pull output. The two amplifiers share common supplies but otherwise operate independently. Linearizing diodes are provided at the inputs to reduce distortion and allow higher input levels. The result is a 10-dB signal-to-noise improvement referenced to 0.5 percent THD. High impedance buffers are provided which are especially designed to complement the dynamic range of the amplifiers. The output buffers of the LM13700 differ from those of the LM13600 in that their input bias currents (and thus their output DC levels) are independent of I_{ABC} . This may result in performance superior to that of the LM13600 in audio applications.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM13700	SOIC (16)	3.91 mm × 9.90 mm
	PDIP (16)	6.35 mm × 19.304 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.

Connection Diagram





LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

Table of Contents

1 Features	1	7.4 Device Functional Modes	10
2 Applications	1	8 Application and Implementation	11
3 Description	1	8.1 Application Information	11
4 Revision History	2	8.2 Typical Application	11
5 Pin Configuration and Functions	3	8.3 System Examples	12
6 Specifications	4	9 Power Supply Recommendations	29
6.1 Absolute Maximum Ratings	4	10 Layout	29
6.2 Recommended Operating Conditions	4	10.1 Layout Guidelines	29
6.3 Thermal Information	4	10.2 Layout Example	29
6.4 Electrical Characteristics	5	11 Device and Documentation Support	30
6.5 Typical Characteristics	6	11.1 Community Resources	30
7 Detailed Description	9	11.2 Trademarks	30
7.1 Overview	9	11.3 Electrostatic Discharge Caution	30
7.2 Functional Block Diagram	9	11.4 Glossary	30
7.3 Feature Description	9	12 Mechanical, Packaging, and Orderable Information	30

4 Revision History

NOTE: Page numbers for previous revisions may differ from page numbers in the current version.

Changes from Revision E (March 2013) to Revision F	Page
• Added ESD Ratings table, Feature Description section, Device Functional Modes, Application and Implementation section, Power Supply Recommendations section, Layout section, Device and Documentation Support section, and Mechanical, Packaging, and Orderable Information section.	1
• Removed soldering information in Absolute Maximum Ratings table	4

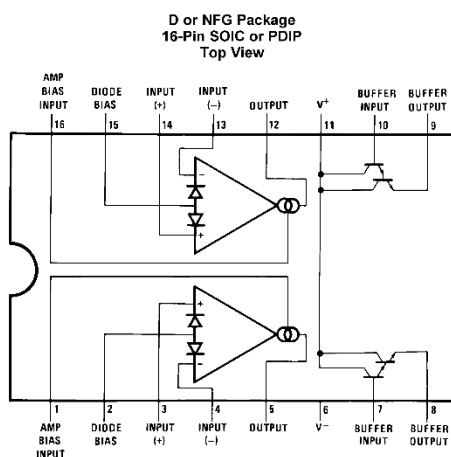
Changes from Revision D (March 2013) to Revision E	Page
• Changed layout of National Data Sheet to TI format	27



www.ti.com

LM13700
SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

5 Pin Configuration and Functions



Pin Functions

NAME	PIN		I/O	DESCRIPTION
	NO.			
Amp bias input	1, 16	A		Current bias input
Buffer input	7, 10	A		Buffer amplifier input
Buffer output	8, 9	A		Buffer amplifier output
Diode bias	2, 15	A		Linearizing diode bias input
Input+	3, 14	A		Positive input
Input-	4, 13	A		Negative input
Output	5, 12	A		Unbuffered output
V ⁺	11	P		Positive power supply
V ⁻	6	P		Negative power supply



LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

	MIN	MAX	UNIT
Supply voltage		36 V_{DC} or ± 18	V
DC input voltage	$+V_S$	$-V_S$	V
Differential input voltage		± 5	V
Diode bias current (I_D)		2	mA
Amplifier bias current (I_{ABC})		2	mA
Buffer output current ⁽²⁾		20	mA
Power dissipation ⁽³⁾ $T_A = 25^\circ\text{C}$ – LM13700N		570	mW
Output short circuit duration		Continuous	
Storage temperature, T_{stg}	-65	150	$^\circ\text{C}$

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

(2) Buffer output current should be limited so as to not exceed package dissipation.

(3) For operation at ambient temperatures above 25°C , the device must be derated based on a 150°C maximum junction temperature and a thermal resistance, junction to ambient, as follows: LM13700N, 90°C/W ; LM13700M, 110°C/W .

6.2 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT
V_+ (single-supply configuration)	9.5	32	V
V_+ (dual-supply configuration)	4.75	16	V
V_- (dual-supply configuration)	-16	-4.75	V
Operating temperature, T_A	LM13700N	0	70°C

6.3 Thermal Information

THERMAL METRIC ⁽¹⁾	LM13700		UNIT
	D (SOIC)	NFG (PDIP)	
	16 PINS	16 PINS	
$R_{\theta JA}$ Junction-to-ambient thermal resistance	83.0	43.8	$^\circ\text{C/W}$
$R_{\theta JC(top)}$ Junction-to-case (top) thermal resistance	44.0	34.9	$^\circ\text{C/W}$
$R_{\theta JB}$ Junction-to-board thermal resistance	40.5	28.3	$^\circ\text{C/W}$
Ψ_{JT} Junction-to-top characterization parameter	11.5	19.1	$^\circ\text{C/W}$
Ψ_{JB} Junction-to-board characterization parameter	40.2	28.2	$^\circ\text{C/W}$

(1) For more information about traditional and new thermal metrics, see the *Semiconductor and IC Package Thermal Metrics* application report, [SPRA953](#).



LM13700

www.ti.com

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

6.4 Electrical Characteristics

These specifications apply for $V_S = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$, amplifier bias current (I_{ABC}) = 500 μA , pins 2 and 15 open unless otherwise specified. The inputs to the buffers are grounded and outputs are open.

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Input offset voltage (V_{OS})	Over specified temperature range		0.4	4	mV
	$I_{ABC} = 5\text{ }\mu\text{A}$		0.3	4	
V_{OS} including diodes	Diode bias current (I_D) = 500 μA		0.5	5	mV
Input offset change	$5\text{ }\mu\text{A} \leq I_{ABC} \leq 500\text{ }\mu\text{A}$		0.1	3	mV
Input offset current			0.1	0.6	μA
Input bias current			0.4	5	μA
	Over specified temperature range		1	8	
Forward transconductance (g_m)		6700	9600	13000	μS
	Over specified temperature range	5400			
g_m tracking			0.3		dB
Peak output current	$R_L = 0$, $I_{ABC} = 5\text{ }\mu\text{A}$		5		μA
	$R_L = 0$, $I_{ABC} = 500\text{ }\mu\text{A}$	350	500	650	
	$R_L = 0$, Over Specified Temp Range	300			
Supply current	$I_{ABC} = 500\text{ }\mu\text{A}$, both channels		2.6		mA
CMRR		80	110		dB
Common-mode range		± 12	± 13.5		V
Crosstalk	Referred to input ⁽¹⁾ 20 Hz < f < 20 kHz		100		dB
Differential input current	$I_{ABC} = 0$, input = $\pm 4\text{ V}$		0.02	100	nA
Leakage current	$I_{ABC} = 0$ (refer to test circuit)		0.2	100	nA
Input resistance		10	26		k Ω
Open-loop bandwidth			2		MHz
Slew rate	Unity gain compensated		50		V/ μs
Buffer input current	See ⁽¹⁾		0.5	2	μA
Peak buffer output voltage	See ⁽¹⁾	10			V
PEAK OUTPUT VOLTAGE					
Positive	$R_L = \infty$, $5\text{ }\mu\text{A} \leq I_{ABC} \leq 500\text{ }\mu\text{A}$	12	14.2		V
Negative	$R_L = \infty$, $5\text{ }\mu\text{A} \leq I_{ABC} \leq 500\text{ }\mu\text{A}$	-12	-14.4		V
V_{OS} SENSITIVITY					
Positive	$\Delta V_{OS}/\Delta V^+$		20	150	$\mu\text{V/V}$
Negative	$\Delta V_{OS}/\Delta V^-$		20	150	$\mu\text{V/V}$

(1) These specifications apply for $V_S = \pm 15\text{ V}$, $I_{ABC} = 500\text{ }\mu\text{A}$, $R_{OUT} = 5\text{-k}\Omega$ connected from the buffer output to $-V_S$ and the input of the buffer is connected to the transconductance amplifier output.

LM13700

SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

www.ti.com

6.5 Typical Characteristics

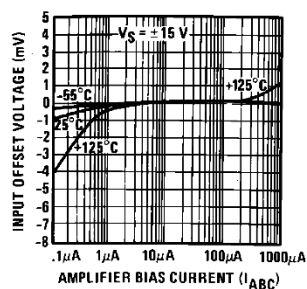


Figure 1. Input Offset Voltage

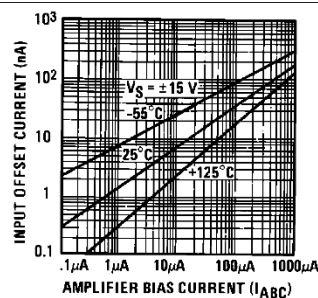


Figure 2. Input Offset Current

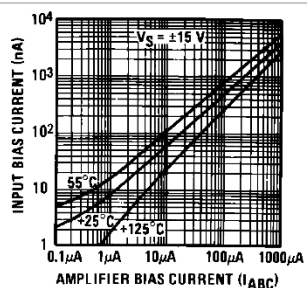


Figure 3. Input Bias Current

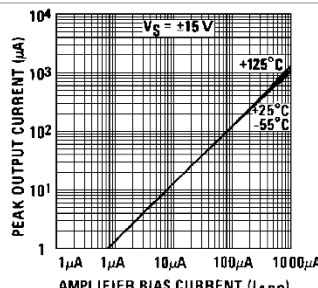


Figure 4. Peak Output Current

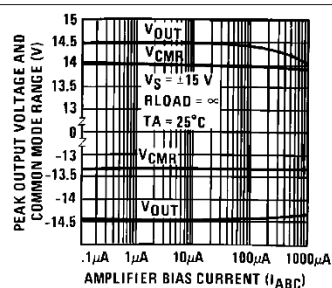


Figure 5. Peak Output Voltage and Common Mode Range

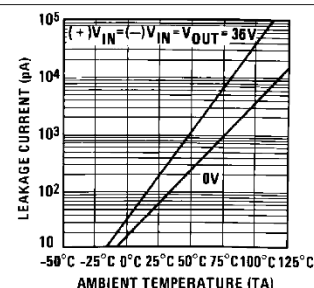


Figure 6. Leakage Current



www.ti.com

LM13700
SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

Typical Characteristics (continued)

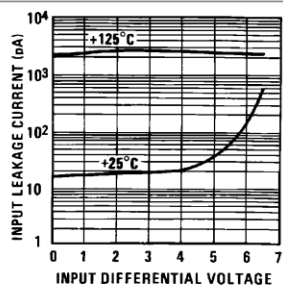


Figure 7. Input Leakage

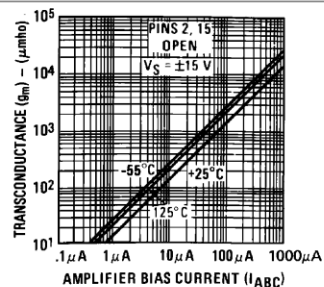


Figure 8. Transconductance

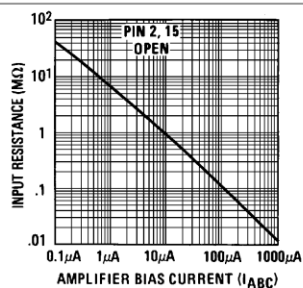


Figure 9. Input Resistance

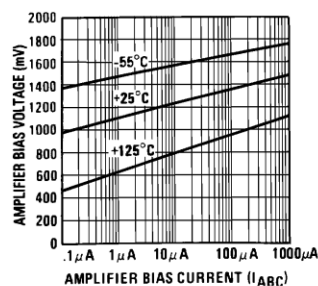


Figure 10. Amplifier Bias Voltage vs. Amplifier Bias Current

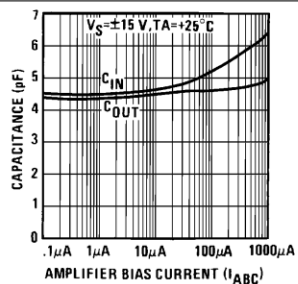


Figure 11. Input and Output Capacitance

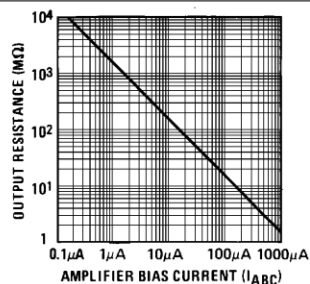


Figure 12. Output Resistance

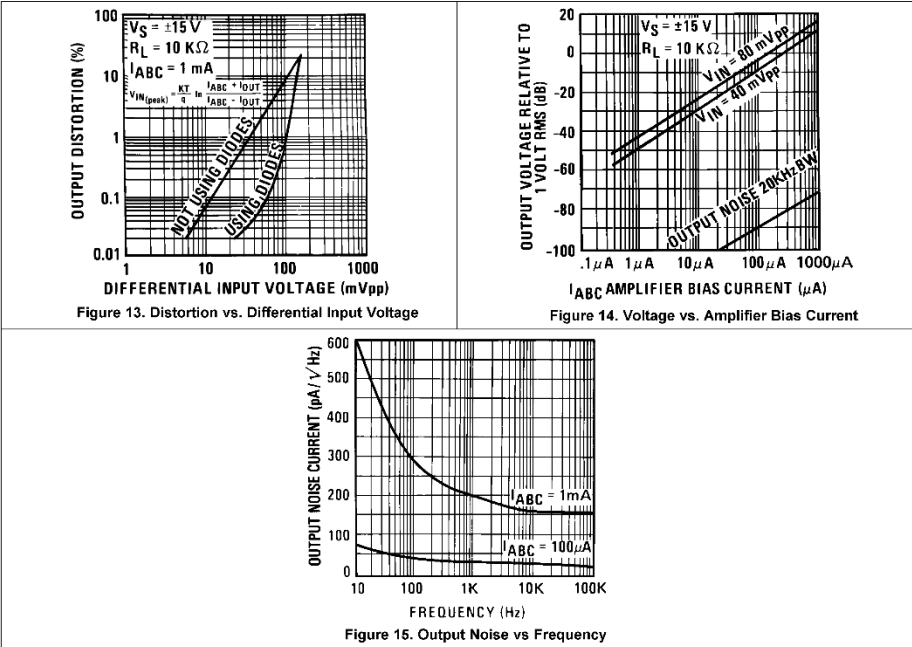


LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

Typical Characteristics (continued)



7 Detailed Description

7.1 Overview

The LM13700 is a two channel current controlled differential input transconductance amplifier with additional output buffers. The inputs include linearizing diodes to reduce distortion, and the output current is controlled by a dedicated pin. The outputs can sustain a continuous short to ground.

7.2 Functional Block Diagram

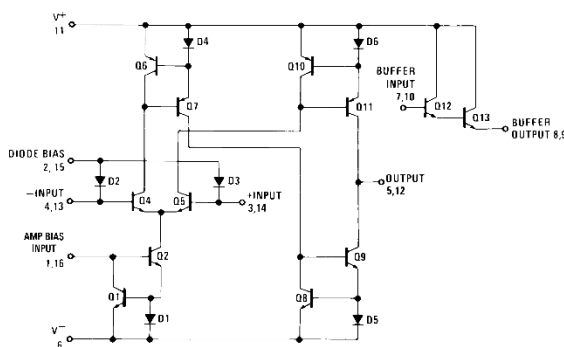


Figure 16. One Operational Transconductance Amplifier

7.3 Feature Description

7.3.1 Circuit Description

The differential transistor pair Q_4 and Q_5 form a transconductance stage in that the ratio of their collector currents is defined by the differential input voltage according to the transfer function:

$$V_{IN} = \frac{kT}{q} \ln \frac{I_5}{I_4} \quad (1)$$

where V_{IN} is the differential input voltage, kT/q is approximately 26 mV at 25°C and I_5 and I_4 are the collector currents of transistors Q_5 and Q_4 respectively. With the exception of Q_{12} and Q_{13} , all transistors and diodes are identical in size. Transistors Q_1 and Q_2 with Diode D_1 form a current mirror which forces the sum of currents I_4 and I_5 to equal I_{ABC} :

$$I_4 + I_5 = I_{ABC} \quad (2)$$

where I_{ABC} is the amplifier bias current applied to the gain pin.

For small differential input voltages the ratio of I_4 and I_5 approaches unity and the Taylor series of the $\ln$ function is approximated as:

$$\frac{kT}{q} \ln \frac{I_5}{I_4} \approx \frac{kT}{q} \frac{I_5 - I_4}{I_4} \quad (3)$$

$$I_4 \approx I_5 \approx \frac{I_{ABC}}{2} \quad (4)$$

$$V_{IN} \left[\frac{I_{ABC}^0}{2kT} \right] = I_5 - I_4 \quad (4)$$



LM13700

SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

www.ti.com

Feature Description (continued)

Collector currents I_4 and I_5 are not very useful by themselves and it is necessary to subtract one current from the other. The remaining transistors and diodes form three current mirrors that produce an output current equal to I_5 minus I_4 thus:

$$V_{IN} \left[\frac{I_{ABC}^2}{2KT} \right] = I_{OUT} \quad (5)$$

The term in brackets is then the transconductance of the amplifier and is proportional to I_{ABC} .

7.3.2 Linearizing Diodes

For differential voltages greater than a few millivolts, Equation 3 becomes less valid and the transconductance becomes increasingly nonlinear. Figure 19 demonstrates how the internal diodes can linearize the transfer function of the amplifier. For convenience assume the diodes are biased with current sources and the input signal is in the form of current I_S . Since the sum of I_4 and I_5 is I_{ABC} and the difference is I_{OUT} , currents I_4 and I_5 is written as follows:

$$I_4 = \frac{I_{ABC}}{2} - \frac{I_{OUT}}{2}, \quad I_5 = \frac{I_{ABC}}{2} + \frac{I_{OUT}}{2} \quad (6)$$

Since the diodes and the input transistors have identical geometries and are subject to similar voltages and temperatures, the following is true:

$$\begin{aligned} \frac{kT}{q} \ln \frac{I_D + I_S}{I_D - I_S} &= \frac{kT}{q} \ln \frac{\frac{I_{ABC}}{2} + \frac{I_{OUT}}{2}}{\frac{I_{ABC}}{2} - \frac{I_{OUT}}{2}} \\ \therefore I_{OUT} &= I_S \left(\frac{2I_{ABC}}{I_D} \right) \text{ for } |I_S| < \frac{I_D}{2} \end{aligned} \quad (7)$$

Notice that in deriving Equation 7 no approximations have been made and there are no temperature-dependent terms. The limitations are that the signal current not exceed $I_D / 2$ and that the diodes be biased with currents. In practice, replacing the current sources with resistors will generate insignificant errors.

7.4 Device Functional Modes

Use in single ended or dual supply systems requires minimal changes. The outputs can support a sustained short to ground. Note that use of the LM13700 in ± 5 V supply systems requires will reduce signal dynamic range; this is due to the PNP transistors having a higher V_{BE} than the NPN transistors.

7.4.1 Output Buffers

Each channel includes a separate output buffer which consists of a Darlington pair transistor that can drive up to 20mA.

8 Application and Implementation

NOTE

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes. Customers should validate and test their design implementation to confirm system functionality.

8.1 Application Information

An OTA is a versatile building block analog component that can be considered an ideal transistor. The LM13700 can be used in a wide variety of applications, from voltage-controlled amplifiers and filters to VCOs. The 2 well-matched, independent channels make the LDC13700 well suited for stereo audio applications.

8.2 Typical Application

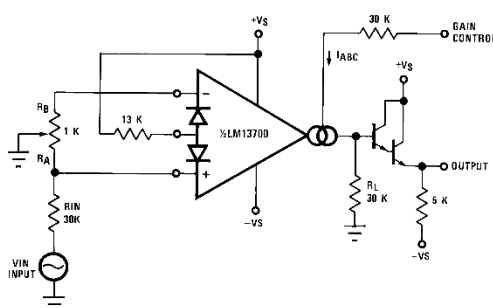


Figure 17. Voltage Controlled Amplifier

8.2.1 Design Requirements

For this example application, the system requirements provide a volume control for a 1 V_P input signal with a THD < 0.1% using ± 15 V supplies. The volume control varies between -13 V and 15 V and needs to provide an adjustable gain range of >30dB.

8.2.2 Detailed Design Procedure

Using the linearizing diodes is recommended for most applications, as they greatly reduce the output distortion. It is required that the diode bias current, I_D , be greater than twice the input current, I_S . As the input voltage has a DC level of 0 V, the Diode Bias input pins are 1 diode drop above 0 V, which is +0.7 V. Tying the bias to the clean V_+ supply, results in a voltage drop of 14.3 V across R_D . Using the recommended 1mA for I_D is appropriate here, and with $V_S = +15$ V, the voltage drop is 14.3 V, and so using the standard value of 13-k Ω is acceptable and will provide the desired gain control.

To obtain the <0.1% THD requirement, the differential input voltage must be <60mVpp when the linearizing diodes are used. The input divider on the input will reduce the 1 V_P input to 33mVpp, which is within the desired spec.

Next, set I_{BIAS} . The Bias Input pins (pins 1 or 16), are 2 diode drops above the negative supply, and therefore $V_{BIAS} = 2(V_{BE}) + V_-$, which for this application is -13.6 V. To set I_{BIAS} to 1mA when $V_C = 15$ V requires a 28.6-k Ω ; 30-k Ω is a standard value and is used for this application. The gain will be linear with the applied voltage.

LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

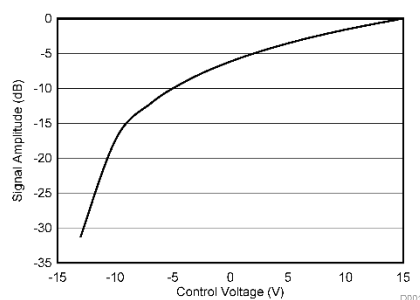
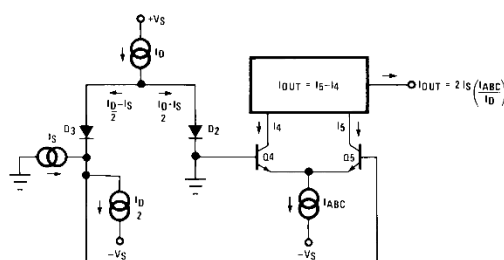
Typical Application (continued)**8.2.3 Application Curve****Figure 18. Signal Amplitude vs Control Voltage****8.3 System Examples****8.3.1 Voltage-Controlled Amplifiers**

Figure 20 shows how the linearizing diodes is used in a voltage-controlled amplifier. To understand the input biasing, it is best to consider the 13-k Ω resistor as a current source and use a Thevenin equivalent circuit as shown in Figure 21. This circuit is similar to Figure 19 and operates the same. The potentiometer in Figure 20 is adjusted to minimize the effects of the control signal at the output.

**Figure 19. Linearizing Diodes**

For optimum signal-to-noise performance, I_{ABC} should be as large as possible as shown by the Output Voltage vs Amplifier Bias Current graph. Larger amplitudes of input signal also improve the S/N ratio. The linearizing diodes help here by allowing larger input signals for the same output distortion as shown by the Distortion vs. Differential Input Voltage graph. S/N may be optimized by adjusting the magnitude of the input signal via R_{IN} (Figure 20) until the output distortion is below the desired level. The output voltage swing can then be set at any level by selecting R_L .

Although the noise contribution of the linearizing diodes is negligible relative to the contribution of the amplifier's internal transistors, I_D should be as large as possible. This minimizes the dynamic junction resistance of the diodes (r_e) and maximizes their linearizing action when balanced against R_{IN} . A value of 1 mA is recommended for I_D unless the specific application demands otherwise.

System Examples (continued)

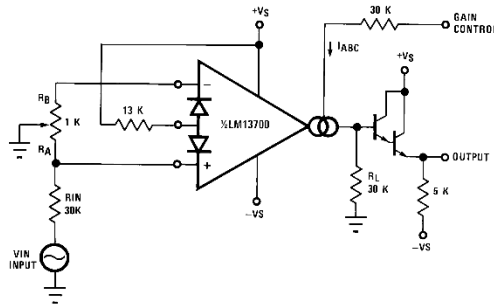


Figure 20. Voltage-Controlled Amplifier

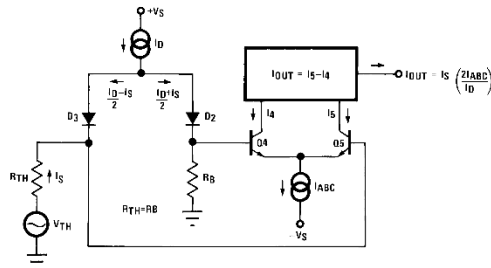


Figure 21. Equivalent VCA Input Circuit

8.3.2 Stereo Volume Control

The circuit of Figure 22 uses the excellent matching of the two LM13700 amplifiers to provide a Stereo Volume Control with a typical channel-to-channel gain tracking of 0.3 dB. R_P is provided to minimize the output offset voltage and may be replaced with two 510Ω resistors in AC-coupled applications. For the component values given, amplifier gain is derived for Figure 20 as being:

$$\frac{V_O}{V_{IN}} = 940 \times I_{ABC} \quad (8)$$

If V_C is derived from a second signal source then the circuit becomes an amplitude modulator or two-quadrant multiplier as shown in Figure 23, where:

$$I_Q = \frac{-2I_S}{I_D} (I_{ABC}) = \frac{-2I_S}{I_D} \frac{V_{IN2}}{R_C} = \frac{2I_S}{I_D} \frac{(V^- + 1.4V)}{R_C} \quad (9)$$

The constant term in the above equation may be cancelled by feeding $I_S \times I_D R_C / 2(V^- + 1.4V)$ into I_Q . The circuit of Figure 24 adds R_M to provide this current, resulting in a four-quadrant multiplier where R_C is trimmed such that $V_O = 0V$ for $V_{IN2} = 0V$. R_M also serves as the load resistor for I_Q .

LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)

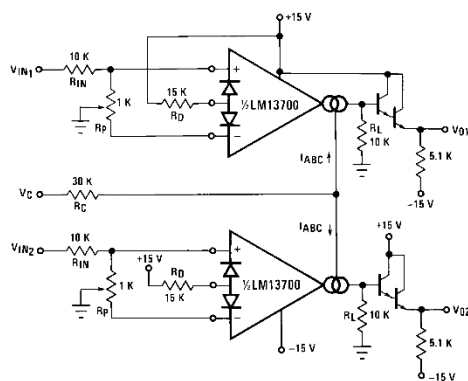


Figure 22. Stereo Volume Control

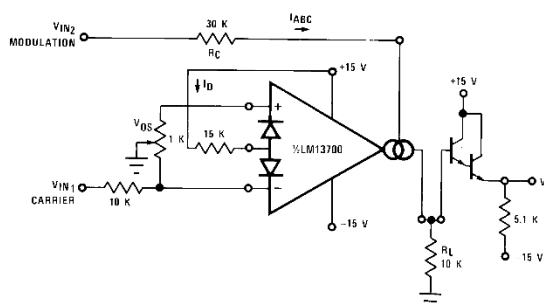


Figure 23. Amplitude Modulator

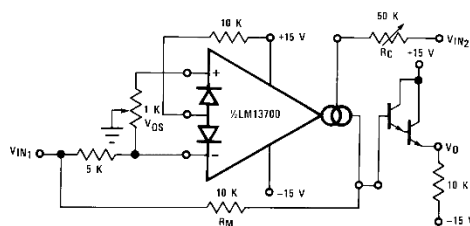


Figure 24. Four-Quadrant Multiplier

System Examples (continued)

Noting that the gain of the LM13700 amplifier of Figure 21 may be controlled by varying the linearizing diode current I_D as well as by varying I_{ABC} , Figure 25 shows an AGC Amplifier using this approach. As V_O reaches a high enough amplitude ($3 V_{BE}$) to turn on the Darlington transistors and the linearizing diodes, the increase in I_D reduces the amplifier gain so as to hold V_O at that level.

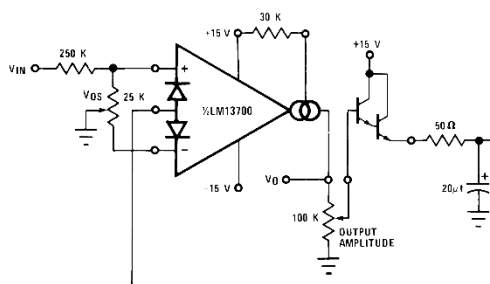
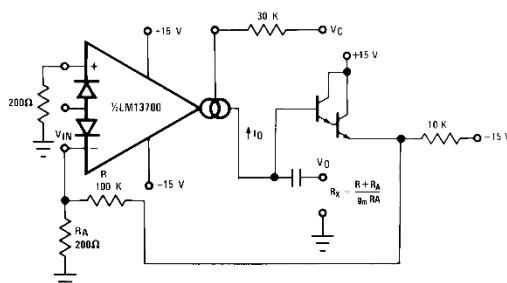
8.3.3 Voltage-Controlled Resistors

An Operational Transconductance Amplifier (OTA) may be used to implement a Voltage Controlled Resistor as shown in Figure 26. A signal voltage applied at R_X generates a V_{IN} to the LM13700 which is then multiplied by the g_m of the amplifier to produce an output current, thus:

$$R_X = \frac{R + R_A}{g_m R_A} \quad (10)$$

where $g_m \approx 19.2 I_{ABC}$ at 25°C . Note that the attenuation of V_O by R and R_A is necessary to maintain V_{IN} within the linear range of the LM13700 input.

Figure 27 shows a similar VCR where the linearizing diodes are added, essentially improving the noise performance of the resistor. A floating VCR is shown in Figure 28, where each "end" of the "resistor" may be at any voltage within the output voltage range of the LM13700.

**Figure 25. AGC Amplifier****Figure 26. Voltage-Controlled Resistor, Single-Ended**

LM13700

SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)

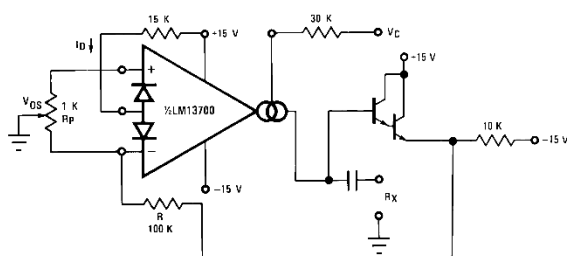


Figure 27. Voltage-Controlled Resistor with Linearizing Diodes

8.3.4 Voltage-Controlled Filters

OTA's are extremely useful for implementing voltage controlled filters, with the LM13700 having the advantage that the required buffers are included on the I.C. The VC Lo-Pass Filter of Figure 29 performs as a unity-gain buffer amplifier at frequencies below cut-off, with the cut-off frequency being the point at which X_C/g_m equals the closed-loop gain of (R/R_A) . At frequencies above cut-off the circuit provides a single RC roll-off (6 dB per octave) of the input signal amplitude with a -3 dB point defined by the given equation, where g_m is again $19.2 \times I_{ABC}$ at room temperature. Figure 30 shows a VC High-Pass Filter which operates in much the same manner, providing a single RC roll-off below the defined cut-off frequency.

Additional amplifiers may be used to implement higher order filters as demonstrated by the two-pole Butterworth Lo-Pass Filter of Figure 31 and the state variable filter of Figure 32. Due to the excellent g_m tracking of the two amplifiers, these filters perform well over several decades of frequency.

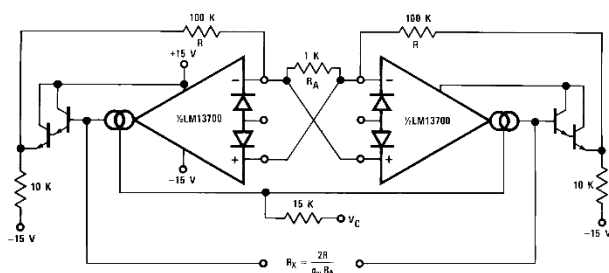
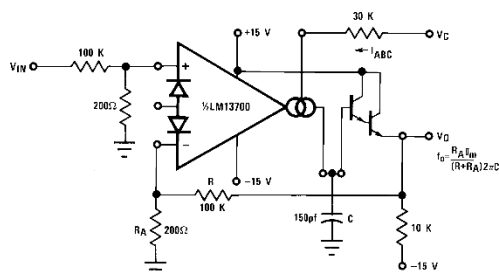
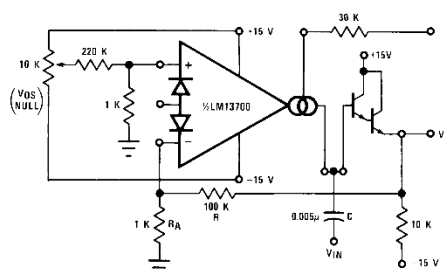


Figure 28. Floating Voltage-Controlled Resistor

System Examples (continued)

Figure 29. Voltage-Controlled Low-Pass Filter


$$f_0 = \frac{R_A g_m}{(R + R_A) 2\pi C}$$

Figure 30. Voltage-Controlled Hi-Pass Filter

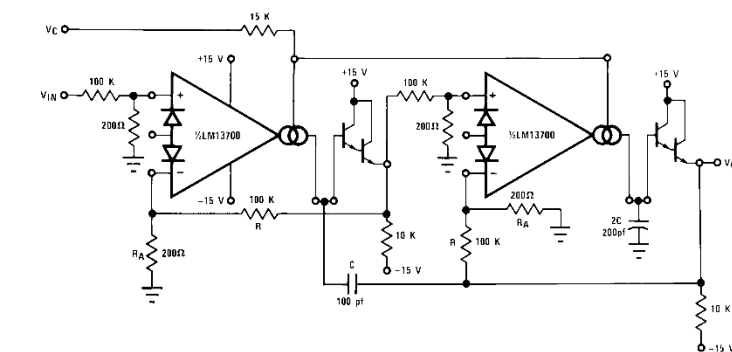


LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)



$$f_0 = \frac{R_A G_m}{(R - R_A) 2\pi C}$$

Figure 31. Voltage-Controlled 2-Pole Butterworth Lo-Pass Filter

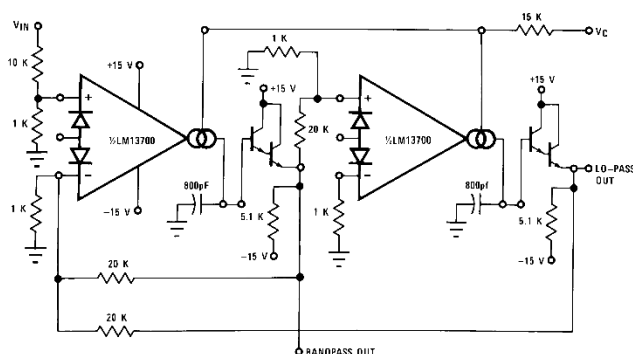


Figure 32. Voltage-Controlled State Variable Filter

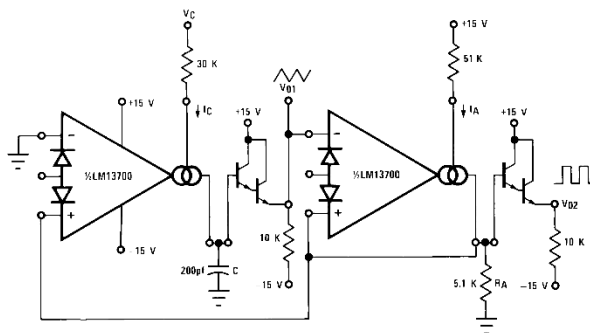
8.3.5 Voltage-Controlled Oscillators

The classic Triangular/Square Wave VCO of Figure 33 is one of a variety of Voltage Controlled Oscillators which may be built utilizing the LM13700. With the component values shown, this oscillator provides signals from 200 kHz to below 2 Hz as I_C is varied from 1 mA to 10 nA. The output amplitudes are set by $I_A \times R_A$. Note that the peak differential input voltage must be less than 5 V to prevent zenering the inputs.

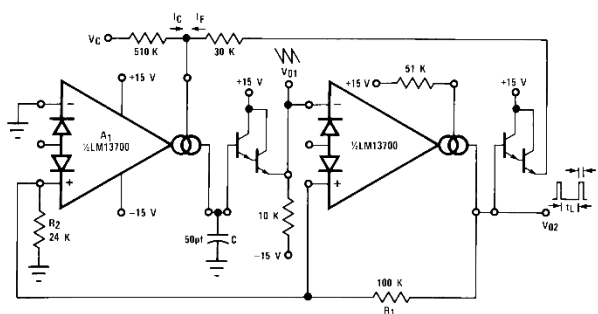
A few modifications to this circuit produce the ramp/pulse VCO of Figure 34. When V_{O2} is high, I_F is added to I_C to increase amplifier A1's bias current and thus to increase the charging rate of capacitor C. When V_{O2} is low, I_F goes to zero and the capacitor discharge current is set by I_C .

System Examples (continued)

The VC Lo-Pass Filter of Figure 29 may be used to produce a high-quality sinusoidal VCO. The circuit of Figure 34 employs two LM13700 packages, with three of the amplifiers configured as lo-pass filters and the fourth as a limiter/inverter. The circuit oscillates at the frequency at which the loop phase-shift is 360° or 180° for the inverter and 60° per filter stage. This VCO operates from 5 Hz to 50 kHz with less than 1% THD.



$$f_{\text{OSC}} = \frac{I_C}{4C_{IA}R_A}$$

Figure 33. Triangular/Square-Wave VCO


$$V_{PK} = \frac{(V^- \pm 0.6V) R_2}{R_1 + R_2}$$

$$I_{F1} = \frac{2V_{PK}C}{I_F}$$

$$I_L = \frac{2V_{PK}C}{I_C}$$

$$f_0 \approx \frac{I_C}{2V_{PK}C} \text{ for } I_C \ll I_F$$

Figure 34. Ramp/Pulse VCO



LM13700

SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)

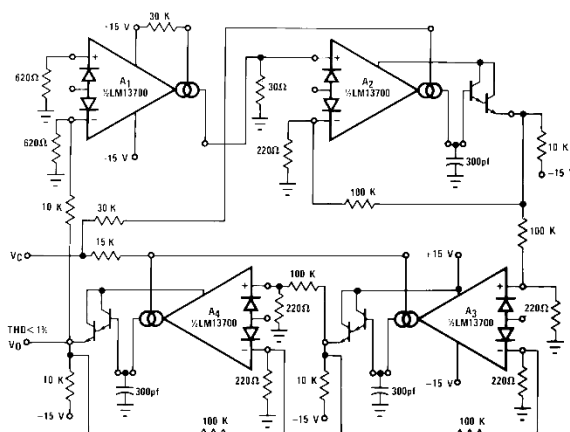


Figure 35. Sinusoidal VCO

Figure 36 shows how to build a VCO using one amplifier when the other amplifier is needed for another function.

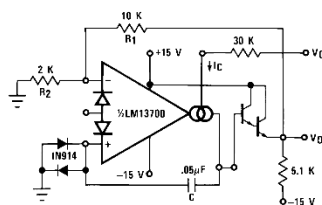
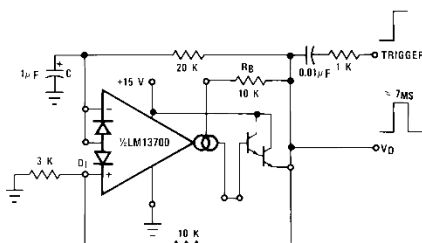


Figure 36. Single Amplifier VCO

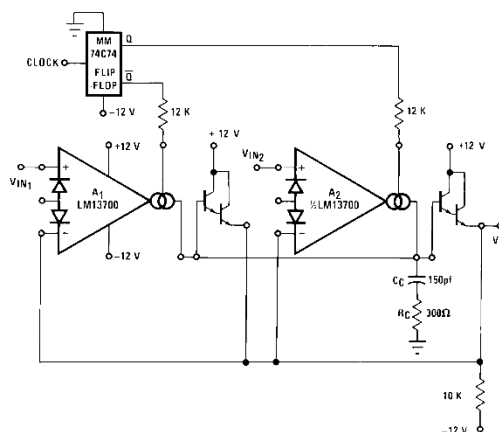
8.3.6 Additional Applications

Figure 37 presents an interesting one-shot which draws no power supply current until it is triggered. A positive-going trigger pulse of at least 2 V amplitude turns on the amplifier through R_B and pulls the non-inverting input high. The amplifier regenerates and latches its output high until capacitor C charges to the voltage level on the non-inverting input. The output then switches low, turning off the amplifier and discharging the capacitor. The capacitor discharge rate is speeded up by shorting the diode bias pin to the inverting input so that an additional discharge current flows through D_1 when the amplifier output switches low. A special feature of this timer is that the other amplifier, when biased from V_O , can perform another function and draw zero stand-by power as well.

System Examples (continued)

Figure 37. Zero Stand-By Power Timer

The operation of the multiplexer of Figure 38 is very straightforward. When A1 is turned on it holds V_O equal to V_{IN1} and when A2 is supplied with bias current then it controls V_O . C_C and R_C serve to stabilize the unity-gain configuration of amplifiers A1 and A2. The maximum clock rate is limited to about 200 kHz by the LM13700 slew rate into 150 pF when the $(V_{IN1}-V_{IN2})$ differential is at its maximum allowable value of 5 V.

The Phase-Locked Loop of Figure 39 uses the four-quadrant multiplier of Figure 24 and the VCO of Figure 36 to produce a PLL with a $\pm 5\%$ hold-in range and an input sensitivity of about 300 mV.


Figure 38. Multiplexer



LM13700

SNOSBW2F–NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)

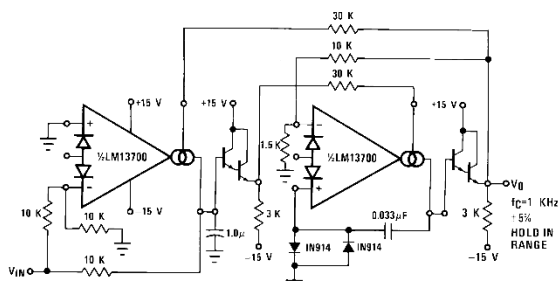


Figure 39. Phase Lock Loop

The Schmitt Trigger of Figure 40 uses the amplifier output current into R to set the hysteresis of the comparator; thus $V_H = 2 \times R \times I_B$. Varying I_B will produce a Schmitt Trigger with variable hysteresis.

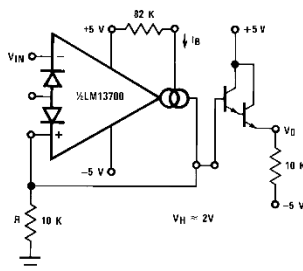
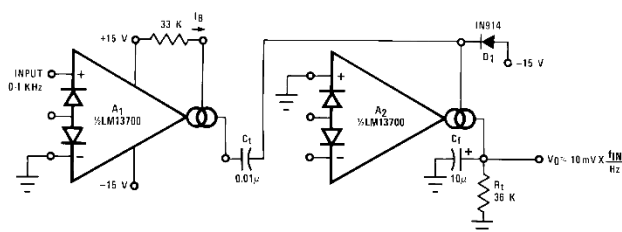
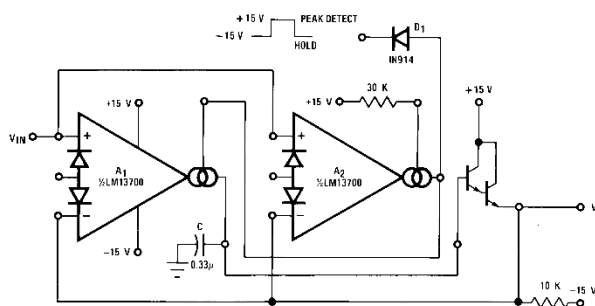


Figure 40. Schmitt Trigger

Figure 41 shows a Tachometer or Frequency-to-Voltage converter. Whenever A1 is toggled by a positive-going input, an amount of charge equal to $(V_H - V_L) C_1$ is sourced into C_1 and R_1 . This once per cycle charge is then balanced by the current of V_O/R_1 . The maximum F_{IN} is limited by the amount of time required to charge C_1 from V_L to V_H with a current of I_B , where V_L and V_H represent the maximum low and maximum high output voltage swing of the LM13700. D1 is added to provide a discharge path for C_1 when A1 switches low.

The Peak Detector of Figure 42 uses A2 to turn on A1 whenever V_{IN} becomes more positive than V_O . A1 then charges storage capacitor C to hold V_O equal to V_{IN} PK. Pulling the output of A2 low through D1 serves to turn off A1 so that V_O remains constant.

System Examples (continued)

Figure 41. Tachometer

Figure 42. Peak Detector and Hold Circuit

The Ramp-and-Hold of Figure 44 sources I_B into capacitor C whenever the input to A1 is brought high, giving a ramp-rate of about 1 V/ms for the component values shown.

The true-RMS converter of Figure 45 is essentially an automatic gain control amplifier which adjusts its gain such that the AC power at the output of amplifier A1 is constant. The output power of amplifier A1 is monitored by squaring amplifier A2 and the average compared to a reference voltage with amplifier A3. The output of A3 provides bias current to the diodes of A1 to attenuate the input signal. Because the output power of A1 is held constant, the RMS value is constant and the attenuation is directly proportional to the RMS value of the input voltage. The attenuation is also proportional to the diode bias current. Amplifier A4 adjusts the ratio of currents through the diodes to be equal and therefore the voltage at the output of A4 is proportional to the RMS value of the input voltage. The calibration potentiometer is set such that V_O reads directly in RMS volts.



LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)

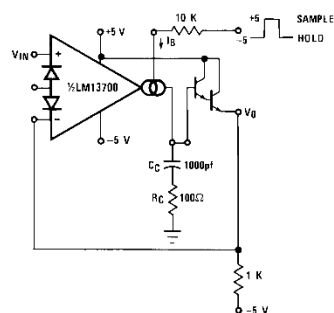


Figure 43. Sample-and-Hold Circuit

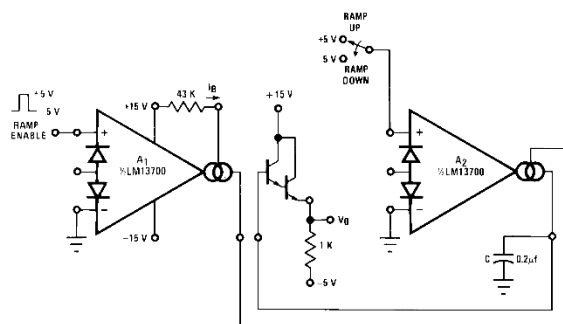
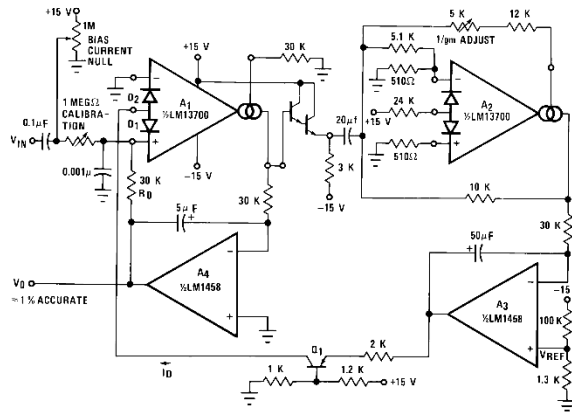


Figure 44. Ramp and Hold

System Examples (continued)

Figure 45. True RMS Converter

The circuit of [Figure 46](#) is a voltage reference of variable Temperature Coefficient. The 100-kΩ potentiometer adjusts the output voltage which has a positive TC above 1.2 V, zero TC at about 1.2 V, and negative TC below 1.2 V. This is accomplished by balancing the TC of the A2 transfer function against the complementary TC of D1.

The wide dynamic range of the LM13700 allows easy control of the output pulse width in the Pulse Width Modulator of [Figure 47](#).

For generating I_{ABC} over a range of 4 to 6 decades of current, the system of [Figure 48](#) provides a logarithmic current out for a linear voltage in.

Since the closed-loop configuration ensures that the input to A2 is held equal to 0 V, the output current of A1 is equal to $I_3 = -V_C/R_C$.

The differential voltage between Q1 and Q2 is attenuated by the R1,R2 network so that A1 may be assumed to be operating within its linear range. From [Equation 5](#), the input voltage to A1 is:

$$V_{IN1} = \frac{2kT I_3}{q I_2} = \frac{-2kT V_C}{q I_2 R_C} \quad (11)$$

The voltage on the base of Q1 is then

$$V_{B1} = \frac{(R_1 + R_2) V_{IN1}}{R_1} \quad (12)$$

The ratio of the Q1 and Q2 collector currents is defined by:

$$V_{B1} = \frac{kT}{q} \ln \frac{I_{C2}}{I_{C1}} \approx \frac{kT}{q} \ln \frac{I_{ABC}}{I_1} \quad (13)$$

Combining and solving for I_{ABC} yields:

$$I_{ABC} = I_1 \exp \frac{2(R_1 + R_2) V_C}{R_1 I_2 R_C} \quad (14)$$

This logarithmic current is used to bias the circuit of [Figure 22](#) to provide temperature independent stereo attenuation characteristic.



LM13700

SNOSBW2F – NOVEMBER 1999 – REVISED NOVEMBER 2015

www.ti.com

System Examples (continued)

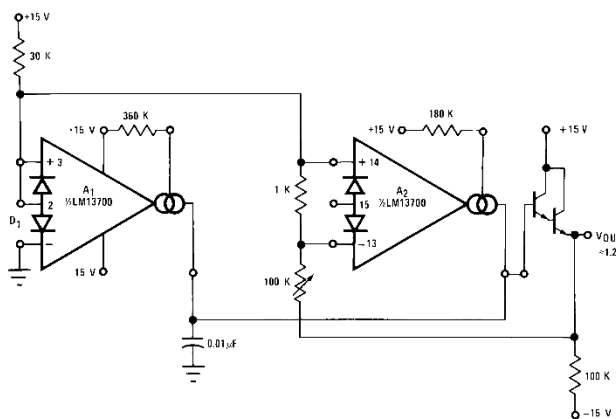


Figure 46. Delta VBE Reference

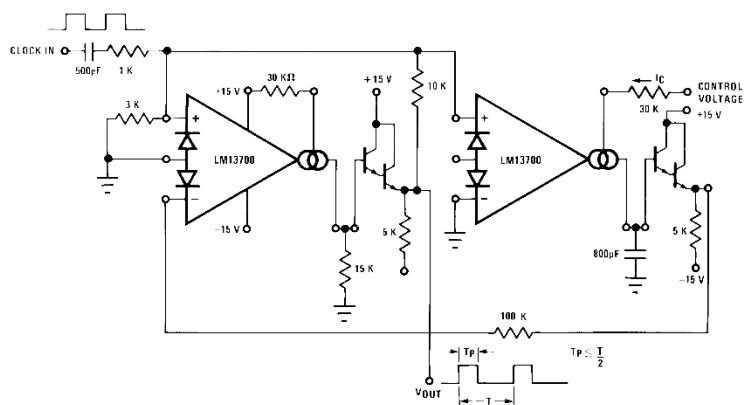
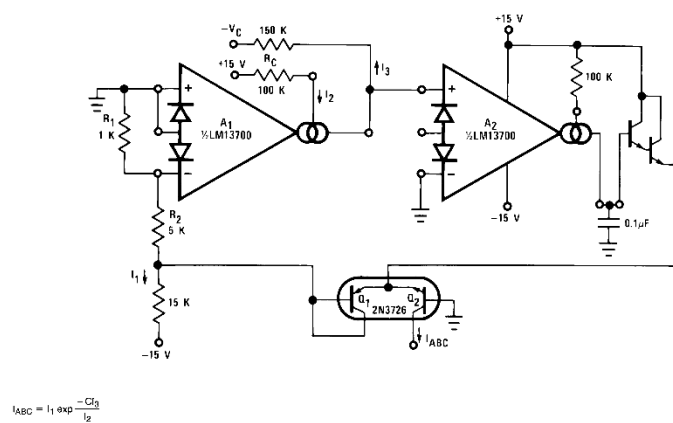
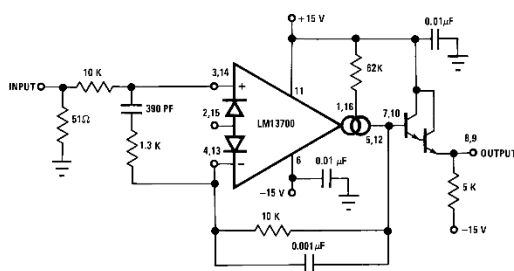
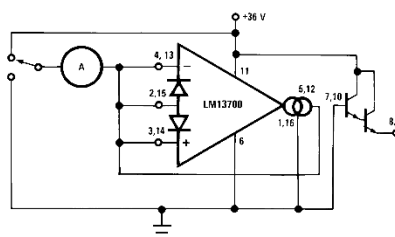
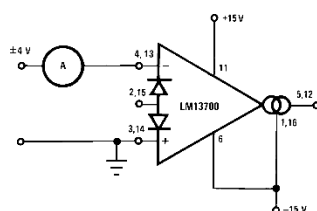


Figure 47. Pulse Width Modulator

System Examples (continued)

Figure 48. Logarithmic Current Source

Figure 49. Unity Gain Follower

Figure 50. Leakage Current Test Circuit

LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com**System Examples (continued)****Figure 51. Differential Input Current Test Circuit**

9 Power Supply Recommendations

The LM13700 can operate with either a single-ended supply or a dual supplies. The supplies should be low impedance sources with sufficient bypassing. Use of low-ESR sufficiently rated voltage ceramic capacitors is recommended. When bypassing dual supply configurations, the supply bypass capacitors should couple to ground.

10 Layout

10.1 Layout Guidelines

Place supply bypass capacitors as close to the appropriate supply pins as possible. When multiple bypass capacitors are used, the smallest value capacitor should be closest to the supply pin.

Use of a ground plane to minimize ground impedance and provide constant signal impedance is recommended. Avoid routing signal traces over any gaps in the ground plane.

Feedback components and passives should be placed close to the device pins to minimize parasitic impedances. When using capacitors to limit bandwidth, the capacitor should be closer to the device pin than any ballasting or gain resistors.

10.2 Layout Example

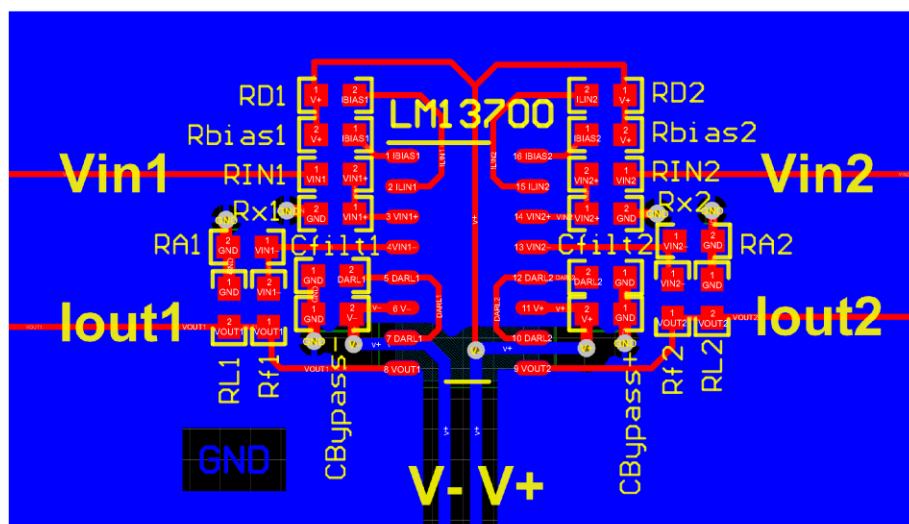


Figure 52. Layout Recommendation



LM13700

SNOSBW2F –NOVEMBER 1999–REVISED NOVEMBER 2015

www.ti.com

11 Device and Documentation Support

11.1 Community Resources

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

TI E2E™ Online Community *TI's Engineer-to-Engineer (E2E) Community*. Created to foster collaboration among engineers. At e2e.ti.com, you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

Design Support *TI's Design Support* Quickly find helpful E2E forums along with design support tools and contact information for technical support.

11.2 Trademarks

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

11.3 Electrostatic Discharge Caution



These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

11.4 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

12 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.



PACKAGE OPTION ADDENDUM

14-Dec-2015

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty. (2)	Eco Plan (3)	Lead/Ball Finish (4)	MSL Peak Temp. (5)	Op Temp (°C)	Device Marking (4)(5)	Sample #
LM13700M	NRND	SOIC	D	16	48	TBD	Call TI	Call TI	0 to 70	LM13700M	
LM13700M/NOPB	ACTIVE	SOIC	D	16	48	Green (RoHS & no Sb/Br)	CU SN	Level 1-260C-UNLIM	0 to 70	LM13700M	Samples
LM13700MDC	NRND	SOIC	D	16	2500	TBD	Call TI	Call TI	0 to 70	LM13700M	
LM13700MDC/NOPB	ACTIVE	SOIC	D	16	2500	Green (RoHS & no Sb/Br)	CU SN	Level 1-260C-UNLIM	0 to 70	LM13700M	Samples
LM13700N	NRND	PDIP	NFG	16	25	TBD	Call TI	Call TI	0 to 70	LM13700N	
LM13700N/NOPB	ACTIVE	PDIP	NFG	16	25	Pb-Free (RoHS)	CU SN	Level 1-NA-UNLIM	0 to 70	LM13700N	Samples

(1) The marking status values are defined as follows:

ACTIVE: Product is recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a life-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productinfo> for the latest availability information and additional product options.

NOTE: The Pb-Free/Green classification plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants @ 1000ppm. It is not intended to exceed 0.1% by weight in homogeneous materials.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be indicated parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indexed by a "-", it is a combination of the previous line and the two combined represent the entire Device Marking for that device.

Addendum-Page 1



PACKAGE OPTION ADDENDUM

14-Dec-2015

(4) Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy or reliability of such information. Efforts are made by TI to ensure that the information is correct and complete. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and components. TI and its suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of or from any information on this page exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

Addendum-Page 2

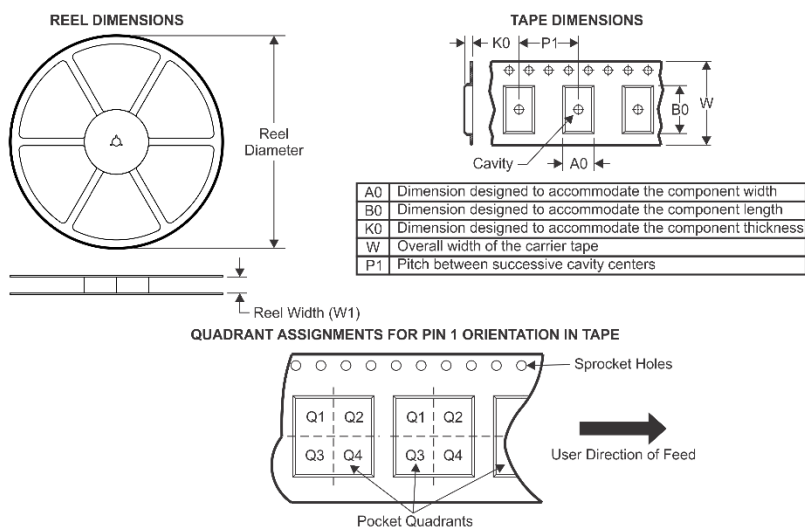


PACKAGE MATERIALS INFORMATION

www.ti.com

2-Oct-2015

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM13700MX	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.3	8.0	16.0	Q1
LM13700MX/NOPB	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.3	8.0	16.0	Q1

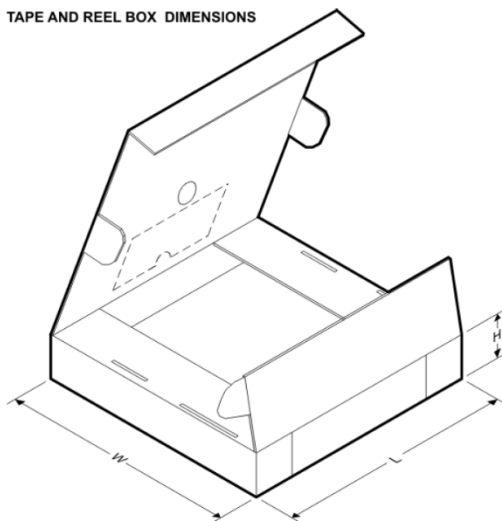


PACKAGE MATERIALS INFORMATION

www.ti.com

2-Oct-2015

TAPE AND REEL BOX DIMENSIONS

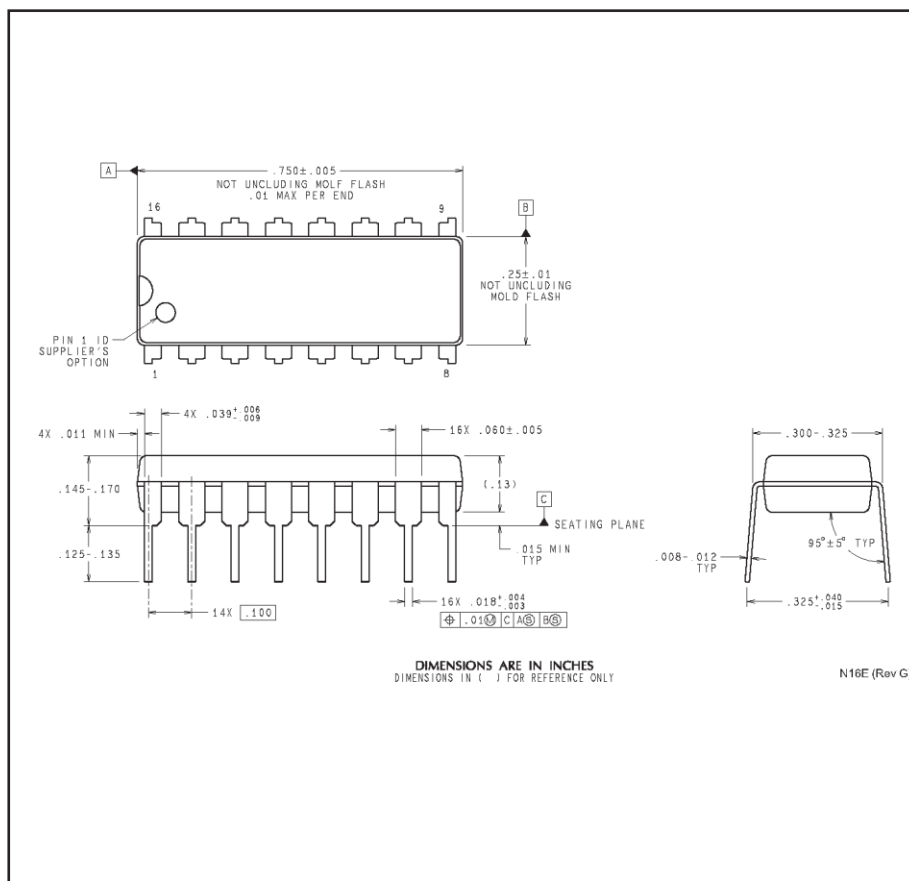


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM13700MX	SOIC	D	16	2500	367.0	367.0	35.0
LM13700MX/NOPB	SOIC	D	16	2500	367.0	367.0	35.0

MECHANICAL DATA

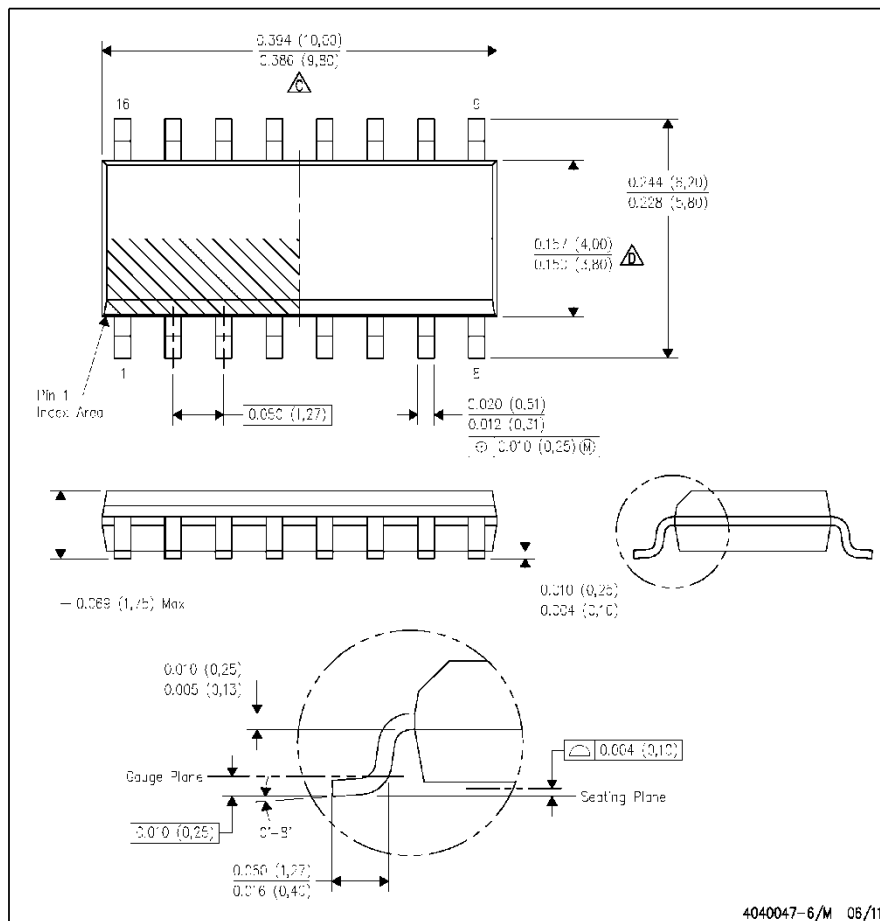
NFG0016E



MECHANICAL DATA

D (R-PDSO-G16)

PLASTIC SMALL OUTLINE



- NOTES:
- All linear dimensions are in inches (millimeters).
 - This drawing is subject to change without notice.
 - Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.005 (0.13) each side.
 - Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0.43) each side.
 - Reference JEDEC MS-012 variation AC.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, enhancements, improvements and other changes to its semiconductor products and services per JESD46, latest issue, and to discontinue any product or service per JESD48, latest issue. Buyers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All semiconductor products (also referred to herein as "components") are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its components to the specifications applicable at the time of sale, in accordance with the warranty in TI's terms and conditions of sale of semiconductor products. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by applicable law, testing of all parameters of each component is not necessarily performed.

TI assumes no liability for applications assistance or the design of Buyers' products. Buyers are responsible for their products and applications using TI components. To minimize the risks associated with Buyers' products and applications, Buyers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right relating to any combination, machine, or process in which TI components or services are used. Information published by TI regarding third-party products or services does not constitute a license to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of significant portions of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI components or services with statements different from or beyond the parameters stated by TI for that component or service voids all express and any implied warranties for the associated TI component or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Buyer acknowledges and agrees that it is solely responsible for compliance with all legal, regulatory and safety-related requirements concerning its products, and any use of TI components in its applications, notwithstanding any applications-related information or support that may be provided by TI. Buyer represents and agrees that it has all the necessary expertise to create and implement safeguards which anticipate dangerous consequences of failures, monitor failures and their consequences, lessen the likelihood of failures that might cause harm and take appropriate remedial actions. Buyer will fully indemnify TI and its representatives against any damages arising out of the use of any TI components in safety-critical applications.

In some cases, TI components may be promoted specifically to facilitate safety-related applications. With such components, TI's goal is to help enable customers to design and create their own end-product solutions that meet applicable functional safety standards and requirements. Nonetheless, such components are subject to these terms.

No TI components are authorized for use in FDA Class III (or similar life-critical medical equipment) unless authorized officers of the parties have executed a special agreement specifically governing such use.

Only those TI components which TI has specifically designated as military grade or "enhanced plastic" are designed and intended for use in military/aerospace applications or environments. Buyer acknowledges and agrees that any military or aerospace use of TI components which have *not* been so designated is solely at the Buyer's risk, and that Buyer is solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI has specifically designated certain components as meeting ISO/TS16949 requirements, mainly for automotive use. In any case of use of non-designated products, TI will not be responsible for any failure to meet ISO/TS16949.

Products

Audio	www.ti.com/audio
Amplifiers	amplifier.ti.com
Data Converters	dataconverter.ti.com
DLP® Products	www.dlp.com
DSP	dsp.ti.com
Clocks and Timers	www.ti.com/clocks
Interface	interface.ti.com
Logic	logic.ti.com
Power Mgmt	power.ti.com
Microcontrollers	microcontroller.ti.com
RFID	www.ti-rfid.com
OMAP Applications Processors	www.ti.com/omap
Wireless Connectivity	www.ti.com/wirelessconnectivity

Applications

Automotive and Transportation	www.ti.com/automotive
Communications and Telecom	www.ti.com/communications
Computers and Peripherals	www.ti.com/computers
Consumer Electronics	www.ti.com/consumer-apps
Energy and Lighting	www.ti.com/energy
Industrial	www.ti.com/industrial
Medical	www.ti.com/medical
Security	www.ti.com/security
Space, Avionics and Defense	www.ti.com/space-avionics-defense
Video and Imaging	www.ti.com/video

TI E2E Community

e2e.ti.com



ภาคผนวก ค
คุณสมบัติไอซีเบอร์ AD844



**60 MHz, 2000 V/ μ s
Monolithic Op Amp**

AD844

FEATURES

Wide Bandwidth: 60 MHz at Gain of -1
33 MHz at Gain of -10
Very High Output Slew Rate: Up to 2000 V/ μ s
20 MHz Full Power Bandwidth, 20 V pk-pk, $R_L = 500 \Omega$
Fast Settling: 100 ns to 0.1% (10 V Step)
Differential Gain Error: 0.03% at 4.4 MHz
Differential Phase Error: 0.15° at 4.4 MHz
High Output Drive: ± 50 mA into 50 Ω Load
Low Offset Voltage: 150 μ V max (B Grade)
Low Quiescent Current: 6.5 mA
Available in Tape and Reel in Accordance with EIA-481A Standard

APPLICATIONS

Flash ADC Input Amplifiers
High Speed Current DAC Interfaces
Video Buffers and Cable Drivers
Pulse Amplifiers

PRODUCT DESCRIPTION

The AD844 is a high speed monolithic operational amplifier fabricated using Analog Devices' junction isolated complementary bipolar (CB) process. It combines high bandwidth and very fast large signal response with excellent dc performance. Although optimized for use in current to voltage applications and as an inverting mode amplifier, it is also suitable for use in many non-inverting applications.

The AD844 can be used in place of traditional op amps, but its current feedback architecture results in much better ac performance, high linearity and an exceptionally clean pulse response.

This type of op amp provides a closed-loop bandwidth which is determined primarily by the feedback resistor and is almost independent of the closed-loop gain. The AD844 is free from the slew rate limitations inherent in traditional op amps and other current-feedback op amps. Peak output rate of change can be over 2000 V/ μ s for a full 20 V output step. Settling time is typically 100 ns to 0.1%, and essentially independent of gain. The AD844 can drive 50 Ω loads to ± 2.5 V with low distortion and is short circuit protected to 80 mA.

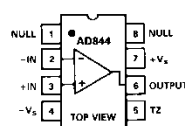
The AD844 is available in four performance grades and three package options. In the 16-pin SOIC (R) package, the AD844J is specified for the commercial temperature range of 0°C to +70°C. The AD844A and AD844B are specified for the industrial temperature range of -40°C to $+85^\circ\text{C}$ and are available in the cerdip (Q) package. The AD844A is also available in an 8-pin plastic mini-DIP (N). The AD844S is specified over the military temperature range of -55°C to $+125^\circ\text{C}$. It is available in the 8-pin cerdip (Q) package. "A" and "S" grade chips and devices processed to MIL-STD-883B, REV. C are also available.

REV. C

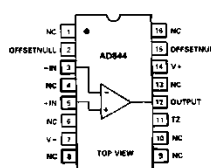
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

CONNECTION DIAGRAMS

**8-Pin Plastic (N),
and Cerdip (Q) Packages**



**16-Pin SOIC
(R) Package**



PRODUCT HIGHLIGHTS

1. The AD844 is a versatile, low cost component providing an excellent combination of ac and dc performance. It may be used as an alternative to the EL2020 and CLC400/1.
2. It is essentially free from slew rate limitations. Rise and fall times are essentially independent of output level.
3. The AD844 can be operated from ± 4.5 V to ± 18 V power supplies and is capable of driving loads down to 50 Ω , as well as driving very large capacitive loads using an external network.
4. The offset voltage and input bias currents of the AD844 are laser trimmed to minimize dc errors; V_{OS} drift is typically 1 $\mu\text{V}/^\circ\text{C}$ and bias current drift is typically 9 nA/ $^\circ\text{C}$.
5. The AD844 exhibits excellent differential gain and differential phase characteristics, making it suitable for a variety of video applications with bandwidths up to 60 MHz.
6. The AD844 combines low distortion, low noise and low drift with wide bandwidth, making it outstanding as an input amplifier for flash A/D converters.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 617/329-4700 Fax: 617/326-8703

AD844—SPECIFICATIONS (@ $T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{ V}$ dc, unless otherwise noted)

Model	Conditions	AD844J/A			AD844B			AD844S			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE ¹											
T_{MIN} – T_{MAX} vs. Temperature			50	300		50	150		50	300	μV
vs. Supply			75	500		75	200		125	500	$\mu\text{V}/^{\circ}\text{C}$
Initial			1			1	5		1	5	
T_{MIN} – T_{MAX} vs. Common Mode			4	20		4	10		4	20	$\mu\text{V}/\text{V}$
Initial			4			4	10		4	20	$\mu\text{V}/\text{V}$
T_{MIN} – T_{MAX}			10	35		10	20		10	35	$\mu\text{V}/\text{V}$
			10			10	20		10	35	$\mu\text{V}/\text{V}$
INPUT BIAS CURRENT											
–Input Bias Current ¹			200	450		150	250		200	450	nA
T_{MIN} – T_{MAX} vs. Temperature			800	1500		750	1100		1900	2500	nA
vs. Supply			9			9	15		20	30	$\text{nA}/^{\circ}\text{C}$
Initial			175	250		175	200		175	250	nA/V
T_{MIN} – T_{MAX} vs. Common Mode			220			220	240		220	300	nA/V
Initial			90	160		90	110		90	160	nA/V
T_{MIN} – T_{MAX} +Input Bias Current ¹			110			110	150		120	200	nA/V
T_{MIN} – T_{MAX} vs. Temperature			150	400		100	200		100	400	nA
vs. Supply			350	700		300	500		800	1300	nA
Initial			3			3	7		7	15	$\text{nA}/^{\circ}\text{C}$
T_{MIN} – T_{MAX} vs. Common Mode			80	150		80	100		80	150	nA/V
Initial			100			100	120		120	200	nA/V
T_{MIN} – T_{MAX}			90	150		90	120		90	150	nA/V
			130			130	190		140	200	nA/V
INPUT CHARACTERISTICS											
Input Resistance											Ω
Input			7	50		7	50		7	50	$\text{M}\Omega$
+Input				10			10			10	
Input Capacitance											pF
Input				2			2			2	pF
+Input				2			2			2	pF
Input Voltage Range Common Mode			± 10			± 10			± 10		V
INPUT VOLTAGE NOISE		$f \geq 1\text{ kHz}$	2			2			2		$\text{nV}/\sqrt{\text{Hz}}$
INPUT CURRENT NOISE ¹											
–Input		$f > 1\text{ kHz}$	10			10			10		$\text{pA}/\sqrt{\text{Hz}}$
+Input		$f > 1\text{ kHz}$	12			12			12		$\text{pA}/\sqrt{\text{Hz}}$
OPEN LOOP TRANSRESISTANCE		$V_{OUT} = \pm 10\text{ V}$ $R_{LOAD} = 500\ \Omega$	2.2	3.0		2.8	3.0		2.2	3.0	$\text{M}\Omega$
T_{MIN} – T_{MAX} Transcapacitance			1.3	2.0		1.6	2.0		1.3	1.6	$\text{M}\Omega$
				4.5			4.5			4.5	pF
DIFFERENTIAL GAIN ERROR ²		$f = 4.4\text{ MHz}$	0.03			0.03			0.03		%
DIFFERENTIAL PHASE ERROR ²		$f = 4.4\text{ MHz}$	0.15			0.15			0.15		Degree
FREQUENCY RESPONSE											
Small Signal Bandwidth											
³ Gain = 1			60			60			60		MHz
⁴ Gain = 10			33			33			33		MHz
TOTAL HARMONIC DISTORTION		$f = 100\text{ kHz}$, 2 V rms ⁵	0.005			0.005			0.005		%
SETTLING TIME											
10 V Output Step		±15 V Supplies									
Gain = –1, to 0.1% ⁵			100			100			100		ns
Gain = –10, to 0.1% ⁶			100			100			100		ns
2 V Output Step		±5 V Supplies									
Gain = –1, to 0.1% ⁵			110			110			110		ns
Gain = –10, to 0.1% ⁶			100			100			100		ns

AD844

Model	Conditions	AD844J/A			AD844B			AD844S			Units
OUTPUT SLEW RATE	Overdriven Input	1200	2000		1200	2000		1200	2000		V/ μ s
FULL POWER BANDWIDTH	$V_{OUT} = 20 \text{ V p-p}^2$										MHz
	$V_S = \pm 15 \text{ V}$	20			20			20			MHz
	$V_S = \pm 5 \text{ V}$ THD = 3%	20			20			20			MHz
OUTPUT CHARACTERISTICS	Voltage	R _{LOAD} = 500 Ω	10	11	10	11	10	11			$\pm$ V
	Short Circuit Current		80		80		80				mA
	T _{MIN} T _{MAX}		60		60		60				mA
	Output Resistance		15		15		15				Ω
	Open Loop		15		15		15				Ω
POWER SUPPLY	Operating Range		± 4.5	± 18	± 4.5	± 18	± 4.5	± 18			V
	Quiescent Current		6.5	7.5	6.5	7.5	6.5	7.5			mA
	T _{MIN} –T _{MAX}		7.5	8.5	7.5	8.5	8.5	9.5			mA

NOTES

¹Rated performance after a 5 minute warmup at T_A = 25°C.

²Input signal 285 mV p-p carrier (40 IRE) riding on 0 mV to 642 mV (90 IRE) ramp. R_L = 100 Ω ; R₁, R₂ = 300 Ω .

³Input signal 0 dBm, C_L = 10 pF, R_L = 500 Ω , R₁ = 500 Ω , R₂ = 500 Ω in Figure 26.

⁴Input signal 0 dBm, C_L = 10 pF, R_L = 500 Ω , R₁ = 500 Ω , R₂ = 50 Ω in Figure 26.

⁵C_L = 10 pF, R_L = 500 Ω , R₁ = 1 k Ω , R₂ = 1 k Ω in Figure 26.

⁶C_L = 10 pF, R_L = 500 Ω , R₁ = 500 Ω , R₂ = 50 Ω in Figure 26.

Specifications subject to change without notice. All min and max specifications are guaranteed.

Specifications shown in **boldface** are tested on all production units at final electrical test.

ABSOLUTE MAXIMUM RATINGS¹

Supply Voltage	$\pm 18 \text{ V}$
Power Dissipation ²	1.1 W
Output Short Circuit Duration	Indefinite
Common-Mode Input Voltage	$\pm V_S$
Differential Input Voltage	6 V
Inverting Input Current	
Continuous	5 mA
Transient	10 mA
Storage Temperature Range (Q)	65°C to +150°C
(N, R)	65°C to +125°C
Lead Temperature Range (Soldering 60 sec)	+300°C
ESD Rating	1000 V

NOTES

¹Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

²28-Pin Plastic Package: $\theta_{JA} = 100^\circ\text{C/Watt}$

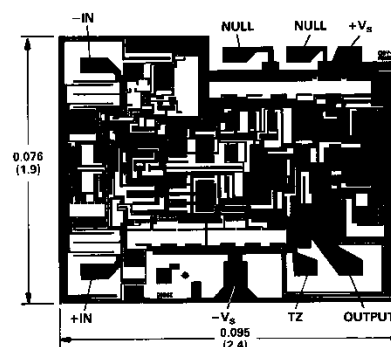
8-Pin Cerdip Package: $\theta_{JA} = 110^\circ\text{C/Watt}$

16-Pin SOIC Package: $\theta_{JA} = 100^\circ\text{C/Watt}$

METALIZATION PHOTOGRAPH

Contact factory for latest dimensions.

Dimension shown in inches and (mm).



SUBSTRATE CONNECTED
TO +V_S

ORDERING GUIDE

Model	Temperature Range	Package Option*
AD844JR	0°C to +70°C	R-16
AD844JR-REEL	0°C to +70°C	Tape and Reel
AD844AN	-40°C to +85°C	N-8
AD844AQ	40°C to +85°C	Q-8
AD844BQ	40°C to +85°C	Q-8
AD844SQ	-55°C to +125°C	Q-8
AD844SQ/883B	-55°C to +125°C	Q-8
5962-8964401PA	-55°C to +125°C	Q-8
AD844A Chips	-40°C to +85°C	Die
AD844S Chips	-55°C to +125°C	Die

*N = Plastic DIP; Q = Cerdip; R = Small Outline IC (SOIC).

AD844—Typical Characteristics ($T_A = +25^\circ\text{C}$ and $V_S = \pm 15\text{ V}$, unless otherwise noted)

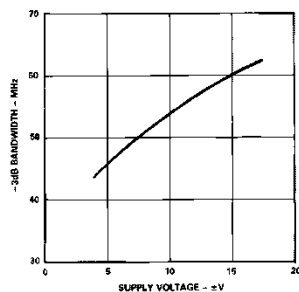


Figure 1. -3 dB Bandwidth vs. Supply Voltage $R_1 = R_2 = 500\ \Omega$

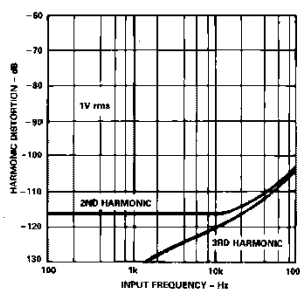


Figure 2. Harmonic Distortion vs. Frequency, $R_1 = R_2 = 1\ \text{k}\Omega$

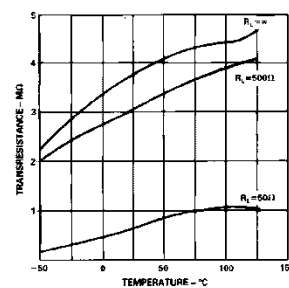


Figure 3. Transresistance vs. Temperature

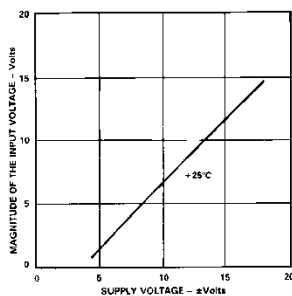


Figure 4. Noninverting Input Voltage Swing vs. Supply Voltage

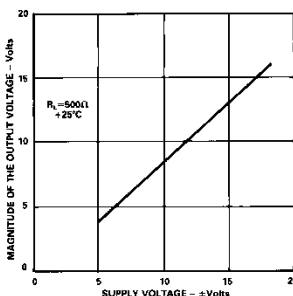


Figure 5. Output Voltage Swing vs. Supply Voltage

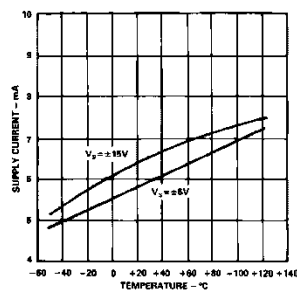


Figure 6. Quiescent Supply Current vs. Temperature and Supply Voltage

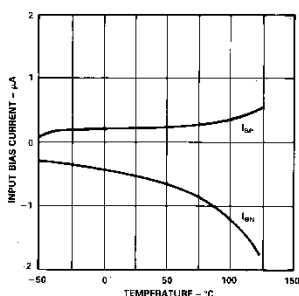


Figure 7. Inverting Input Bias Current (I_{BN}) and Noninverting Input Bias Current (I_{BP}) vs. Temperature

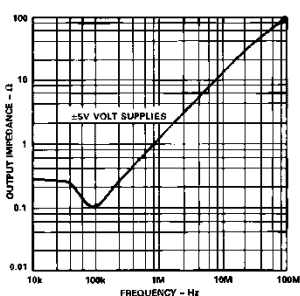


Figure 8. Output Impedance vs. Frequency, Gain = -1, $R_1 = R_2 = 1\ \text{k}\Omega$

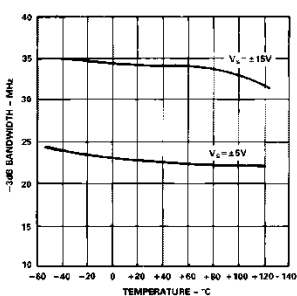


Figure 9. -3 dB Bandwidth vs. Temperature, Gain = -1, $R_1 = R_2 = 1\ \text{k}\Omega$

AD844

Inverting Gain of 1 AC Characteristics

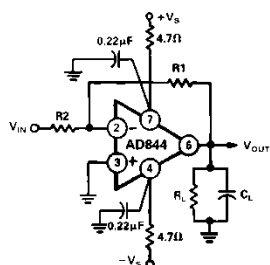


Figure 10. Inverting Amplifier,
Gain of -1 ($R_1 = R_2$)

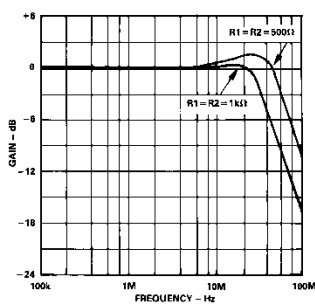


Figure 11. Gain vs. Frequency for
Gain = -1, $R_L = 500\Omega$, $C_L = 0\text{ pF}$

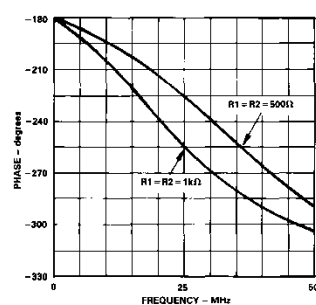


Figure 12. Phase vs. Frequency
Gain = -1, $R_L = 500\Omega$, $C_L = 0\text{ pF}$

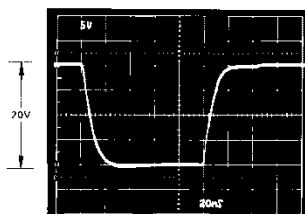


Figure 13. Large Signal Pulse
Response, Gain = -1, $R_1 = R_2 = 1\text{ k}\Omega$

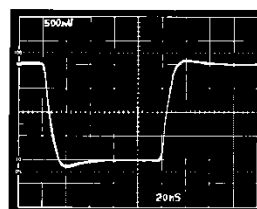


Figure 14. Small Signal Pulse
Response, Gain = -1, $R_1 = R_2 = 1\text{ k}\Omega$

Inverting Gain of 10 AC Characteristics

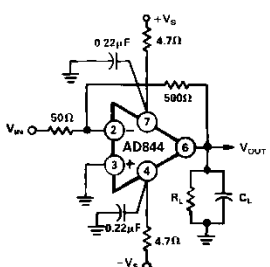


Figure 15. Gain of -10 Amplifier

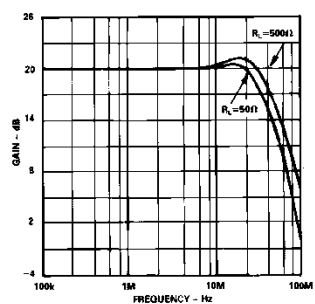


Figure 16. Gain vs. Frequency,
Gain = -10

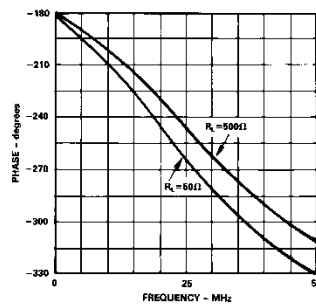


Figure 17. Phase vs. Frequency,
Gain = -10

AD844

Inverting Gain of 10 Pulse Response

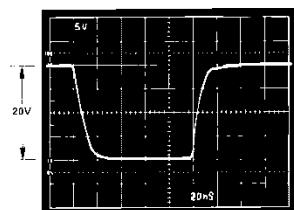


Figure 18. Large Signal Pulse Response, Gain = -10, $R_L = 500\ \Omega$

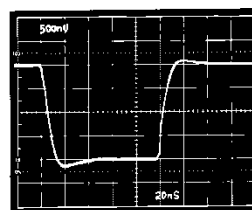


Figure 19. Small Signal Pulse Response, Gain = -10, $R_L = 500\ \Omega$

Noninverting Gain of 10 AC Characteristics

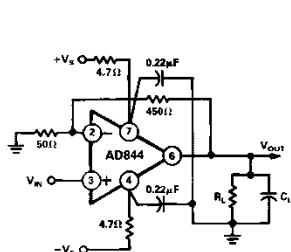


Figure 20. Noninverting Gain of +10 Amplifier

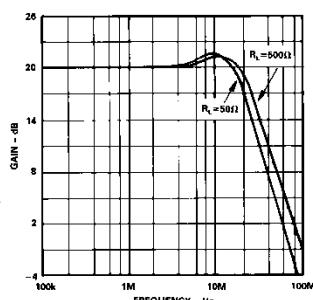


Figure 21. Gain vs. Frequency, Gain = +10

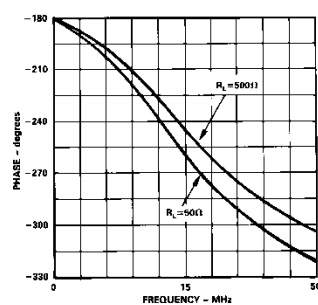


Figure 22. Phase vs. Frequency, Gain = +10

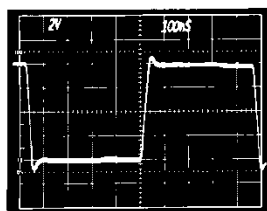


Figure 23. Noninverting Amplifier Large Signal Pulse Response, Gain = +10, $R_L = 500\ \Omega$

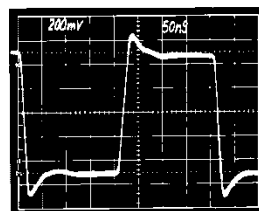


Figure 24. Small Signal Pulse Response, Gain = +10, $R_L = 500\ \Omega$

AD844

UNDERSTANDING THE AD844

The AD844 can be used in ways similar to a conventional op amp while providing performance advantages in wideband applications. However, there are important differences in the internal structure which need to be understood in order to optimize the performance of the AD844 op amp.

Open Loop Behavior

Figure 25 shows a current feedback amplifier reduced to essentials. Sources of fixed dc errors such as the inverting node bias current and the offset voltage are excluded from this model and are discussed later. The most important parameter limiting the dc gain is the transresistance, R_t , which is ideally infinite. A finite value of R_t is analogous to the finite open loop voltage gain in a conventional op amp.

The current applied to the inverting input node is replicated by the current conveyor so as to flow in resistor R_t . The voltage developed across R_t is buffered by the unity gain voltage follower. Voltage gain is the ratio R_t/R_{IN} . With typical values of $R_t = 3 \text{ M}\Omega$ and $R_{IN} = 50 \Omega$, the voltage gain is about 60,000. The open loop current gain is another measure of gain and is determined by the beta product of the transistors in the voltage follower stage (see Figure 28); it is typically 40,000.

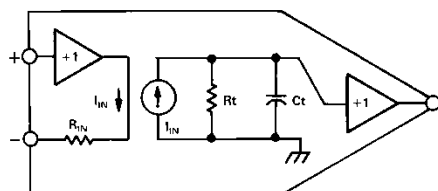


Figure 25. Equivalent Schematic

The important parameters defining ac behavior are the transcapacitance, C_t , and the external feedback resistor (not shown). The time constant formed by these components is analogous to the dominant pole of a conventional op amp, and thus cannot be reduced below a critical value if the closed loop system is to be stable. In practice, C_t is held to as low a value as possible (typically 4.5 pF) so that the feedback resistor can be maximized while maintaining a fast response. The finite R_{IN} also affects the closed loop response in some applications as will be shown.

The open loop ac gain is also best understood in terms of the transimpedance rather than as an open loop voltage gain. The open loop pole is formed by R_t in parallel with C_t . Since C_t is typically 4.5 pF, the open loop corner frequency occurs at about 12 kHz. However, this parameter is of little value in determining the closed loop response.

Response as an Inverting Amplifier

Figure 26 shows the connections for an inverting amplifier. Unlike a conventional amplifier the transient response and the small signal bandwidth are determined primarily by the value of the external feedback resistor, R_1 , rather than by the ratio of R_1/R_2 as is customarily the case in an op amp application. This is a direct result of the low impedance at the inverting input. As with conventional op amps, the closed loop gain is $-R_1/R_2$.

The closed loop transresistance is simply the parallel sum of R_1 and R_t . Since R_1 will generally be in the range 500 Ω to 2 k Ω and R_t is about 3 M Ω the closed loop transresistance will be only 0.02% to 0.07% lower than R_1 . This small error will often be less than the resistor tolerance.

When R_1 is fairly large (above 5 k Ω) but still much less than R_t , the closed loop HF response is dominated by the time constant R_1C_t . Under such conditions the AD844 is over-damped and will provide only a fraction of its bandwidth potential. Because of the absence of slew rate limitations under these conditions, the circuit will exhibit a simple single pole response even under large signal conditions.

In Figure 26, R_3 is used to properly terminate the input if desired. R_3 in parallel with R_2 gives the terminated resistance. As R_1 is lowered, the signal bandwidth increases, but the time constant R_1C_t becomes comparable to higher order poles in the closed loop response. Therefore, the closed loop response becomes complex, and the pulse response shows overshoot. When R_2 is much larger than the input resistance, R_{IN} , at Pin 2, most of the feedback current in R_1 is delivered to this input; but as R_2 becomes comparable to R_{IN} , less of the feedback is absorbed at Pin 2, resulting in a more heavily damped response. Consequently, for low values of R_2 it is possible to lower R_1 without causing instability in the closed loop response. Table I lists combinations of R_1 and R_2 and the resulting frequency response for the circuit of Figure 26. Figure 13 shows the very clean and fast $\pm 10 \text{ V}$ pulse response of the AD844.

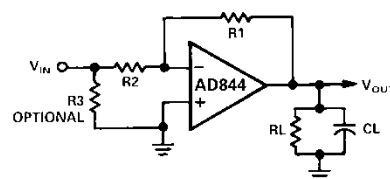


Figure 26. Inverting Amplifier

Table I.

Gain	R1	R2	BW (MHz)	GBW (MHz)
1	1 k Ω	1 k Ω	35	35
1	500 Ω	500 Ω	60	60
-2	2 k Ω	1 k Ω	15	30
-2	1 k Ω	500 Ω	30	60
-5	5 k Ω	1 k Ω	5.2	26
-5	500 Ω	100 Ω	49	245
10	1 k Ω	100 Ω	23	230
10	500 Ω	50 Ω	33	330
-20	1 k Ω	50 Ω	21	420
-100	5 k Ω	50 Ω	3.2	320
+100	5 k Ω	50 Ω	9	900

AD844

Response as an I-V Converter

The AD844 works well as the active element in an operational current to voltage converter, used in conjunction with an external scaling resistor, R_1 , in Figure 27. This analysis includes the stray capacitance, C_S , of the current source, which might be a high speed DAC. Using a conventional op amp, this capacitance forms a "nuisance pole" with R_1 which destabilizes the closed loop response of the system. Most op amps are internally compensated for the fastest response at unity gain, so the pole due to R_1 and C_S reduces the already narrow phase margin of the system. For example, if R_1 were 2.5 k Ω a C_S of 15 pF would place this pole at a frequency of about 4 MHz, well within the response range of even a medium speed operational amplifier. In a current feedback amp this nuisance pole is no longer determined by R_1 but by the input resistance, R_{IN} . Since this is about 50 Ω for the AD844, the same 15 pF forms a pole 212 MHz and causes little trouble. It can be shown that the response of this system is:

$$V_{OUT} = -I_{SIG} \frac{K R_1}{(1 + sT_d)(1 + sT_n)}$$

where K is a factor very close to unity and represents the finite dc gain of the amplifier, T_d is the dominant pole and T_n is the nuisance pole:

$$K = \frac{R_t}{R_t + R_1}$$

$$T_d = KR_1C_t$$

$$T_n = R_{IN}C_S \quad (\text{assuming } R_{IN} \ll R_1)$$

Using typical values of $R_1 = 1$ k Ω and $R_t = 3$ M Ω , K is 0.9997; in other words, the "gain error" is only 0.03%. This is much less than the scaling error of virtually all DACs and can be absorbed, if necessary, by the trim needed in a precise system.

In the AD844, R_t is fairly stable with temperature and supply voltages, and consequently the effect of finite "gain" is negligible unless high value feedback resistors are used. Since that would result in slower response times than are possible, the relatively low value of R_t in the AD844 will rarely be a significant source of error.

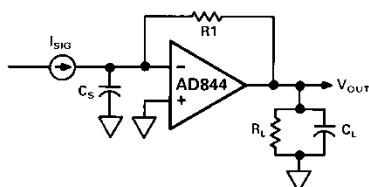


Figure 27. Current to Voltage Converter

Circuit Description of the AD844

A simplified schematic is shown in Figure 28. The AD844 differs from a conventional op amp in that the signal inputs have radically different impedance. The noninverting input (Pin 3) presents the usual high impedance. The voltage on this input is transferred to the inverting input (Pin 2) with a low offset volt-

age, ensured by the close matching of like polarity transistors operating under essentially identical bias conditions. Laser trimming nulls the residual offset voltage, down to a few tens of microvolts. The inverting input is the common emitter node of a complementary pair of grounded base stages and behaves as a current summing node. In an ideal current feedback op amp the input resistance would be zero. In the AD844 it is about 50 Ω .

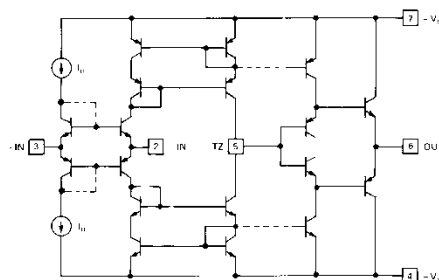


Figure 28. Simplified Schematic

A current applied to the inverting input is transferred to a complementary pair of unity-gain current mirrors which deliver the same current to an internal node (Pin 5) at which the full output voltage is generated. The unity-gain complementary voltage follower then buffers this voltage and provides the load driving power. This buffer is designed to drive low impedance loads such as terminated cables, and can deliver ± 50 mA into a 50 Ω load while maintaining low distortion, even when operating at supply voltages of only ± 6 V. Current limiting (not shown) ensures safe operation under short circuited conditions.

It is important to understand that the low input impedance at the inverting input is locally generated, and does not depend on feedback. This is very different from the "virtual ground" of a conventional operational amplifier used in the current summing mode which is essentially an open circuit until the loop settles. In the AD844, transient current at the input does not cause voltage spikes at the summing node while the amplifier is settling. Furthermore, all of the transient current is delivered to the slewing (TZ) node (Pin 5) via a short signal path (the grounded base stages and the wideband current mirrors).

The current available to charge the capacitance (about 4.5 pF) at TZ node, is *always proportional to the input error current*, and the slew rate limitations associated with the large signal response of op amps do not occur. For this reason, the rise and fall times are almost independent of signal level. In practice, the input current will eventually cause the mirrors to saturate. When using ± 15 V supplies, this occurs at about 10 mA (or ± 2200 V/ μ s). Since signal currents are rarely this large, classical "slew rate" limitations are absent.

This inherent advantage would be lost if the voltage follower used to buffer the output were to have slew rate limitations. The AD844 has been designed to avoid this problem, and as a result the output buffer exhibits a clean large signal transient response, free from anomalous effects arising from internal saturation.

Applying the AD844

Response as a Noninverting Amplifier

Since current feedback amplifiers are asymmetrical with regard to their two inputs, performance will differ markedly in noninverting and inverting modes. In noninverting modes, the large signal high speed behavior of the AD844 deteriorates at low gains because the biasing circuitry for the input system (not shown in Figure 28) is not designed to provide high input voltage slew rates.

However, good results can be obtained with some care. The noninverting input will not tolerate a large transient input; it must be kept below ± 1 V for best results. Consequently this mode is better suited to high gain applications (greater than $\times 10$). Figure 20 shows a noninverting amplifier with a gain of 10 and a bandwidth of 30 MHz. The transient response is shown in Figures 23 and 24. To increase the bandwidth at higher gains, a capacitor can be added across R2 whose value is approximately the ratio of R1 and R2 times Ct.

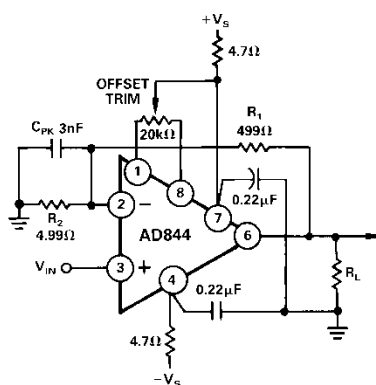


Figure 29. Noninverting Amplifier Gain = 100, Optional Offset Trim Is Shown

Noninverting Gain of 100

The AD844 provides very clean pulse response at high noninverting gains. Figure 29 shows a typical configuration providing a gain of 100 with high input resistance. The feedback resistor is kept as low as practicable to maximize bandwidth, and a peaking capacitor (C_{PK}) can optionally be added to further extend the bandwidth. Figure 30 shows the small signal response with $C_{PK} = 3$ nF, $R_f = 500$ Ω and supply voltages of either ± 5 V or ± 15 V. Gain bandwidth products of up to 900 MHz can be achieved in this way.

The offset voltage of the AD844 is laser trimmed to the 50 μ V level and exhibits very low drift. In practice, there is an additional offset term due to the bias current at the inverting input (I_{BN}) which flows in the feedback resistor (R_1). This can optionally be nulled by the trimming potentiometer shown in Figure 29.

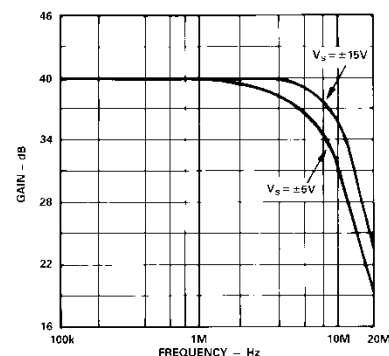


Figure 30. AC Response for Gain = 100, Configuration Shown in Figure 29

USING THE AD844

Board Layout

As with all high frequency circuits considerable care must be used in the layout of the components surrounding the AD844. A ground plane, to which the power supply decoupling capacitors are connected by the shortest possible leads, is essential to achieving clean pulse response. Even a continuous ground plane will exhibit finite voltage drops between points on the plane, and this must be kept in mind in selecting the grounding points. Generally speaking, decoupling capacitors should be taken to a point close to the load (or output connector) since the load currents flow in these capacitors at high frequencies. The +In and -In circuits (for example, a termination resistor and Pin 3) must be taken to a common point on the ground plane close to the amplifier package.

Use low impedance capacitors (AVX SR305C224KAA or equivalent) of 0.22 μ F wherever ac coupling is required. Include either ferrite beads and/or a small series resistance (approximately 4.7 Ω) in each supply line.

Input Impedance

At low frequencies, negative feedback keeps the resistance at the inverting input close to zero. As the frequency increases, the impedance looking into this input will increase from near zero to the open loop input resistance, due to bandwidth limitations, making the input seem inductive. If it is desired to keep the input impedance flatter, a series RC network can be inserted across the input. The resistor is chosen so that the parallel sum of it and R2 equals the desired termination resistance. The capacitance is set so that the pole determined by this RC network is about half the bandwidth of the op amp. This network is not important if the input resistor is much larger than the termination used, or if frequencies are relatively low. In some cases, the small peaking that occurs without the network can be of use in extending the -3 dB bandwidth.

AD844

Driving Large Capacitive Loads

Capacitive drive capability is 100 pF without an external network. With the addition of the network shown in Figure 31, the capacitive drive can be extended to over 10,000 pF, limited by internal power dissipation. With capacitive loads, the output speed becomes a function of the overdriven output current limit. Since this is roughly ± 100 mA, under these conditions, the maximum slew rate into a 1000 pF load is ± 100 V/ μ s. Figure 32 shows the transient response of an inverting amplifier ($R_1 = R_2 = 1$ k Ω) using the feed forward network shown in Figure 31, driving a load of 1000 pF.

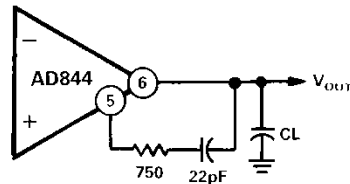


Figure 31. Feed Forward Network for Large Capacitive Loads

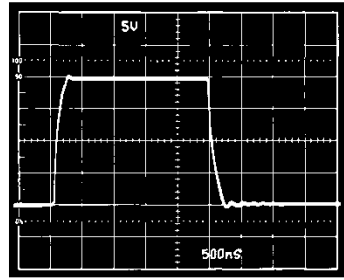
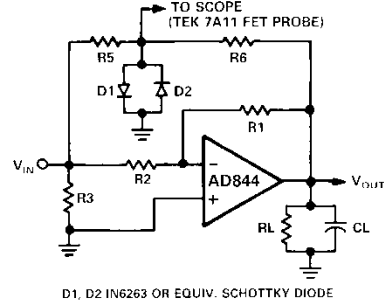


Figure 32. Driving 1000 pF C_L with Feed Forward Network of Figure 31

Settling Time

Settling time is measured with the circuit of Figure 33. This circuit employs a false summing node, clamped by the two Schottky diodes, to create the error signal and limit the input signal to the oscilloscope. For measuring settling time, the ratio of R_6/R_5 is equal to R_1/R_2 . For unity gain, $R_6 = R_5 = 1$ k Ω , and $R_L = 500$ Ω . For the gain of -10, $R_5 = 50$ Ω , $R_6 = 500$ Ω and R_L was not used since the summing network loads the output with approximately 275 Ω . Using this network in a unity-gain configuration, settling time is 100 ns to 0.1% for a -5 V to +5 V step with $C_L = 10$ pF.



D1, D2 1N6263 OR EQUIV. SCHOTTKY DIODE

Figure 33. Settling Time Test Fixture

DC Error Calculation

Figure 34 shows a model of the dc error and noise sources for the AD844. The inverting input bias current, I_{BN} , flows in the feedback resistor. I_{BP} , the noninverting input bias current, flows in the resistance at Pin 3 (R_P), and the resulting voltage (plus any offset voltage) will appear at the inverting input. The total error, V_O , at the output is:

$$V_O = (I_{BP} R_P + V_{OS} + I_{BN} R_{IN}) \left(1 + \frac{R_1}{R_2} \right) + I_{BN} R_1$$

Since I_{BN} and I_{BP} are unrelated both in sign and magnitude, inserting a resistor in series with the noninverting input will not necessarily reduce dc error and may actually increase it.

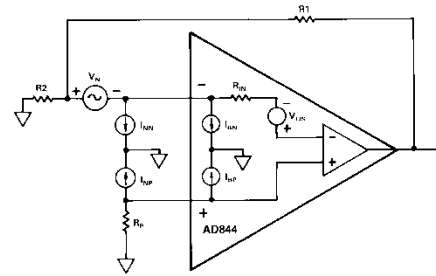


Figure 34. Offset Voltage and Noise Model for the AD844

Noise

Noise sources can be modeled in a manner similar to the dc bias currents, but the noise sources are I_{nn} , I_{np} , V_n , and the amplifier induced noise at the output, V_{ON} , is:

$$V_{ON} = \sqrt{((I_{np} R_P)^2 + V_n^2) \left(1 + \frac{R_1}{R_2} \right)^2 + (I_{nn} R_1)^2}$$

Overall noise can be reduced by keeping all resistor values to a minimum. With typical numbers, $R_1 = R_2 = 1$ k Ω , $R_P = 0$, $V_n = 2$ nV/ $\sqrt{\text{Hz}}$, $I_{np} = 10$ pA/ $\sqrt{\text{Hz}}$, $I_{nn} = 12$ pA/ $\sqrt{\text{Hz}}$, V_{ON} calculates to 12 nV/ $\sqrt{\text{Hz}}$. The current noise is dominant in this case, as it will be in most low gain applications.

Applications—AD844

Video Cable Driver Using ± 5 Volt Supplies

The AD844 can be used to drive low impedance cables. Using ± 5 V supplies, a $100\ \Omega$ load can be driven to ± 2.5 V with low distortion. Figure 35a shows an illustrative application which provides a noninverting gain of 2, allowing the cable to be reverse-terminated while delivering an overall gain of +1 to the

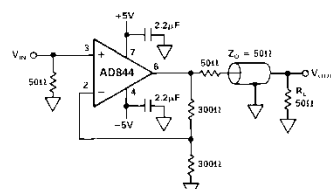


Figure 35a. The AD844 as a Cable Driver

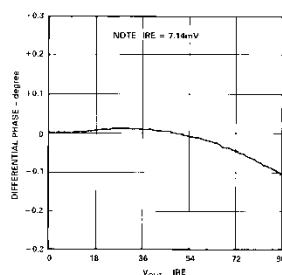


Figure 35c. Differential Phase for the Circuit of Figure 35a

load. The -3 dB bandwidth of this circuit is typically 30 MHz. Figure 35b shows a differential gain and phase test setup. In video applications, differential-phase and differential-gain characteristics are often important. Figure 35c shows the variation in phase as the load voltage varies. Figure 35d shows the gain variation.

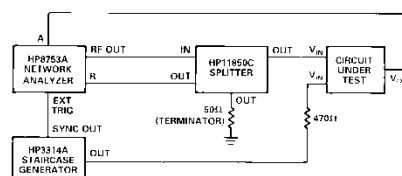


Figure 35b. Differential Gain/Phase Test Setup

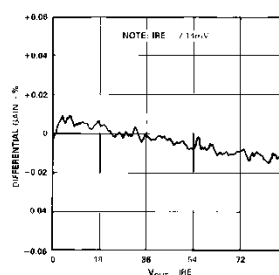


Figure 35d. Differential Gain for the Circuit of Figure 35a

High Speed DAC Buffer

The AD844 performs very well in applications requiring current-to-voltage conversion. Figure 36 shows connections for use with the AD568 current output DAC. In this application the bipolar offset is used so that the full-scale current is ± 5.12 mA, which generates an output of ± 5.12 V using the $1\text{ k}\Omega$ application resistor on the AD568. Figure 37 shows the full-scale transient response. Care is needed in power supply

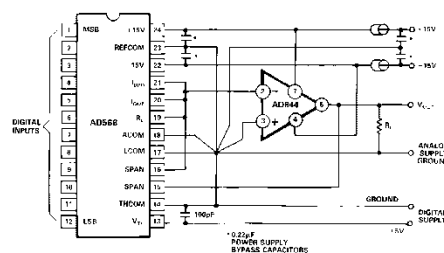


Figure 36. High Speed DAC Amplifier

decoupling and grounding techniques to achieve the full 12-bit accuracy and realize the fast settling capabilities of the system. The unmarked capacitors in this figure are $0.1\ \mu\text{F}$ ceramic (for example, AVX Type SR305C104KAA), and the ferrite inductors should be about $2.5\ \mu\text{H}$ (for example, Fair-Rite Type 2743002122). The AD568 data sheet should be consulted for more complete details about its use.

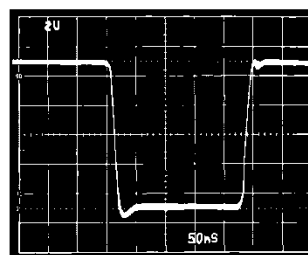


Figure 37. DAC Amplifier Full-Scale Transient Response

รายการอ้างอิง

1. Kelebekler, E. and A.B. Yildiz. *Analysis of Passive and Active Filters Using Modified Nodal Approach.*, in *2007 Compatibility in Power Electronics*. 2007. Gdansk, Poland.
2. Jaikla, W. and M. Siripruchyanun. *Voltage-mode universal filter based on single CCCCTA.* in *The Sixth PSU Engineering Conference*. 2008.
3. Chen, W.K., *Passive and Active Filters: Theory and Implementations*. 1998, New York: John Wiley & Sons.
4. มนตรี ศิริปรัญญานันท์, วงจรกรองความถี่แบบแอคทีฟเบื้องต้น, แบบเรียนภาควิชาครูศาสตรไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ, 2554.
5. Langhammer, L., et al., *Electronically Tunable Fully-Differential Fractional-Order Low-Pass Filter*. ELEKTRONIKA IR ELEKTROTECHNIKA, 2017. **23**(3).
6. Yerena-Mora, M., F. Sandoval-Ibarra, and J.M. Rocha-Pérez. *Fully Differential Band-pass Filter for Biosignals Based on a DFVF and High CMRR.* in *2023 13th International Symposium on Advanced Topics in Electrical Engineering (ATEE)*. 2023. Bucharest, Romania: IEEE.
7. Jerabek, J., R. Sotner, and K. Vrba. *Fully-differential current amplifier and its application to universal and adjustable filter.* in *2010 International Conference on Applied Electronics*. 2010. Pilsen, Czech Republic: IEEE.
8. Jerabek, J., R. Sotner, and K. Vrba. *Fully-differential universal filter with current active elements.* in *In Proceedings of the 4th international conference on Circuits, systems and signals (CSS'10)*. 2010. World Scientific and Engineering Academy and Society (WSEAS), Stevens Point, Wisconsin, USA.
9. Khateb, F., et al., *0.5 V Universal Filter Based on Multiple-Input FDDAs*. *Circuits Systems and Signal Processing*, 2019. **38**(1): p. 5896–5907.
10. Jaikla, W., et al., *0.5 V Fully Differential Universal Filter Based on Multiple Input OTAs*. *IEEE Access*, 2020. **8**: p. 187832-187839.
11. Jerabek, J., et al., *Comparison of fully-differential and single-ended current-mode band-pass filters with current active elements*, in *2011 7th International Conference on Electrical and Electronics Engineering (ELECO)*. 2011, IEEE: Bursa, Turkey. p. II-110-II-114.

12. Sarasri, J., B. Knobnob, and M. Kumngern. *Electronically tunable voltage-mode universal filter using simple OTAs*. in *2011 IEEE International Conference on Computer Science and Automation Engineering*. 2011. Shanghai, China.
13. Jaikla, W., et al., *Current/Voltage Controlled Quadrature Sinusoidal Oscillators for Phase Sensitive Detection Using Commercially Available IC*. *Sensors* 2020, 2020. **20**(5: 1319).
14. Das, B.P., N.R. Watson, and Y.H. Liu. *Voltage controlled tunable all pass filter using LM13700 Operational Transconductance Amplifier*. in *2010 International Symposium on Signals*. 2010. Systems and Electronics, Nanjing, China.
15. วินัย ใจกล้า, วงจรกรองความถี่โหมดกระแสหลายหน้าที่หนึ่งเอาต์พุตที่ควบคุมได้แบบดิจิทัลโดยใช้ CCCII. 2550, รายงานวิจัยมหาวิทยาลัยราชภัฏสวนสุนันทา.
16. วรพงศ์ ตั้งศรีรัตน, บทที่ 7 หลักการพื้นฐานของวงจรกรองสัญญาณแอนะล็อก, in การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรออสซิลเลเตอร์. 2558: บริษัท มินิ เซอร์วิส ซัพพลาย จำกัด.
17. ภมร ศิลาพันธ์, วงจรกรองความถี่ชนิดแอ็กทีฟ LPF และ HPF, in เอกสารประกอบการสอน วิชา 618224 ปฏิบัติการวิศวกรรมอิเล็กทรอนิกส์. หน้า 1-2.
18. Kulej, T., F. Khateb, and M. Kumngern, *0.5 V Multiple-Input Fully Differential Operational Transconductance Amplifier and Its Application to a Fifth-Order Chebyshev Low-Pass Filter for Bio-Signal Processing*. *Sensors* 2024, 2024. **24**(7:2150).
19. Singh, A.K. and P. Kumar. *A Novel Fully Differential Current Mode Universal Filter*. in *2014 IEEE 57th International Midwest Symposium on Circuits and Systems (MWSCAS)*. 2014. College Station, TX, USA.
20. Kumngern, M. and F. Khateb. *Fully differential difference transconductance amplifier using FG-MOS transistors*. in *2015 International Symposium on Intelligent Signal Processing and Communication Systems (ISPACS)*. 2015.
21. Langhammer, L., et al. *Fully-Differential Universal Frequency Filter with Dual-Parameter Control of the Pole Frequency and Quality Factor*. in *2018 IEEE International Symposium on Circuits and Systems (ISCAS)*. 2018. Florence, Italy: IEEE.
22. Instruments, T., *LM13700 Dual Operational Transconductance Amplifiers with Linearizing Diodes and Buffers*. <https://www.ti.com/lit/ds/symlink/lm13700.pdf>.
23. Devices, A., *AD844: 60 MHz, 2000 V/ μ s, Monolithic Op Amp with Quad Low Noise*.

<https://www.analog.com/media/en/technical-documentation/data-sheets/ad844.pdf>.

24. จิรยุทธ์ มหัทธนนกุล, อิเล็กทรอนิกส์, 2550, กรุงเทพฯ : มหาวิทยาลัยเทคโนโลยีมหานคร.



ประวัติผู้เขียน

ชื่อ-สกุล

นายอภิวัฒน์ ตันทอง

วุฒิการศึกษา

ปีการศึกษา 2555 สำเร็จการศึกษาระดับมัธยมศึกษาตอนปลาย โรงเรียนอุททอง

ปีการศึกษา 2562 สำเร็จการศึกษาระดับปริญญาตรี วิศวกรรมศาสตรบัณฑิต (วศ.บ.)

วิศวกรรมอิเล็กทรอนิกส์และระบบคอมพิวเตอร์ คณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยศิลปากร

ผลงานตีพิมพ์

1. ชนภัทร กรับทอง, ประชา แซ่โซ้ง, รัชตะ พิริยะกิจสกุล, อภิวัฒน์ ตันทอง และ ภมร ศิลาพันธ์, “แหล่งจ่ายกระแสไฟฟ้าที่ควบคุมด้วยไมโครคอนโทรลเลอร์,” งานประชุมวิชาการระดับชาติ งานวิจัยและพัฒนาเชิงประยุกต์ ครั้งที่ 12 (ECTI-CARD 2020), นครสวรรค์, หน้า 407-411, 26-27 พฤษภาคม 2563.

2. อภิวัฒน์ ตันทอง, กรันธ อังกูร, ปวิข ช้อยขุนทด และ ภมร ศิลาพันธ์ “วงจรกรองความถี่โหมดกระแสแบบสามอินพุตหนึ่งเอาต์พุตที่สามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้ VDTA หนึ่งตัว,” การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า ครั้งที่ 12 The 12th Conference of Electrical Engineering Network 2020 (EENET2020), นครนายก, หน้า EC-04, 26-28 สิงหาคม 2563.

3. อภิวัฒน์ ตันทอง, ชนพล ตริธรรมานุรักษ์, ระพีพันธ์ แก้วอ่อน และ ภมร ศิลาพันธ์, “วงจรกรองความถี่แบบสามอินพุตหนึ่งเอาต์พุตที่สามารถควบคุมได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ LT1228,” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 43 The 43rd Electrical Engineering Conference (EECON43), พิษณุโลก, หน้า 474-477, 28-30 ตุลาคม 2563.

4. Nattapong thanyaratsakul, Apiwat Tanthong, Tanapol Tritummanurak, Rapeepan Keaw-on, Kittithuch Paponpen, Phamorn Silapan and Winai Jaikla. “Single LT1228 Based Electronically Controllable Sawtooth Generator,” 2021 9th International Electrical Engineering Congress (iEECON2021), Pattaya, Thailand, pp. 349-352, 2021.

5. จิรภัทร หงส์โต, นิธิกร เสือภูมิ, ภูริณัฐ ไหมอ่อน, อภิวัฒน์ ตันทอง และ

ภมร ศิลาพันธ์, “รถตัดหญ้าบังคับวิทยุ,” งานประชุมวิชาการระดับชาติ งานวิจัย และพัฒนาเชิงประยุกต์ ครั้งที่ 13 (ECTI-CARD 2021), นครพนม, หน้า 376-379, 28-30 เมษายน 2564.

6. จิรันธนิน ทศนสกุลวัฒน์, ปวิข ช้อยขุนทด, อภิวัฒน์ ต้นทอง, ระพีพันธ์ แก้วอ่อน และ ภมร ศิลาพันธ์, “วงจรคูณและหารสัญญาณโหมดกระแส โดยใช้ LT1228,” การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า ครั้งที่ 13

The 13th Conference of Electrical Engineering Network

2021(EENET2021), เชียงราย, หน้า 407-411, 12-14 พฤษภาคม 2564.

7. อภิวัฒน์ ต้นทอง, ระพีพันธ์ แก้วอ่อน, วินัย ใจกล้า และ ภมร ศิลาพันธ์, “วงจรกรองความถี่หลายหน้าที่อันดับสองแบบสามอินพุตสามเอาต์พุตโดยใช้ LM13700,” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 44 The 44th Electrical Engineering Conference (EECON44), น่าน, หน้า 610-613, 17-19 พฤศจิกายน 2564.

8. ทวีศักดิ์ จันทโชติ, พิษณุ อุปวรรณ, อริสรา ลือวิสุทธิชาติ, อภิวัฒน์ ต้นทอง และ ภมร ศิลาพันธ์, “การออกแบบและพัฒนาเครื่องประกอบยาตามร่วมกับ บริษัท แอ็คมิก เอ็นจิเนียริง จำกัด (Design and Development of an Inhaler Automatic Machine in Collaboration with Acmic Engineering Co., Ltd.),” การประชุมวิชาการระดับชาติ ECTI-CARD ครั้งที่ 15 (การประชุมวิชาการ งานวิจัย และพัฒนาเชิงประยุกต์ ครั้งที่ 15), ณ Hua Hin Grand Hotel & Plaza อำเภอหัวหิน จังหวัดประจวบคีรีขันธ์ ประเทศไทย, หน้า 319-322, 26-28 เมษายน 2566.

9. Apiwat Tanthong, Winai Jaikla, Sakrapee Paisalnan, Rapeepan Kaewon and Phamorn Silapan. “Electronically Tunable Three-Input Single-Output Fully Differential Universal Filter Employing Commercially Available Ics,” 2024 21st International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON2024), KKU Science Park, Khon Kaen University, Khon Kaen, THAILAND, pp. 1-4, May 27-30 2024.